

МЕЖГОСУДАРСТВЕННОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ
ВЫСШЕГО ОБРАЗОВАНИЯ
«БЕЛОРУССКО-РОССИЙСКИЙ УНИВЕРСИТЕТ»

Кафедра «Автоматизированные системы управления»

АРХИТЕКТУРА ЭВМ

*Методические рекомендации к лабораторным работам
для студентов специальности
1-53 01 02 «Автоматизированные системы
обработки информации» очной и заочной форм обучения*



Могилев 2022

УДК 004.2
ББК 32.973-02
А87

Рекомендовано к изданию
учебно-методическим отделом
Белорусско-Российского университета

Одобрено кафедрой «Автоматизированные системы управления»
«8» декабря 2021 г., протокол № 5

Составитель канд. физ.-мат. наук, доц. Ю. Д. Столяров

Рецензент канд. техн. наук, доц. В. В. Кутузов

Методические рекомендации к лабораторным работам по дисциплине
«Архитектура ЭВМ» предназначены для студентов специальности 1-53 01 02
«Автоматизированные системы обработки информации» очной и заочной форм
обучения.

Учебно-методическое издание

АРХИТЕКТУРА ЭВМ

Ответственный за выпуск	А. И. Якимов
Корректор	И. В. Голубцова
Компьютерная верстка	Н. П. Полевничая

Подписано в печать . Формат 60×84/16. Бумага офсетная. Гарнитура Таймс.
Печать трафаретная. Усл. печ. л. . Уч.-изд. л. . Тираж экз. Заказ №

Издатель и полиграфическое исполнение:
Межгосударственное образовательное учреждение высшего образования
«Белорусско-Российский университет».

Свидетельство о государственной регистрации издателя,
изготовителя, распространителя печатных изданий
№ 1/156 от 07.03.2019.

Пр-т Мира, 43. 212022, г. Могилев.

© Белорусско-Российский
университет, 2022

Содержание

Введение	4
1 Лабораторная работа № 1. Исследование принципа работы и составных частей микроЭВМ	5
2 Лабораторная работа № 2. Исследование работы логических устройств	7
3 Лабораторная работа № 3. Исследование центрального процессора	9
4 Лабораторная работа № 4. Исследование работы элементов запоминающих устройств	12
5 Лабораторная работа № 5. Исследование работы различных счетчиков	14
6 Лабораторная работа № 6. Исследование работы различных регистров	16
7 Лабораторная работа № 7. Исследование работы преобразователей кода.....	18
8 Лабораторная работа № 8. Исследование работы шифраторов и дешифраторов	20
9 Лабораторная работа № 9. Исследование работы сумматоров.....	22
Список литературы.....	24

Введение

Целью преподавания дисциплины «Архитектура ЭВМ» является обучение студентов принципам построения и организации ЭВМ в составе автоматизированных систем обработки информации, изучение работы отдельных узлов ЭВМ, формирование устойчивых навыков по их применению.

Методические рекомендации имеют целью помочь студентам в подготовке и выполнении лабораторных работ по дисциплине.

Даны методические рекомендации по выполнению лабораторных работ по дисциплине «Архитектура ЭВМ» а также приведен список источников для подготовки [1, 2], где подробно изложены все теоретические вопросы.

1 Лабораторная работа № 1. Изучение принципа работы и составных частей ЭВМ

Цель работы: ознакомиться с назначением и составными частями ЭВМ.

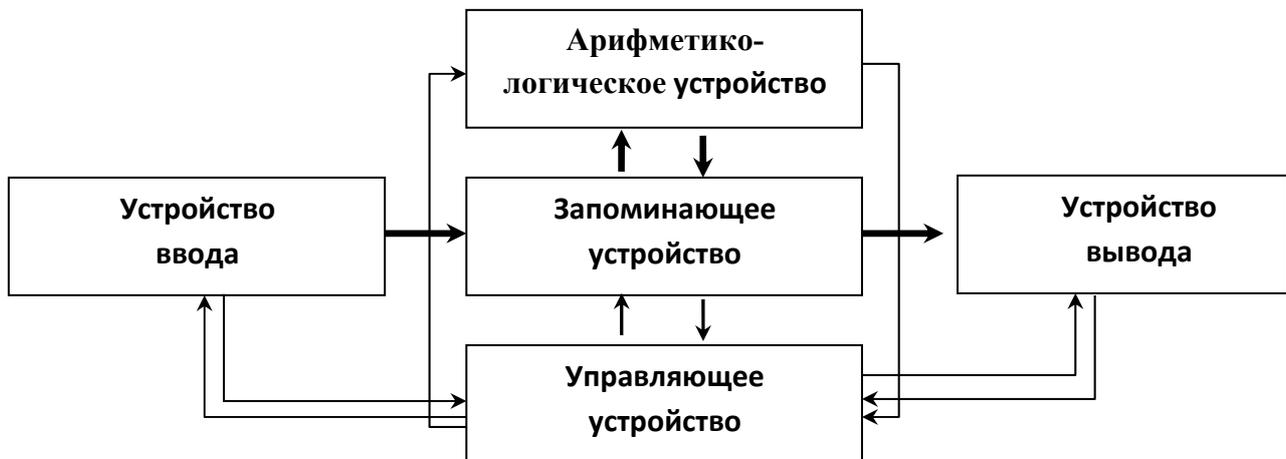
Порядок выполнения работы

- 1 Изучить основные теоретические положения.
- 2 Оформить отчет, содержащий краткие описания основных узлов ЭВМ.

Основные теоретические положения

Под архитектурой ЭВМ можно понимать ту совокупность их характеристик, которая необходима пользователю: основные устройства и блоки ЭВМ, структура связей между ними.

Основы учения об архитектуре вычислительных машин заложил выдающийся американский математик Джон фон Нейман, высказав идею принципиально новой ЭВМ. Фон Нейман выдвинул основополагающие принципы логического устройства ЭВМ и его структуру (рисунок 1.1). ЭВМ имеет процессор, основную память и внешние устройства.



АЛУ – арифметико-логическое устройство; ЗУ – запоминающее устройство; УУ – устройство управления; Увв – устройство ввода; Увыв – устройство вывода

Рисунок 1.1 – Классическая структура ЭВМ

Арифметико-логическое устройство (АЛУ) обеспечивает выполнение процедур преобразования данных.

Устройство управления (УУ) обеспечивает управление процессом обработки данных. УУ выбирает команды программы из основной памяти, интерпретирует тип команды и запускает нужную схему АЛУ.

Запоминающие устройства процессора обеспечивают промежуточное хранение обрабатываемых процессором данных. Основная память ЭВМ вклю-

чает оперативную и постоянную память

Оперативная память – устройство, обеспечивающее временное хранение команд и данных в процессе выполнения программы.

Постоянная память – устройство, обеспечивающее постоянное хранение и возможность считывания критически важной для функционирования ЭВМ информации.

Внешние устройства – устройства, обеспечивающие ввод и вывод данных из основных устройств ЭВМ (устройства ввода-вывода) и долговременное хранение информации, не обрабатываемой процессором в данный момент времени (внешние запоминающие устройства).

В одной ЭВМ может использоваться от единиц до нескольких сотен внешних устройств разных типов. Состав устройств ввода-вывода, как правило, переменный и определяется составом задач, решаемых на конкретной ЭВМ.

Производительность и эффективность использования ЭВМ определяется не только составом и характеристиками ее устройств, но также и способом организации их совместной работы. Связь между устройствами ЭВМ осуществляется с помощью сопряжений, которые в вычислительной технике называются интерфейсами.

Интерфейс представляет собой совокупность стандартизированных аппаратных и программных средств, обеспечивающих обмен информацией между устройствами. В основе построения интерфейса лежат унификация и стандартизация (использование единых способов кодирования данных, форматов данных, стандартизация соединительных элементов – разъемов и т. д.). Наличие стандартных интерфейсов позволяет унифицировать передачу информации между устройствами независимо от их особенностей.

В ПК используется структура с шинным интерфейсом (рисунок 1.2).



ЦП – центральный процессор; ОП – оперативная память; ПП – постоянная память; К – контроллер; ПУ – периферийное устройство

Рисунок 1.2 – Шины ПК

Модульность структуры ЭВМ требует стандартизации и унификации оборудования, технических и программных средств, средств сопряжения – интерфей-

сов, конструктивных решений, унификации типовых элементов замены, элементной базы и нормативно-технической документации.

Детализацией архитектурного и структурного построения ЭВМ занимаются различные категории специалистов вычислительной техники.

Пользователя ЭВМ интересуют обычно более общие вопросы, касающиеся его взаимодействия с ЭВМ (человеко-машинного интерфейса), начиная со следующих групп характеристик ЭВМ, определяющих ее структуру:

- технические и эксплуатационные характеристики ЭВМ (быстродействие и производительность, показатели надежности, достоверности, точности, емкость оперативной и внешней памяти, габаритные размеры, стоимость технических и программных средств, особенности эксплуатации и др.);
- характеристики и состав функциональных модулей базовой конфигурации ЭВМ;
- возможность расширения состава технических и программных средств;
- возможность изменения структуры;
- состав ПО ЭВМ и сервисных услуг (ОС или среда, пакеты прикладных программ, средства автоматизации программирования).

Контрольные вопросы

- 1 Что такое архитектура ЭВМ?
- 2 Из каких основных узлов состоит ЭВМ?
- 3 Назначение основных устройств ЭВМ.
- 4 Какие преимущества имеет магистральная структура ЭВМ?

2 Лабораторная работа № 2. Исследование работы логических устройств

Цель работы: изучить основные логические элементы, используемые для создания узлов ЭВМ.

Порядок выполнения работы

- 1 Собрать схемы, подобные рисунку 2.2.
- 2 Исследовать их работу.
- 3 Заполнить таблицу.
- 4 Оформить отчет. Отчет должен содержать подключение элементов, указанных в таблице 2.1, и таблицы истинности.

Основные теоретические положения

Логические элементы являются основными устройствами, используемыми для создания узлов ЭВМ. Зная назначение и принцип их работы, возможно со-

здание и правильная эксплуатация ЭВМ. Изучение их работы проводится с использованием программного обеспечения Multisim 12.0.

Начнем с изучения интерфейса программы. Это программное обеспечение используется для исследования работы всех основных устройств ЭВМ. Основные функциональные панели программы показаны на рисунке 2.1.

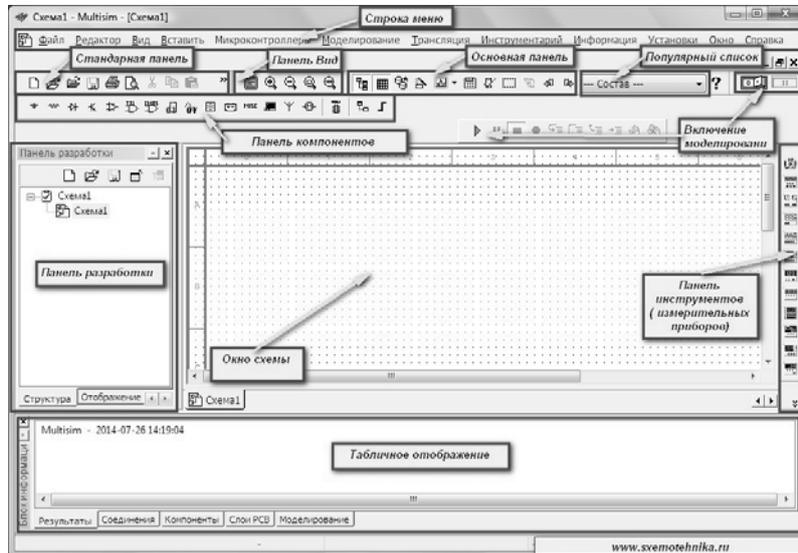


Рисунок 2.1 – Интерфейс программы Multisim 12.0

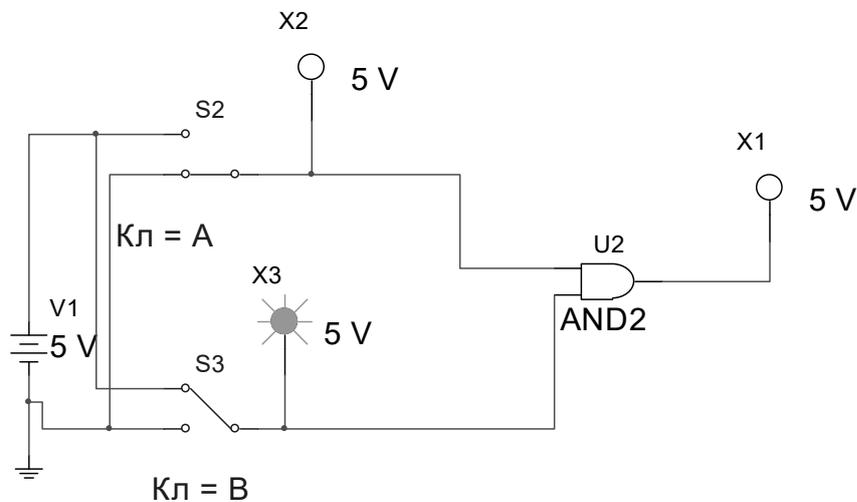


Рисунок 2.2 – Образец подключения элемента И

С помощью панели компонентов осуществляется доступ к базе компонентов. При нажатии на любую из выбранных пиктограмм компонентов схем открывается окно **Выбор компонента** (см. рисунок 2.1). В левой части окна осуществляется выбор необходимого компонента. Вся база данных компонентов разделена на разделы (пассивные элементы, диоды, транзисторы, микросхемы и т. д.), а разделы – на семейства (например, логические схемы – это схемы различных типов). Также в окне выбора компонента можно посмотреть обозначение выбранного компонента, описание его функции, выбрать тип корпуса. Выбран необходимые компоненты узлов, объединяем их с помощью соединитель-

ных линий. Цвет линий для удобства выбираем различный, чтобы можно было проверить правильность сборки схемы. Затем подключаем различные приборы и индикаторы и проводим исследования работы схем в различных режимах.

Исследовать элементы И(AND), ИЛИ(OR), НЕ(NOT), И-НЕ(NAND), ИЛИ-НЕ (NOR) и Исключающее ИЛИ (XOR) и заполнить таблицу 2.1.

Таблица 2.1 – Таблица истинности логических элементов

X1	X2	AND	NAND	OR	NOR	NOT	XOR
0	1						
1	0						
0	0						
1	1						

Контрольные вопросы

- 1 Назначение логических элементов.
- 2 Типы логических элементов.
- 3 Принцип работы логических элементов.
- 4 Взаимозаменяемость логических элементов.

3 Лабораторная работа № 3. Изучение работы центрального процессора

Цель работы: ознакомиться с принципами работы основного узла процессора арифметико-логического устройства (АЛУ), собрать одноразрядное АЛУ, собрать АЛУ на микросхеме и исследовать их работу.

Порядок выполнения работы

- 1 Изучить основные теоретические положения.
- 2 Собрать схему одноразрядного АЛУ из набора логических элементов и проверить его работу (рисунок 3.1). Во второй части работы выполнить несколько операций АЛУ на микросхеме, используя таблицу, по указанию преподавателя.
- 3 Оформить отчет, содержащий краткие описания работы простейшего АЛУ и АЛУ на микросхеме.

Установить соответствующие уровни сигналов на остальных выводах микросхем. Выбрать режим арифметических операций без входного переноса (рисунок 3.3). Изменяя режимы работы микросхемы, возможно исследовать работу более шестидесяти различных арифметических и логических операций АЛУ. Цифровые индикаторы используются для вывода информации в десятичном коде. При работе следует обращать особое внимание на установку режимов логических и арифметических операций, учитывая возможность переноса из старших разрядов. Результаты логических операций должны быть представлены в отчете с указанием двоичных кодов выполняемых команд.

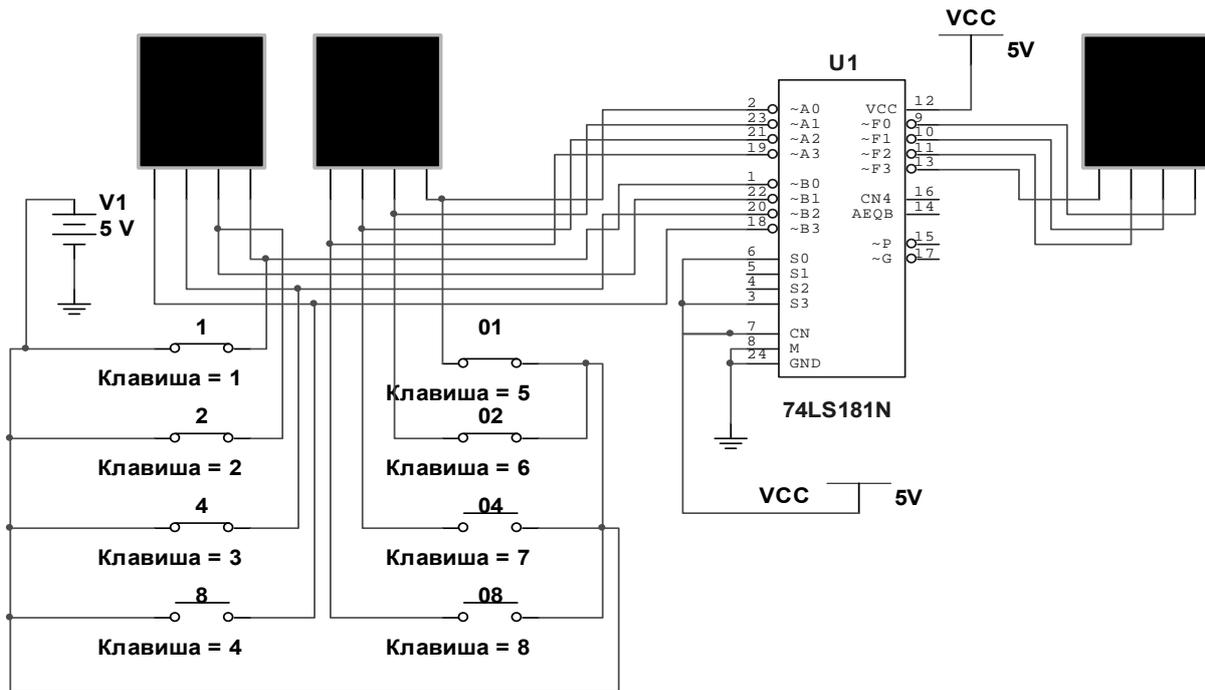


Рисунок 3.2 – АЛУ на микросхеме

S3	S2	S1	S0	M=1 (логические операции)	M=0 (арифметические операции)	
					CN=1 (входной перенос отсутствует)	CN=0
0	0	0	0	\bar{A}	A	$A+1$
0	0	0	1	$\overline{A \vee B}$	$A \vee B$	$(A \vee B)+1$
0	0	1	0	$\overline{A \wedge B}$	$A \vee \bar{B}$	$(A \vee \bar{B})+1$
0	0	1	1	0	-1	0
0	1	0	0	$\overline{A \wedge B}$	$A+A \wedge \bar{B}$	$(A+A \wedge \bar{B})+1$
0	1	0	1	\bar{B}	$(A \vee B)+A \wedge \bar{B}$	$(A \vee B)+A \wedge \bar{B}+1$
0	1	1	0	$A \oplus B$	$A-B-1$	$A-B$
0	1	1	1	$A \wedge \bar{B}$	$A \wedge \bar{B}-1$	$A \wedge \bar{B}$
1	0	0	0	$\overline{A \vee B}$	$A+A \wedge B$	$A+A \wedge B+1$
1	0	0	1	$A \oplus \bar{B}$	$A+B$	$A+B+1$
1	0	1	0	\bar{B}	$(A \vee \bar{B})+A \wedge B$	$(A \vee \bar{B})+A \wedge B+1$
1	0	1	1	$A \wedge B$	$A \wedge B-1$	$A \wedge B$
1	1	0	0	1	$A+A$	$A+A+1$
1	1	0	1	$A \vee \bar{B}$	$(A \vee B)+A$	$(A \vee B)+A+1$
1	1	1	0	$A \vee B$	$(A \vee \bar{B})+A$	$(A \vee \bar{B})+A+1$
1	1	1	1	A	$A-1$	A

Рисунок 3.3 – Таблица операций АЛУ

Контрольные вопросы

- 1 Какие операции выполняет рассматриваемое АЛУ?
- 2 Чем отличается выполнение логических и арифметических операций?
- 3 Как влияет сигнал переноса из предыдущего разряда на результат?
- 4 Чем отличается выполнение логических и арифметических операций?

4 Лабораторная работа № 4. Изучение работы элементов запоминающих устройств-триггеров

Цель работы: изучить принцип работы триггеров в различных режимах.

Порядок выполнения работы

- 1 Исследовать работу асинхронных триггеров.
- 2 Преобразовать их в синхронные.
- 3 Изучить работу JK- и D-триггеров.
- 4 Изучить работу T-триггеров.
- 5 Оформить отчет, содержащий схемы исследований.

Основные теоретические положения

Основой запоминающих элементов и ЭВМ являются различные типы триггеров. Вначале исследуем асинхронные триггеры на элементах И-НЕ и ИЛИ-НЕ (рисунок 4.1), для этого на входы через переключатели подадим возможные комбинации двоичных сигналов и зарегистрируем выходные сигналы.

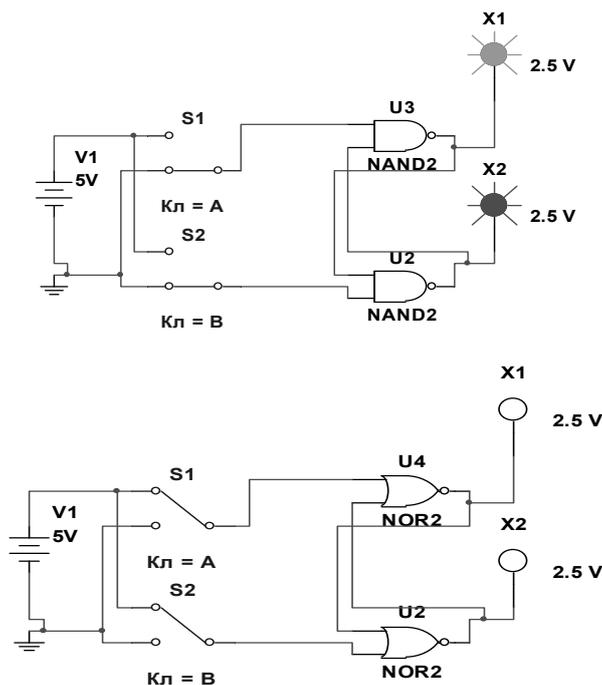


Рисунок 4.1 – Асинхронные триггеры на элементах И-НЕ и ИЛИ-НЕ

Затем преобразовать асинхронные триггеры в синхронные и добавить переключатель для входа сигнала синхронизации С. Произвести аналогичные рассмотренным ранее исследования. Исследовать D- и JK-триггеры. Далее исследовать T-триггер, используя D- и JK- триггеры (рисунки 4.2–4.5).

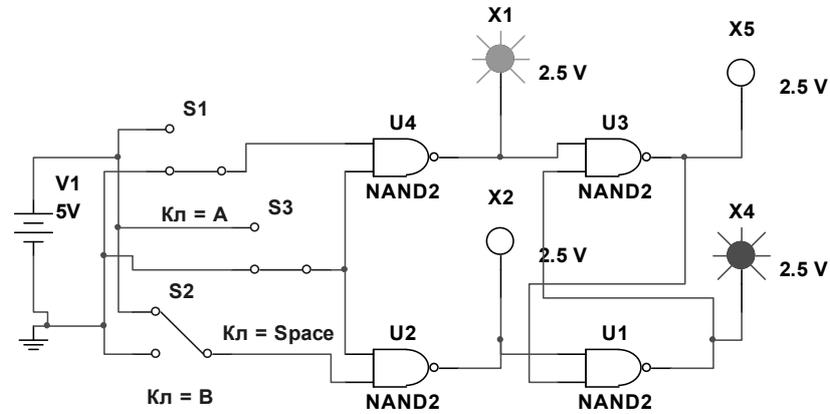


Рисунок 4.2 – Синхронный триггер на элементах И-НЕ

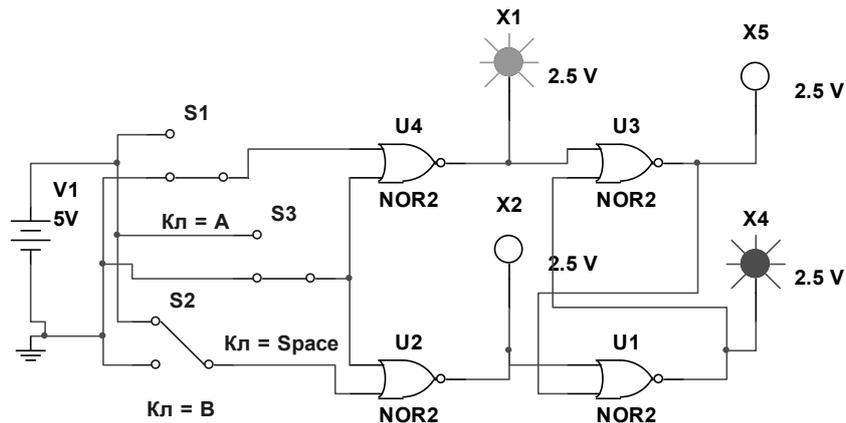


Рисунок 4.3 – Синхронный триггер на элементах ИЛИ-НЕ

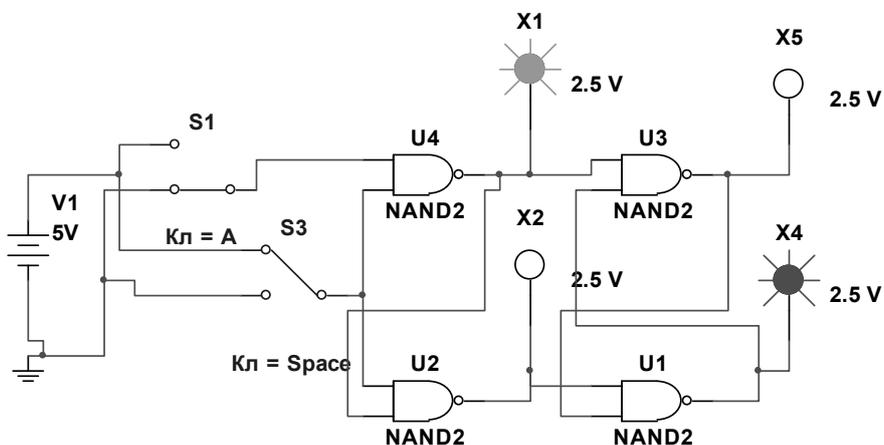


Рисунок 4.4 – Синхронный D-триггер

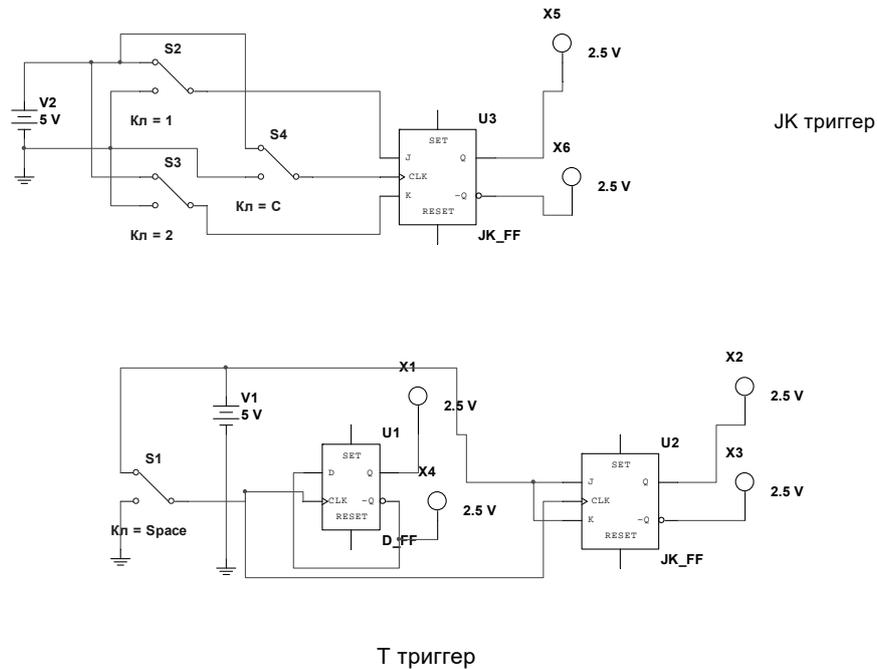


Рисунок 4.5 – Синхронный JK-триггер и T-триггер

Контрольные вопросы

- 1 Назначение триггеров и их типы.
- 2 Асинхронные триггеры.
- 3 Синхронные триггеры.
- 4 JK-, D- и T-триггеры.

5 Лабораторная работа № 5. Изучение работы счетчиков различного типа

Цель работы: исследовать различные типы счетчиков.

Порядок выполнения работы

- 1 Собрать и исследовать схемы, приведенные далее.
- 2 Оформить отчет, содержащий схемы исследований на отдельных триггерах и микросхемах.

Основные теоретические положения

В ЭВМ счетчики используются для подсчета шагов программы, в различных элементах временной задержки и т. д. Собрать схемы суммирующих и вычитающих счетчиков на D- и JK-триггерах, используя приведенные схемы, составить таблицы двоичных сигналов на выходах триггеров в зависимости от количества входных импульсов (рисунки 5.1–5.3).

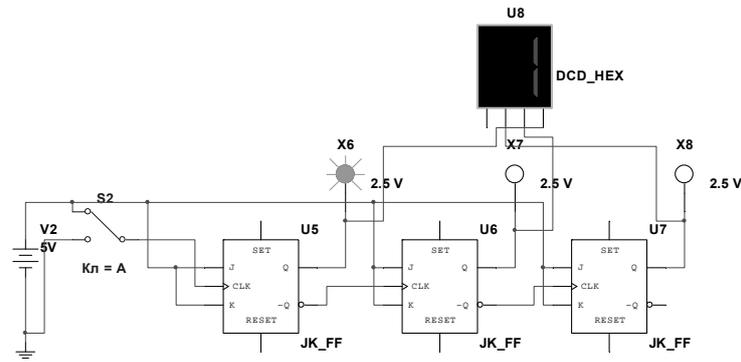


Рисунок 5.1 – Суммирующий счетчик на JK триггерах

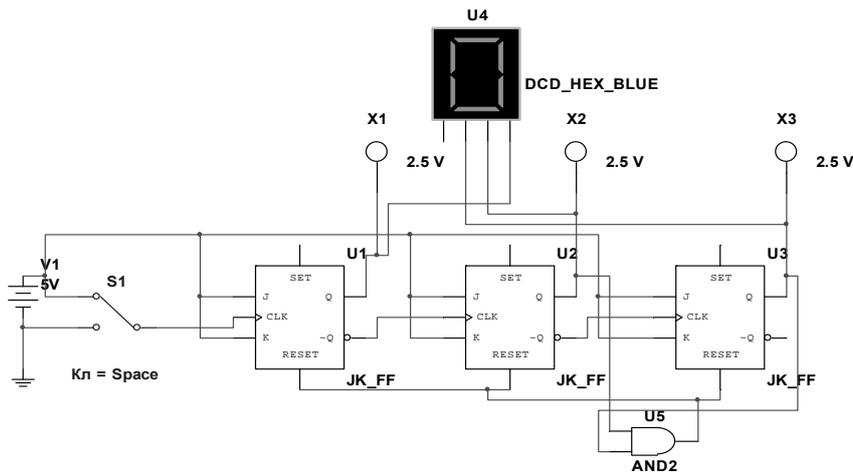


Рисунок 5.2 – Суммирующий счетчик на JK-триггерах с произвольным коэффициентом счета

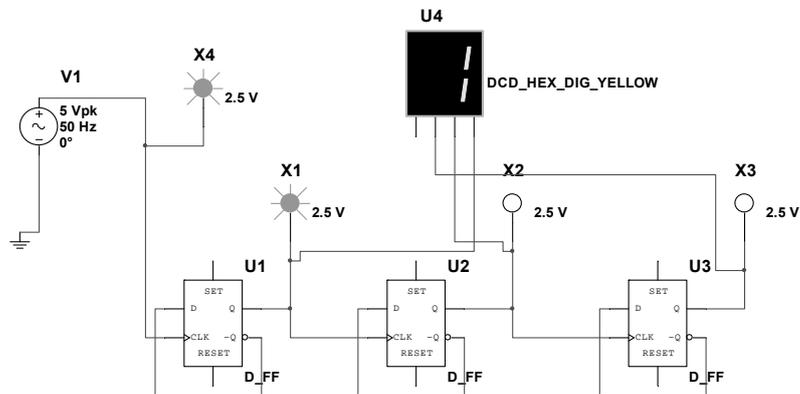


Рисунок 5.3 – Вычитающий счетчик на D-триггерах

Преобразовать двоичный счетчик на JK-триггерах в счетчик с произвольным коэффициентом переноса.

Коэффициент счета задается с помощью элемента И, на входы которого поданы соответствующие двоичные сигналы, выходной сигнал используется для сброса счетчика в нулевое состояние при достижении нужного коэффициента пересчета. Собрать вычитающий счетчик на D-триггерах.

Собрать счетчики на микросхемах (рисунок 5.4).

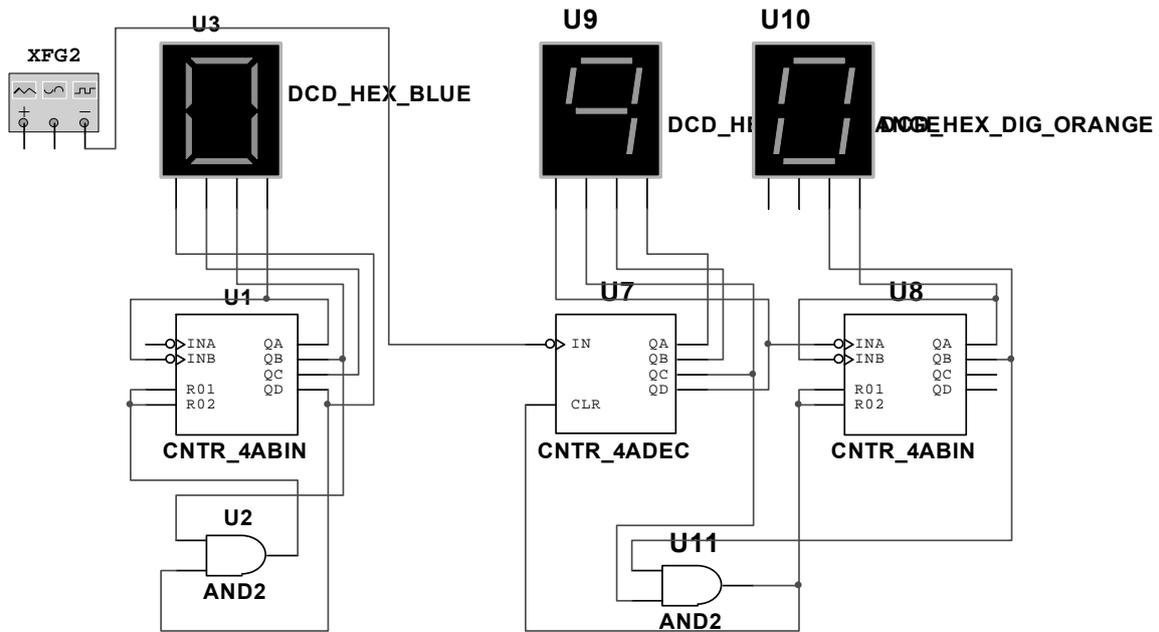


Рисунок 5.4 – Счетчик на 10 и 24 на микросхемах

Контрольные вопросы

- 1 Как работает суммирующий счетчик на JK-триггерах?
- 2 Объяснить принцип работы счетчика с произвольным коэффициентом счета.
- 3 Как работает вычитающий счетчик на D-триггерах?
- 4 Как работает счетчик на микросхемах?

6 Лабораторная работа № 6. Исследование работы различных регистров

Цель работы: изучить назначение и типы регистров ЭВМ.

Порядок выполнения работы

- 1 Исследовать последовательный и кольцевой регистры.
- 2 Изучить работу параллельного регистра.
- 3 Исследовать реверсивный регистр.
- 4 Исследовать регистр на микросхеме.
- 5 Продемонстрировать работу преподавателю, оформить отчет с результатами исследований.

Основные теоретические положения

Регистры – это устройства, предназначенные для хранения и обработки информации. В зависимости от назначения они бывают последовательные, па-

раллельные и комбинированные. На основании ранее предложенной схемы собрать *четырёхразрядный* последовательный регистр (рисунок 6.1).

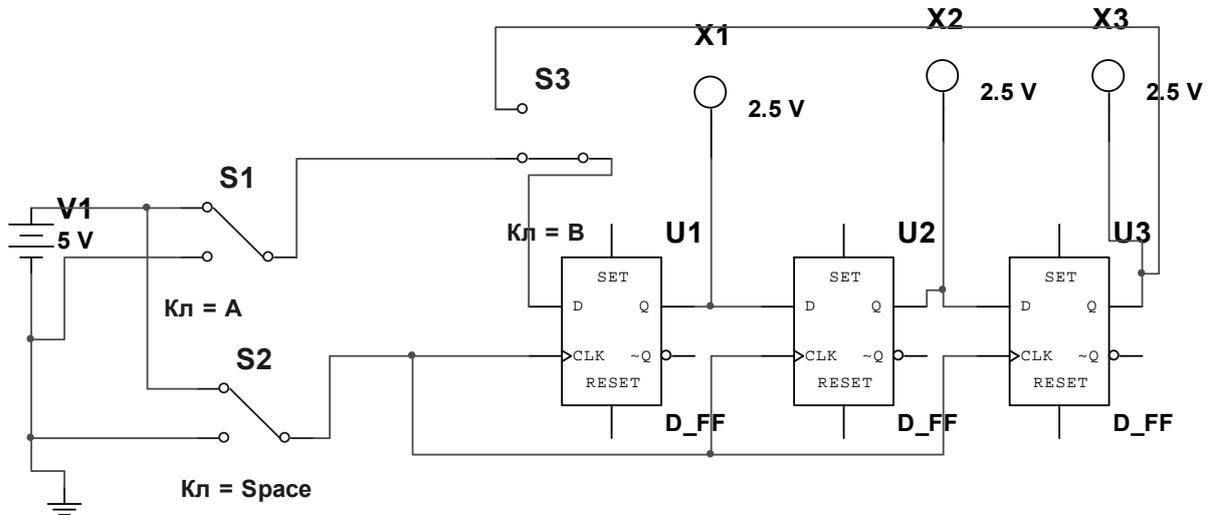


Рисунок 6.1 – Сдвиговой последовательный регистр

Регистр собран на D-триггерах. Запись информации производится с помощью ключа S2, при этом ключ S2 находится в нижнем положении, а входной код определяется положением ключа S1. Ключ S2 разомкнут. Для того чтобы информация не пропала, она может быть закольцована после записи соединением выхода последнего триггера со входом первого через ключ S3 (ключ S1 разомкнут) и многократно считываться без потерь с помощью ключа S2. Исследовать *четырёхразрядный* параллельный регистр.

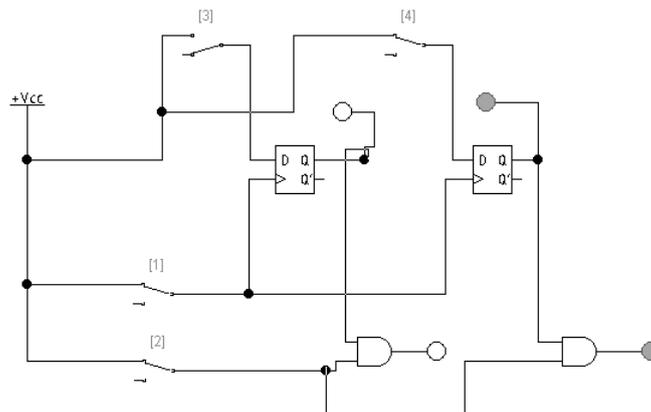


Рисунок 6.2 – Двухразрядный параллельный регистр

Схема двухразрядного параллельного регистра предусматривает ввод информации в регистр с помощью ключей 2 и 4 и узла записи – ключа 1. Считывание информации производится ключом 2 с помощью схем И. Преобразовать этот регистр в *четырёхразрядный*. Собрать последовательный сдвиговой регистр на микросхеме 74164 (рисунок 6.3). Подавая на вход сигналы с помощью ключей А и С, произвести запись и чтение информации из него (ключ В).

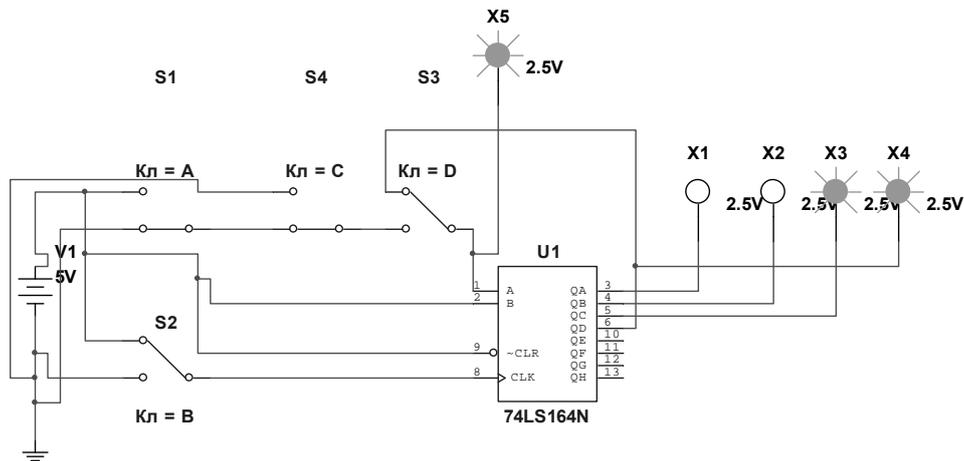


Рисунок 6.3 – Последовательный регистр на микросхеме

Преобразовать регистр в кольцевой, используя ключ D, и проверить его работу.

Контрольные вопросы

- 1 Как работает последовательный регистр?
- 2 Как работает кольцевой регистр?
- 3 Как работает параллельный регистр?
- 4 Как осуществляется сдвиг информации в регистре вправо и влево?
- 5 Как работает последовательный регистр на микросхеме?

7 Лабораторная работа № 7. Исследование работы преобразователей кода

Цель работы: изучить принципы преобразования двоичных кодов в ЭВМ при проведении различных операций.

Порядок выполнения работы

- 1 Согласно таблицам истинности разработать конкретные электрические схемы.
- 2 Продемонстрировать их работу преподавателю.
- 3 В отчете представить разработанные схемы.

Основные теоретические положения

Порты ввода/вывода могут передавать информацию в прямом и обратном кодах. Разработать устройство, позволяющее передавать на выход сигнал X в обратном или дополнительном кодах в зависимости от входного сигнала: $Y = 1$ – в обратном коде, $Y = 0$ – в дополнительном. Число разрядов – 4. Ис-

пользовать таблицу истинности (таблица 7.1).

Таблица 7.1 – Таблица истинности преобразователя кода

X	Y	Z
0	1	1
1	1	0
0	0	0
1	0	1

Собрать схему, преобразующую входной сигнал в дополнительный код. Обратный код получается инверсией прямого кода. Правила образования дополнительного кода из прямого могут быть выражены соотношением $Y_i = (x_1 + x_2 + x_2 + \dots + x_{i-1}) \otimes x_i$. Отсюда следует, что $x_1 = y_1$, т. е. младшие разряды чисел в прямом и дополнительном кодах совпадают (рисунок 7.1).

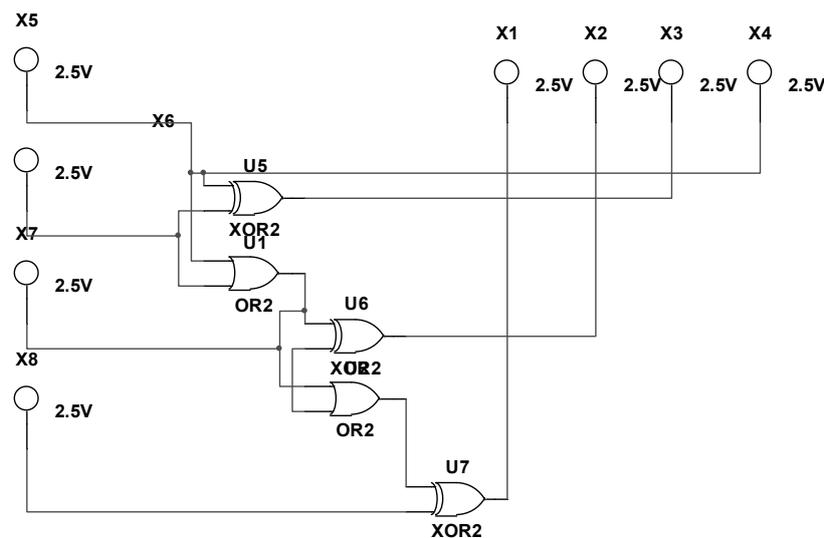


Рисунок 7.1 – Схема преобразователя кодов

Контрольные вопросы

- 1 Что такое прямой, обратный и дополнительный коды?
- 2 Как работает разработанная схема?
- 3 Какие элементы используются в схеме и почему?

8 Лабораторная работа № 8. Исследование работы дешифраторов и шифраторов

Цель работы: разработать устройства, предназначенные для преобразования десятичного кода в двоичный и обратно.

Порядок выполнения работы

- 1 Разработать схемы, указанные в задании далее.
- 2 Продемонстрировать их работу преподавателю.
- 3 Оформить отчет с разработанными схемами.

Основные теоретические положения

Информация вводится в ЭВМ в десятичной форме, а ЭВМ работает в двоичном коде. Этот перевод осуществляется с помощью преобразователей кода – шифраторов. Для доступа к ячейкам памяти необходимо двоичный адрес операнда преобразовать в десятичный адрес ячейки. С этой целью применяются дешифраторы двоичного кода. Согласно таблице истинности (таблица 8.1) разработать четырехразрядный дешифратор и проверить его работу. На выход подключить цифровой индикатор. Логическая функция, описывающая его работу, имеет вид $Y_1 = X_1X_2X_3X_4$.

Таблица 8.1 – Таблица истинности для дешифратора

X1	X2	X2	X4	Y1	Y2	Y2	Y4
0	0	0	0	1	0	0	0
0	0	0	1	0	1	0	0
0	0	1	0	0	0	1	0
0	0	1	1	0	0	0	1

Индикация сигналов должна осуществляться с помощью светодиодов.

Разработать трехразрядный шифратор десятичных чисел согласно таблице истинности (таблица 8.2).

Разработать устройство, выдающее сигнал на выходе при наличии входных сигналов только на трех или четырех любых входах (таблица 8.3). Собрать дешифратор на микросхеме 74LS139D (рисунок 8.1) и исследовать его работу.

Таблица 8.2 – Таблица истинности для шифратора

Десятичное число	У1	У2	У2	У4
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
2	0	0	1	1
4	0	1	0	0
5	0	0	0	1
6	0	1	1	0

Таблица 8.3 – Таблица истинности устройства выбора

X1	X2	X2	X4	У
1	1	0	1	1
1	0	1	1	1
1	1	1	0	1
0	0	1	0	0
1	1	0	0	0
0	1	1	1	1

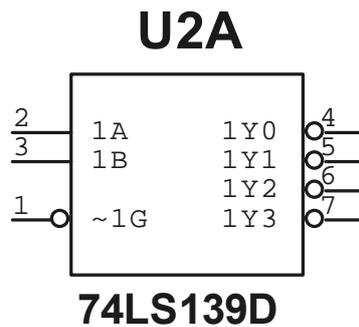


Рисунок 8.1 – Микросхема дешифратора

Контрольные вопросы

- 1 Функции дешифратора сигналов.
- 2 Функции шифратора сигналов.
- 3 Разработка устройства выбора.
- 4 Работа дешифратора на микросхеме.

9 Лабораторная работа № 9. Исследование работы сумматоров

Цель работы: изучить работу сумматоров, использующихся для арифметического сложения двоичных чисел в ЭВМ.

Порядок выполнения работы

Собрать указанные электрические схемы и продемонстрировать их работу преподавателю. В отчете представить схемы и результаты.

Основные теоретические положения

Для сложения чисел используются специальные устройства, называемые сумматорами. Для сложения младших разрядов используется полусумматор и возможен перенос в старший разряд, в котором будут складываться три разряда, и здесь необходим полный сумматор (рисунок 9.1). Результат сложения младших разрядов фиксируется индикатором S_0 , возможный перенос из младшего разряда может быть зафиксирован P_0 . Заполнить таблицу 9.1, приведенную далее, собрав схему.

Затем исследуем работу двухразрядного сумматора. Он состоит из полусумматора ($PS1$ и $I1$) для сложения двух младших разрядов (двух чисел) и полного сумматора для сложения старших разрядов и возможного переноса из младшего разряда трех чисел. Так как максимальное десятичное число, представленное двумя двоичными разрядами, равно 2, то произведем сложение различных чисел от 1 до 2. Здесь S_0 – сумма младших разрядов, $S1$ – сумма старших разрядов, $P1$ – возможный перенос из старшего разряда суммы. Первое число – a_2a_1 , второе – b_2b_1 , переключатели 2 и 4 соответствуют a_2 и b_2 .

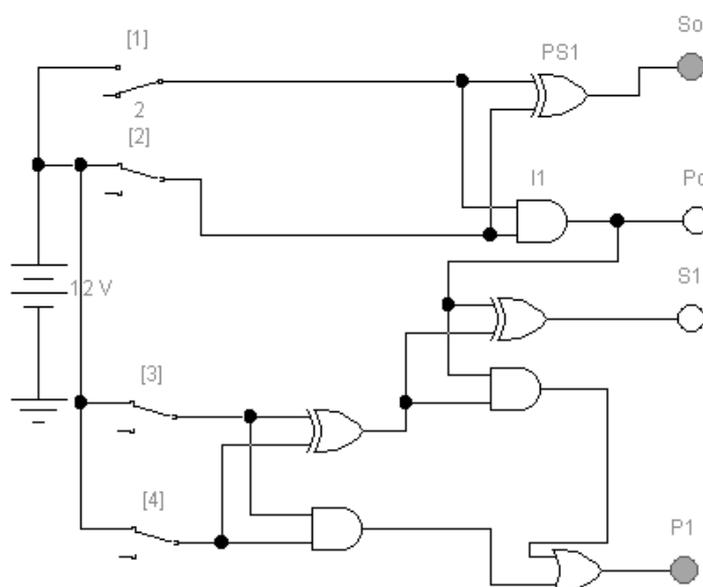


Рисунок 9.1 – Полный сумматор

Таблица 9.1 – Таблица полусумматора

a1	b1	So	Po

Заполним соответствующую таблицу (таблица 9.2). Пример $a_2a_1 + b_2b_1 = P_1S_1S_0$ [$10 + 01 = 011$].

Таблица 9.2 – Таблица полного сумматора

a2	a1	b2	b1	P1	S1	So

На рисунке 9.2 приведена схема для сравнения двух двухразрядных чисел. Переключатели 5 и 6 соответствуют старшим разрядам чисел, а 7 и 8 – младшим. Собрать схему, подавая различные двоичные числа на входы, заполнить таблицу и объяснить работу устройства. Сначала сравниваются старшие разряды чисел и фиксируется результат, при их равенстве происходит сравнение младших разрядов чисел и результат выводится на те же индикаторы.

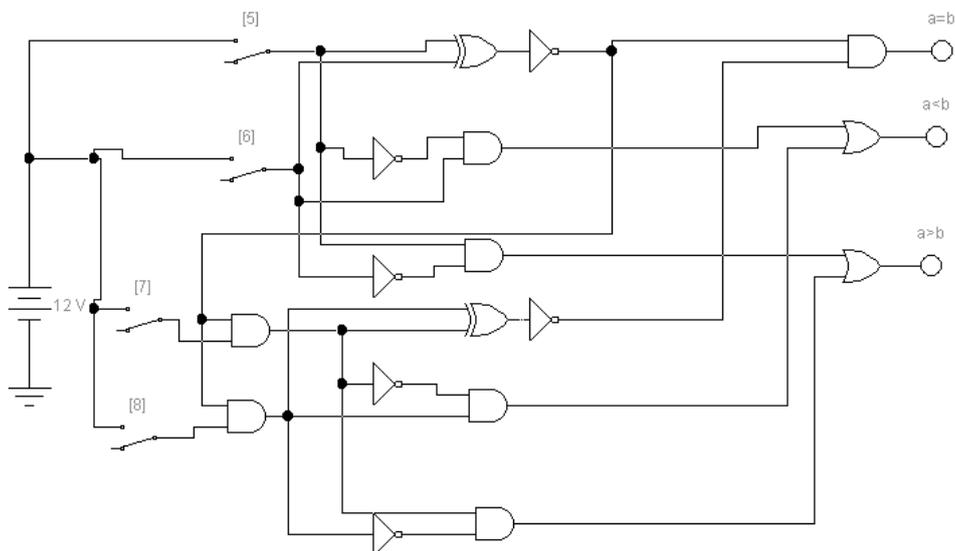


Рисунок 9.2 – Схема сравнения двухразрядных чисел

Таблица 9.2 – Таблица сравнения двух чисел

a2	a1	b2	b1	a = b	a < b	a > b

Контрольные вопросы

- 1 Как работает одноразрядный сумматор?
- 2 Как работает двухразрядный сумматор?
- 3 Как работает схема сравнения одноразрядных чисел?
- 4 Как работает схема сравнения многоразрядных чисел?

Список литературы

1 **Бройдо, В. Л.** Вычислительные системы, сети и телекоммуникации: учебник / В. Л. Бройдо. – 4-е изд. – Санкт-Петербург: Питер, 2012. – 560 с.: ил.

2 **Партыка, Т. Л.** Вычислительная техника: учебное пособие / Т. Л. Партыка, И. И. Попов. – 3-е изд., перераб. и доп. – Москва: ФОРУМ; ИНФРА-М, 2017. – 445 с.: ил.