

МЕЖГОСУДАРСТВЕННОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ  
ВЫСШЕГО ОБРАЗОВАНИЯ  
«БЕЛОРУССКО-РОССИЙСКИЙ УНИВЕРСИТЕТ»

Кафедра «Физические методы контроля»

# ЭЛЕКТРОНИКА

*Методические рекомендации к лабораторным работам  
для студентов специальности  
1-54 01 02 «Методы и приборы контроля качества  
и диагностики состояния объектов»  
очной формы обучения*

Часть 2



Могилев 2023

УДК 621.317.7: 621.328.049.77

ББК 32.85

Э 45

Рекомендовано к изданию  
учебно-методическим отделом  
Белорусско-Российского университета

Одобрено кафедрой «Физические методы контроля» «15» марта 2023 г.,  
протокол № 7

Составитель канд. техн. наук, доц. А. А. Афанасьев

Рецензент канд. техн. наук, доц. С. В. Болотов

Кратко изложены изучаемые теоретические сведения, приведен порядок выполнения экспериментальных исследований, указана структура отчета о выполненной работе и изложен список контрольных вопросов для самопроверки. Составлены в соответствии с рабочей программой по дисциплине «Электроника» для студентов специальности 1-54 01 02 «Методы и приборы контроля качества и диагностики состояния объектов».

Учебное издание

ЭЛЕКТРОНИКА

Часть 2

Ответственный за выпуск	С. С. Сергеев
Корректор	Т. А. Рыжикова
Компьютерная верстка	Н. П. Полевничая

Подписано в печать . Формат 60×84/16. Бумага офсетная. Гарнитура Таймс.  
Печать трафаретная. Усл. печ. л. . Уч.-изд. л. . Тираж 31 экз. Заказ №

Издатель и полиграфическое исполнение:  
Межгосударственное образовательное учреждение высшего образования  
«Белорусско-Российский университет».

Свидетельство о государственной регистрации издателя,  
изготовителя, распространителя печатных изданий  
№ 1/156 от 07.03.2019.

Пр-т Мира, 43, 212022, г. Могилев.

© Белорусско-Российский  
университет, 2023

## Содержание

17 Лабораторная работа № 17. Исследование работы логических элементов.....	4
18 Лабораторная работа № 18. Исследование работы дешифратора.....	8
19 Лабораторная работа № 19. Исследование работы мультиплексора.....	10
20 Лабораторная работа № 20. Исследование работы сумматора двоичных чисел .....	12
21 Лабораторная работа № 21. Исследование работы асинхронных и синхронных RS-триггеров .....	14
22 Лабораторная работа № 22. Исследование работы D-триггеров .....	18
23 Лабораторная работа № 23. Исследование работы JK-триггеров .....	21
24 Лабораторная работа № 24. Исследование работы светодиодных семисегментных индикаторов.....	23
25 Лабораторная работа № 25. Исследование работы цифровых счетчиков.....	27
26 Лабораторная работа № 26. Исследование работы регистров.....	34
27 Лабораторная работа № 27. Исследование работы оперативного запоминающего устройства.....	36
28 Лабораторная работа № 28. Исследование работы цифроаналогового преобразователя.....	40
29 Лабораторная работа № 29. Исследование работы аналого-цифрового преобразователя.....	43
Список литературы.....	46

## Часть 2

### 17 Лабораторная работа № 17. Исследование работы логических элементов

**Цель работы:** исследовать работу базовых и комбинированных логических элементов.

#### 17.1 Основные теоретические положения

Логические элементы предназначены для выполнения логических операций: логическое сложение ИЛИ (дизъюнкция), логическое умножение И (конъюнкция), логическое отрицание НЕ (инверсия) (рисунок 17.1). Приведенные на рисунке 17.1 логические элементы являются базовыми, на рисунке 17.2 – комбинированными.

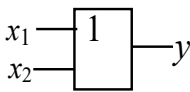
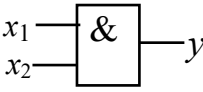
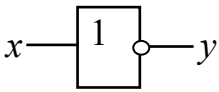

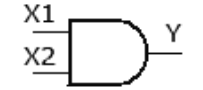
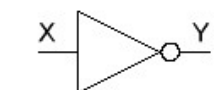
Функция	Дизъюнкция	Конъюнкция	Инверсия																																				
Текстовая	ИЛИ (OR)	И (AND)	НЕ (NOT)																																				
Условная графическая																																							
(на зарубежных схемах)																																							
Аналитическая	$y = x_1 + x_2$	$y = x_1 \cdot x_2$	$y = \bar{x}$																																				
Табличная (истинности)	<table border="1" style="display: inline-table; vertical-align: middle;"> <thead> <tr> <th><math>x_1</math></th> <th><math>x_2</math></th> <th><math>y</math></th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	$x_1$	$x_2$	$y$	0	0	0	0	1	1	1	0	1	1	1	1	<table border="1" style="display: inline-table; vertical-align: middle;"> <thead> <tr> <th><math>x_1</math></th> <th><math>x_2</math></th> <th><math>y</math></th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	$x_1$	$x_2$	$y$	0	0	0	0	1	0	1	0	0	1	1	1	<table border="1" style="display: inline-table; vertical-align: middle;"> <thead> <tr> <th><math>x</math></th> <th><math>y</math></th> </tr> </thead> <tbody> <tr> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> </tr> </tbody> </table>	$x$	$y$	0	1	1	0
$x_1$	$x_2$	$y$																																					
0	0	0																																					
0	1	1																																					
1	0	1																																					
1	1	1																																					
$x_1$	$x_2$	$y$																																					
0	0	0																																					
0	1	0																																					
1	0	0																																					
1	1	1																																					
$x$	$y$																																						
0	1																																						
1	0																																						

Рисунок 17.1 – Формы описания базовых логических функций

Для описания логических операций используется алгебра логики. Она широко применяется в теории цифровой техники, в которой используются устройства, имеющие два устойчивых состояния. При этом одно из состояний, соответствующее, например, высокому уровню напряжения, обозначается единицей (1), а соответствующее низкому уровню напряжения – нулем (0). Уровень выходного напряжения логического элемента зависит от уровня входных напряжений. Для наглядности выполнение логических операций описывают с помощью таблиц истинности для каждого логического элемента.

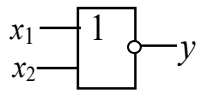
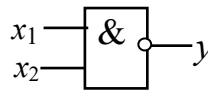
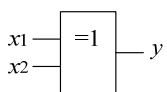
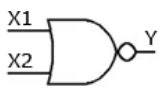
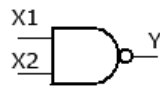
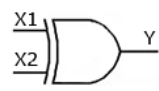
Функция	Функция Пирса	Функция Шеффера																																														
Текстовая	ИЛИ-НЕ (NOR)	И-НЕ (NAND)	ИСКЛЮЧАЮЩЕЕ ИЛИ (XOR)																																													
Условная графическая (на зарубежных схемах)																																																
																																																
Аналитическая	$y = \overline{x_1 + x_2}$	$y = \overline{x_1 \cdot x_2}$	$y = x_1 \oplus x_2$																																													
Табличная (истинности)	<table border="1" data-bbox="454 660 710 896"> <thead> <tr><th>x1</th><th>x2</th><th>y</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	x1	x2	y	0	0	1	0	1	0	1	0	0	1	1	0	<table border="1" data-bbox="790 660 1045 896"> <thead> <tr><th>x1</th><th>x2</th><th>y</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	x1	x2	y	0	0	1	0	1	1	1	0	1	1	1	0	<table border="1" data-bbox="1117 660 1380 896"> <thead> <tr><th>x1</th><th>x2</th><th>y</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	x1	x2	y	0	0	0	0	1	1	1	0	1	1	1	0
x1	x2	y																																														
0	0	1																																														
0	1	0																																														
1	0	0																																														
1	1	0																																														
x1	x2	y																																														
0	0	1																																														
0	1	1																																														
1	0	1																																														
1	1	0																																														
x1	x2	y																																														
0	0	0																																														
0	1	1																																														
1	0	1																																														
1	1	0																																														

Рисунок 17.2 – Формы описания комбинированных логических функций

Следует отметить, что выполнение логических функций И, И-НЕ, ИЛИ, ИЛИ-НЕ подразумевают количество входных сигналов не менее двух, но их может быть и больше (например, 3, 4, 8).

К разновидностям логических микросхем, используемых на практике, относятся ТТЛ (TTL, транзисторно-транзисторная логика) и КМОП (CMOS, комплементарная Металл-Оксид-Полупроводник). Достоинство КМОП-логики – малое потребление тока от источника питания, недостаток – низкое быстродействие. В ТТЛ используются биполярные транзисторы, а в КМОП – полевые комплементарные транзисторы с изолированным затвором.

Серии ТТЛ микросхем: К155 (74), К555 (74LS), К1531 (74F), К1533 (74LS).

Серии микросхем КМОП: К561 (CD4000В), К564, К1561 (CD4000В), К1564 (54НС).

## 17.2 Порядок выполнения работы

17.2.1 Составьте схему в Multisim в соответствии с рисунком 17.3. Включите моделирование. Изменяя положение клавиш J1 и J2, наблюдайте за состоянием индикаторов X1, X2, X3. При напряжении +5 В (высокий уровень) индикатор светится, при напряжении 0 В (низкий уровень) индикатор гаснет. Поочередно подавайте на входы исследуемого ЛЭ комбинации сигналов в соответствии с его таблицей истинности, приведенной на рисунке 17.1, и наблюдайте за сигналом на его выходе. Запишите в отчет получившуюся таблицу истинности.

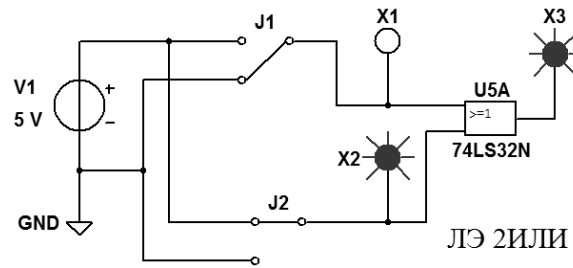


Рисунок 17.3 – Схема в Multisim для исследования логического элемента 2ИЛИ

17.2.2 Составьте схему в Multisim в соответствии с рисунком 17.4. Включите моделирование. Изменяя положение клавиш J1 и J2, наблюдайте за состоянием индикаторов X1, X2, X3. Поочередно подавайте на входы исследуемого ЛЭ комбинации сигналов в соответствии с его таблицей истинности, приведенной на рисунке 17.1, и наблюдайте за сигналом на его выходе. Запишите в отчет получившуюся таблицу истинности.

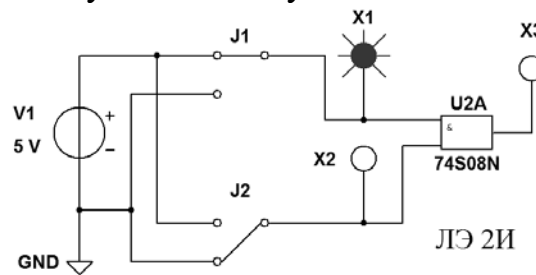


Рисунок 17.4 – Схема в Multisim для исследования логического элемента 2И

17.2.3 Составьте схему в Multisim в соответствии с рисунком 17.5. Включите моделирование. Изменяя положение клавиши J1, наблюдайте за состоянием индикаторов X1 и X2. Поочередно подавайте на входы исследуемого ЛЭ сигналы в соответствии с его таблицей истинности, приведенной на рисунке 17.1, и наблюдайте за сигналом на его выходе. Запишите в отчет получившуюся таблицу истинности.

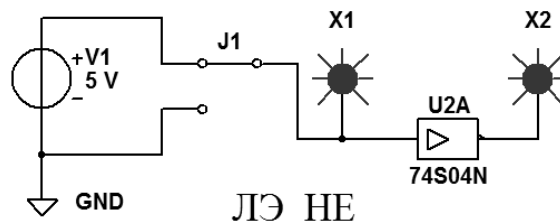


Рисунок 17.5 – Схема в Multisim для исследования логического элемента НЕ

17.2.4 Составьте схему в Multisim в соответствии с рисунком 17.6. Включите моделирование. Изменяя положение клавиш J1 и J2, наблюдайте за состоянием индикаторов X1, X2, X3. Поочередно подавайте на входы исследуемого ЛЭ комбинации сигналов в соответствии с его таблицей истинности, приведенной на рисунке 17.2, и наблюдайте за сигналом на его выходе. Запишите в отчет получившуюся таблицу истинности.

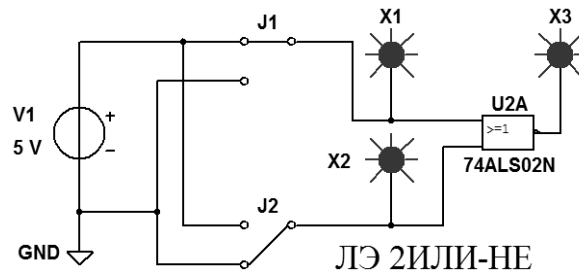


Рисунок 17.6 – Схема в Multisim для исследования логического элемента 2ИЛИ-НЕ

17.2.5 Составьте схему в Multisim в соответствии с рисунком 17.7. Включите моделирование. Изменяя положение клавиш J1 и J2, наблюдайте за состоянием индикаторов X1, X2, X3. Поочередно подавайте на входы исследуемого ЛЭ комбинации сигналов в соответствии с его таблицей истинности, приведенной на рисунке 17.2, и наблюдайте за сигналом на его выходе. Запишите в отчет получившуюся таблицу истинности.

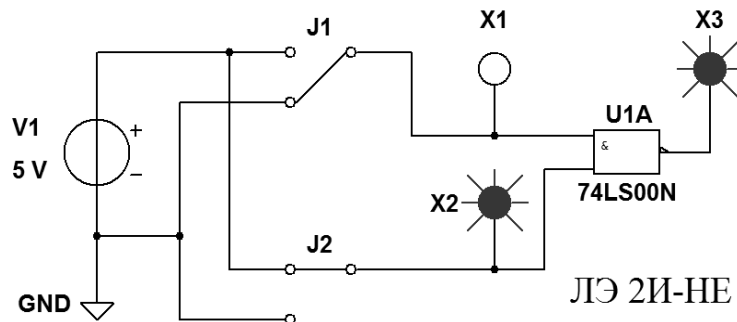


Рисунок 17.7 – Схема в Multisim для исследования логического элемента 2И-НЕ

17.2.6 Составьте схему в Multisim в соответствии с рисунком 17.8. Включите моделирование. Изменяя положение клавиш J1 и J2, наблюдайте за состоянием индикаторов X1, X2, X3. Поочередно подавайте на входы исследуемого ЛЭ комбинации сигналов в соответствии с его таблицей истинности, приведенной на рисунке 17.2, и наблюдайте за сигналом на его выходе. Запишите в отчет получившуюся таблицу истинности.

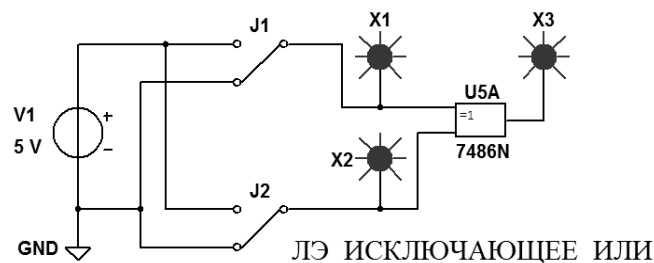


Рисунок 17.8 – Схема в Multisim для исследования ЛЭ ИСКЛЮЧАЮЩЕЕ ИЛИ

17.2.7 Составьте схему в Multisim в соответствии с рисунком 17.9. Включите моделирование. Изменяя положение клавиш J1 и J2, наблюдайте за

состоянием индикаторов X1, X2, X3, X4. Поочередно подавайте на входы исследуемого ЛЭ комбинации сигналов в соответствии с его таблицей истинности, приведенной на рисунке 17.1, и наблюдайте за сигналом на его выходе. Запишите в отчет получившуюся таблицу истинности.

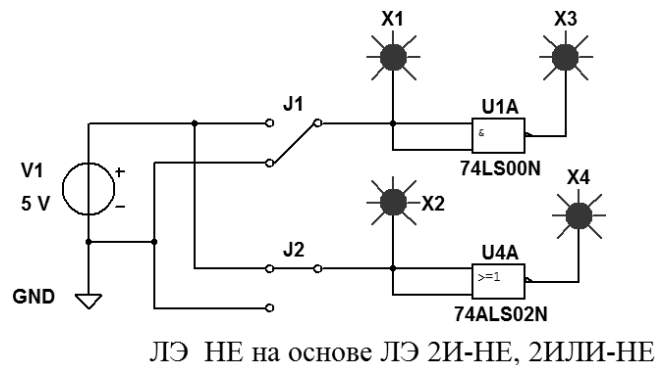


Рисунок 17.9 – Схема в Multisim для исследования ЛЭ И-НЕ, ИЛИ-НЕ, преобразованных в ЛЭ НЕ

### **Содержание отчета**

Отчет о проделанной работе должен содержать название работы, цель работы, условные обозначения исследованных ЛЭ, их математические модели, таблицы истинности, выводы.

### **Контрольные вопросы**

- 1 Какие ЛЭ являются базовыми?
- 2 Какие ЛЭ являются комбинированными?
- 3 Какое напряжение обозначают «1»?
- 4 Какое напряжение обозначают «0»?
- 5 Что такое таблица истинности?
- 6 Как работает ЛЭ ИСКЛЮЧАЮЩЕЕ ИЛИ?

## **18 Лабораторная работа № 18. Исследование работы дешифратора**

**Цель работы:** исследовать работу дешифратора в интегральном исполнении.

### **18.1 Основные теоретические положения**

*Дешифратором*, или декодером (*Decoder*), называется цифровое устройство на логических элементах, имеющее при  $n$  информационных входах до  $2^n$  выходов и осуществляющее преобразование параллельного двоичного числа в унитарный код. Унитарный означает такой способ представления



числа, при котором величина числа определяется положением активного сигнала на множестве выходов. Выходы обычно пронумерованы десятичными числами. Для определения номера выхода необходимо осуществить преобразование двоичного числа, подаваемого на информационные входы дешифратора, в десятичное. Полученное десятичное число и определяет номер выхода, на котором формируется активный сигнал. На остальных его выходах сигналы будут пассивными. В большинстве современных дешифраторов активным является сигнал низкого уровня.

Дешифраторы относятся к устройствам комбинационного типа. Сигналы на выходах таких устройств зависят от сигналов на их входах. Такие устройства не сохраняют предыдущее состояние после смены сигналов на входах, т. е. они не обладают памятью.

## 18.2 Порядок выполнения работы

18.2.1 Составьте схему в Multisim в соответствии с рисунком 18.1. Включите моделирование.

С помощью клавиш J2 подайте сигналы низкого уровня на входы G2A, G2B и сигнал высокого уровня на вход G1. Уровни подаваемых сигналов контролируйте с помощью индикаторов G1, G2A, G2B.

С помощью клавиш J1 поочередно подавайте трёхразрядные двоичные числа на входы A, B, C DD1 в соответствии с таблицей 18.1. Впишите в таблицу 18.1 сигналы, формируемые на выходах Y0–Y7 дешифратора DD1 для каждой комбинации входных сигналов. Состояние выходов контролируйте с помощью индикаторов Y0–Y7.

Сделайте выводы по результатам моделирования работы дешифратора.

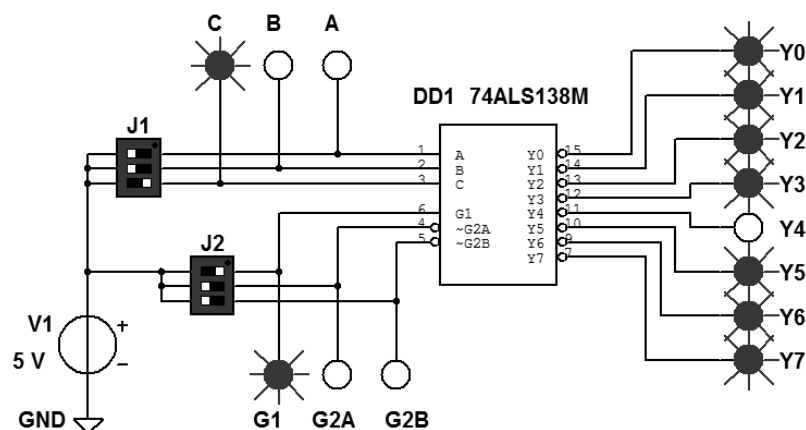


Рисунок 18.1 – Схема в Multisim для исследования работы дешифратора в интегральном исполнении 74ALS138M (K555ИД7)

Таблица 18.1 – Таблица истинности дешифратора 74ALS138М (К555ИД7)

Вход дешифратора			Выход дешифратора							
С	В	А	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0								
0	0	1								
0	1	0								
0	1	1								
1	0	0								
1	0	1								
1	1	0								
1	1	1								

### ***Содержание отчета***

Отчет о проделанной работе должен содержать название работы, цель работы, условные обозначения исследованных ЛЭ, их математические модели, таблицы истинности, выводы.

### ***Контрольные вопросы***

- 1 Какие ЛЭ являются базовыми?
- 2 Какие ЛЭ являются комбинированными?
- 3 Какое напряжение обозначают «1»?
- 4 Какое напряжение обозначают «0»?
- 5 Что такое таблица истинности?
- 6 Как работает ЛЭ ИСКЛЮЧАЮЩЕЕ ИЛИ?

## **19 Лабораторная работа № 19. Исследование работы мультиплексора**

***Цель работы:*** исследовать работу мультиплексора в интегральном исполнении.

### ***19.1 Основные теоретические положения***

Мультиплексор представляет собой логическое устройство, используемое для последовательного опроса сигналов на его входах и передачи их на один выход (прямой или (и) инверсный).

В работе исследуется мультиплексор в интегральном исполнении 74ALS151М (К155КП7). Микросхема 74ALS151М позволяет коммутировать данные от восьми входов (D0–D7) на общую выходную линию Y. Инверсный сигнал появляется на выводе W. Двоичный номер (адрес) подклю-

чаемого к выходу Y (W) входа D0–D7 выбирается группой входов A, B, C. Передача данных с входов D0–D7 на выходы Y и W разрешается сигналом низкого уровня на входе G.

### 19.2 Порядок выполнения работы

Составьте схему в Multisim в соответствии с рисунком 19.1.

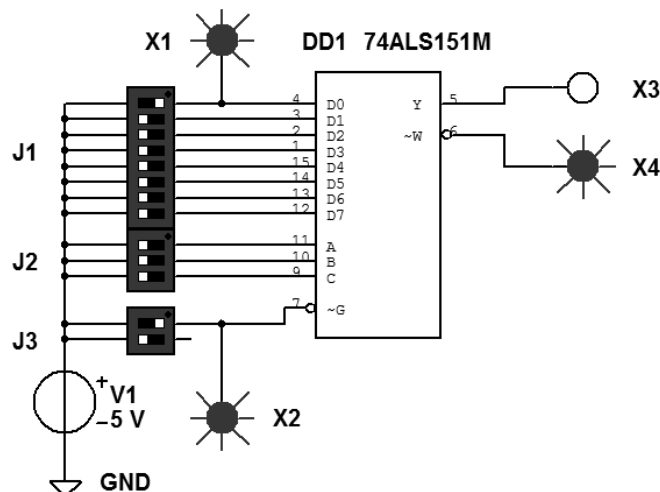


Рисунок 19.1 – Схема в Multisim для исследования работы мультиплексора в интегральном исполнении 74ALS151M (K155КП7)

Включите моделирование. С помощью клавиш J1 сформируйте данные на входах D0–D7 мультиплексора DD1 (по заданию преподавателя). Подайте сигнал низкого уровня на вход G с помощью клавиши J3.

Формируя с помощью клавиш J2 трёхразрядные двоичные адреса входов D0–D7 мультиплексора DD1, наблюдайте с помощью индикаторов X3, X4 передачу данных от них на его выходы Y и W.

Результаты моделирования оформите в виде таблицы.

### Содержание отчета

Отчет о проделанной работе должен содержать название работы, цель работы, условное обозначение мультиплексора, таблицу результатов исследований, выводы.

### Контрольные вопросы

- 1 Как работают мультиплексоры?
- 2 Нарисуйте условное обозначение мультиплексора и объясните назначение его выводов.
- 3 В каких сериях имеются мультиплексоры в интегральном исполнении и какова их маркировка?

## 20 Лабораторная работа № 20. Исследование работы сумматора двоичных чисел

**Цель работы:** исследовать работу сумматора двоичных чисел в интегральном исполнении.

### 20.1 Основные теоретические положения

В работе исследуется работа микросхемы 7483N (К155ИМ3) (рисунок 20.1). Это быстродействующий полный сумматор.

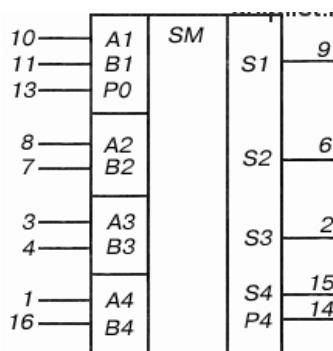


Рисунок 20.1 – Сумматор 7483N (К155ИМ3)

Два четырехразрядных двоичных числа, подлежащих суммированию, подаются на его входы A1–A4 и B1–B4 соответственно. Сигнал переноса младшего разряда подается на вход P0. Сумма входных чисел появляется на выходах S1–S4. На выходе P4 формируется сигнал переноса в пятый разряд. Сумматор может работать с числами, представленными как в прямом, так и в обратном коде. Примеры работы сумматора приведены в таблице 20.1.

Таблица 20.1 – Примеры работы сумматора 7483N (К155ИМ3)

Данные на входах	A4	A3	A2	A1	B4	B3	B2	B1	P0	P4	S4	S3	S2	S1	Результат
В прямом коде (высокий уровень)	1	1	0	0	1	0	1	1	1	1	1	0	0	0	$12 + 11 + 1 = 24$
	0	1	0	0	1	0	0	1	0	0	1	1	0	1	$4 + 9 + 0 = 13$
В обратном коде (низкий уровень)	0	0	1	1	0	1	0	0	0	0	0	1	1	1	$12 + 11 + 1 = 24$
	1	0	1	1	0	1	1	0	1	1	0	0	1	0	$4 + 9 + 0 = 13$

### 20.2 Порядок выполнения работы

20.2.1 Составьте схему в Multisim в соответствии с рисунком 20.2.

Включите моделирование. С помощью клавиш J1 и J2 подавайте на вхо-

ды A1–A4 и B1–B4 сумматора DD1 четырехразрядные двоичные числа, подлежащие суммированию (по заданию преподавателя).

С помощью клавиши J3 на вход P0 подается сигнал переноса младшего разряда.

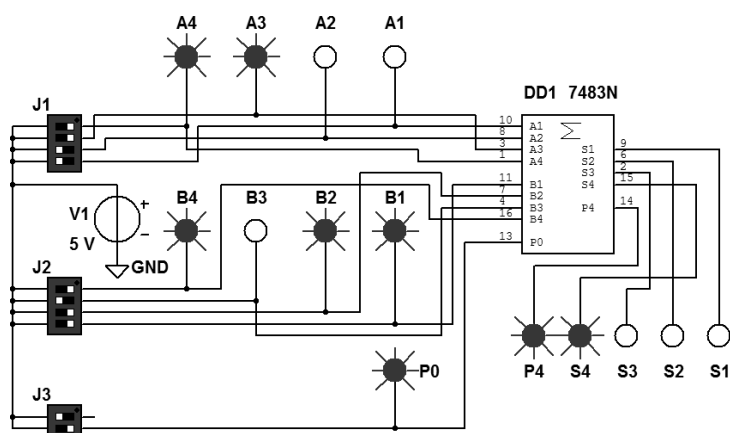


Рисунок 20.2 – Схема в Multisim для исследования работы сумматора 7483N (K155ИМ3)

Суммируемые числа и младший разряд переноса отображаются на индикаторах A4–A1, B4–B1 и P0. Результат суммирования и перенос в старший (пятый) разряд появится на индикаторах P4 и S4–S1.

Результаты моделирования оформите в виде таблицы, аналогичной таблице 20.1.

20.2.2 Составьте схему в Multisim на основе двух микросхем 7483N для суммирования двух восьмиразрядных двоичных чисел. Исследуйте её работу. Результаты исследования оформите в виде таблицы.

### ***Содержание отчета***

Отчет о проделанной работе должен содержать название работы, цель работы, условное обозначение сумматора, таблицы результатов суммирования, выводы.

### ***Контрольные вопросы***

- 1 Какие устройства называют сумматорами?
- 2 Нарисуйте условное обозначение сумматора и объясните назначение его выводов?
- 3 В каких сериях имеются сумматоры в интегральном исполнении и какова их маркировка ?
- 4 На каких математических операциях базируется работа сумматора?
- 5 Чем отличается последовательное суммирование от параллельного?

## 21 Лабораторная работа № 21. Исследование работы асинхронных и синхронных RS-триггеров

**Цель работы:** исследовать работу асинхронных и синхронных RS-триггеров.

### 21.1 Основные теоретические положения

Триггером называется устройство, обладающее двумя состояниями устойчивого равновесия и способное под воздействием внешнего управляющего сигнала переходить скачком из одного состояния в другое.

В цифровых устройствах триггеры используются в качестве:

- запоминающей ячейки в устройствах электронной памяти для хранения одного бита информации;

- элемента деления на два в импульсных счетчиках и делителях частоты;

- устройства для расширения (увеличения длительности) импульсов;

- устройства, восстанавливающего форму прямоугольного импульса.

Как правило, триггер имеет два выхода: прямой  $Q$  и инверсный  $\bar{Q}$ . Состояние триггера определяется по прямому выходу  $Q$ . Если  $Q = 1$ , то триггер находится в единичном состоянии, или говорят, что триггер установлен. Если  $Q = 0$ , то триггер находится в нулевом состоянии, или говорят, что триггер сброшен. Сигналы на выходах триггера всегда должны быть противоположными. При совпадении выходных сигналов устройство перестает работать в качестве триггера.

Число входов и их обозначение зависят от типа триггера и выполняемой функции:

- $S, J$  – входы установки триггера в единичное состояние;

- $R, K$  – входы установки триггера в нулевое состояние;

- $T$  – счетный вход;

- $D$  – вход приема одного бита информации;

- $C$  – вход синхронизации;

- $V$  – вход разрешения/запрета работы триггера.

По способу записи информации триггеры делятся на асинхронные и синхронные. В асинхронных триггерах информация, записанная в триггер, может изменяться в любой момент времени при изменении входных сигналов. В синхронных триггерах информация на выходе может изменяться только в определенные моменты времени, задаваемые дополнительным синхронизирующим сигналом, поступающим на вход синхронизации  $C$ . Синхронные триггеры делятся на одноступенчатые и двухступенчатые. В одноступенчатых триггерах запись информации происходит по фронту синхроимпульса, в двухступенчатых триггерах запись информации происходит по срезу синхроимпульса.

Различают следующие типы триггеров:

- асинхронные RS-триггеры;

- синхронные RS-триггеры;

- D-триггеры;
- JK-триггеры;
- T-триггеры.

В основе всех типов триггеров лежит основной (базовый) асинхронный RS-триггер. Он может быть построен на двух логических элементах 2И-НЕ (рисунок 21.1) или 2ИЛИ-НЕ (рисунок 21.2).

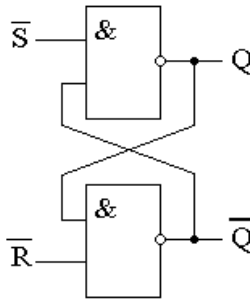


Рисунок 21.1 – Асинхронный RS-триггер на логических элементах 2И-НЕ

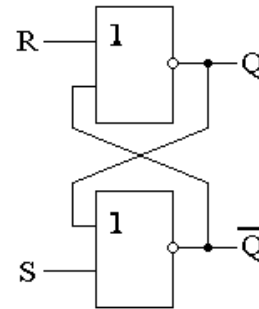


Рисунок 21.2 – Асинхронный RS-триггер на логических элементах 2ИЛИ-НЕ

На рисунке 21.3 приведена схема синхронного RS-триггера на логических элементах 2И-НЕ. Аналогичную схему имеет синхронный RS-триггер на логических элементах 2ИЛИ-НЕ.

Схема D-триггера приведена на рисунке 21.4.

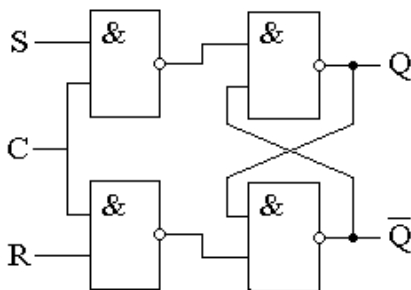


Рисунок 21.3 – Синхронный RS-триггер на логических элементах 2И-НЕ

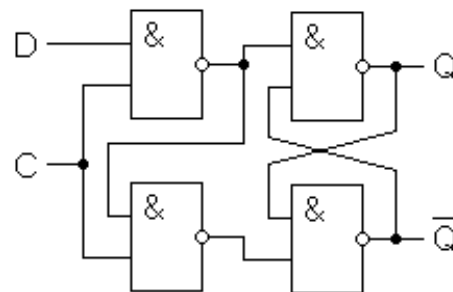


Рисунок 21.4 – D-триггер на логических элементах 2И-НЕ

На рисунке 21.5 приведена схема JK-триггера на логических элементах И-НЕ.

На этом рисунке показаны уровни сигналов на входах JK-триггера, при которых в него записывается «1». JK-триггеры в случае  $J = K = 1$ , инвертируют хранимую в них информацию (переключаются в противоположное состояние). Но при этом работают нестабильно, входят в режим генерации, если синхроимпульс по продолжительности больше времени срабатывания триггера. По этой причине обычно используются двухступенчатые JK-триггеры.

На рисунке 21.6 приведена схема двухступенчатого RS-триггера. Он состоит из двух одинаковых синхронных RS-триггеров, причем импульс

синхронизации на вход второго триггера подается через инвертор (логический элемент НЕ).

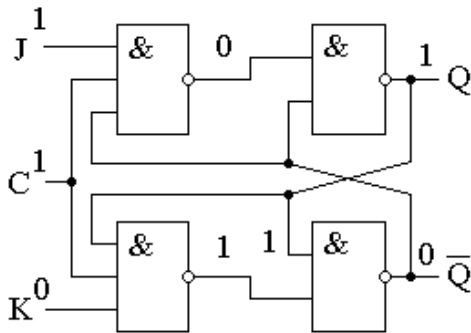


Рисунок 21.5 – JK-триггер на логических элементах И-НЕ

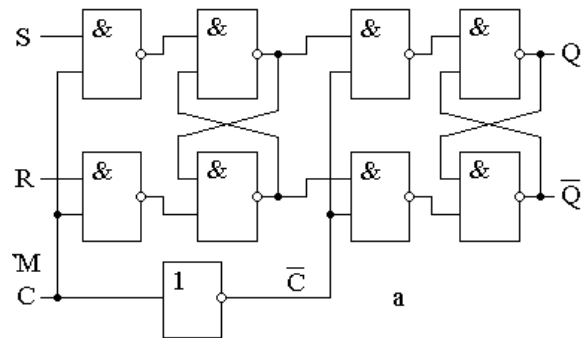


Рисунок 21.6 – Двухступенчатый RS-триггер

По фронту сигнала на входе С происходит запись в первый RS-триггер. Второй RS-триггер до окончания импульса синхронизации находится в режиме хранения, а по срезу синхросигнала принимает и записывает информацию от первого RS-триггера. Схемы двухступенчатых D- и JK-триггеров строятся аналогично.

## 21.2 Порядок выполнения работы

### 21.2.1 Составьте схему в Multisim в соответствии с рисунком 21.7.

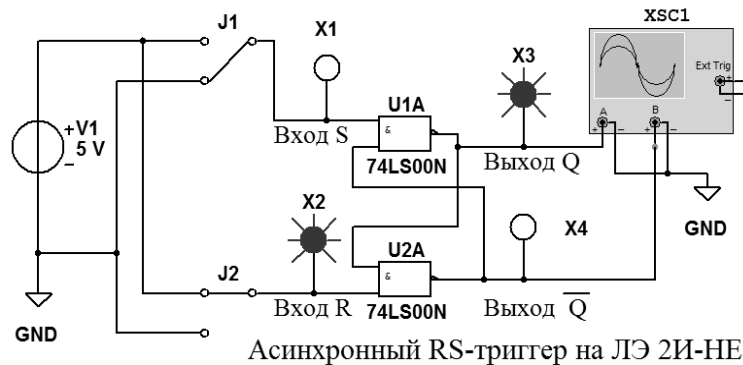


Рисунок 21.7 – Схема в Multisim для исследования асинхронного RS-триггера на логических элементах 2И-НЕ

Включите моделирование. Изменяя положение клавиш J1 и J2, поочередно подавайте на входы исследуемого асинхронного RS-триггера комбинации сигналов в соответствии с его таблицей истинности 21.1, и наблюдайте за сигналами на его выходах с помощью индикаторов X3 и X4 и осциллографа XCS1, впишите их значения в пустые ячейки. Запишите в отчет получившуюся таблицу истинности асинхронного RS-триггера.



Таблица 21.1 – Таблица истинности асинхронного RS-триггера на логических элементах 2И-НЕ

Вход		Выход		Выполняемая функция
S	R	$Q^{t+1}$	$\overline{Q}^{t+1}$	
1	0	$Q^t$	$\overline{Q}^t$	Хранение
0	1			Запись «1»
1	0			Запись «0»
0	0			Триггер не работает

В ячейках таблицы  $Q^t$  означает состояние триггера до подачи управляющих сигналов,  $Q^{t+1}$  – состояние триггера после подачи управляющих сигналов.

21.2.2 Составьте схему в Multisim в соответствии с рисунком 21.8.

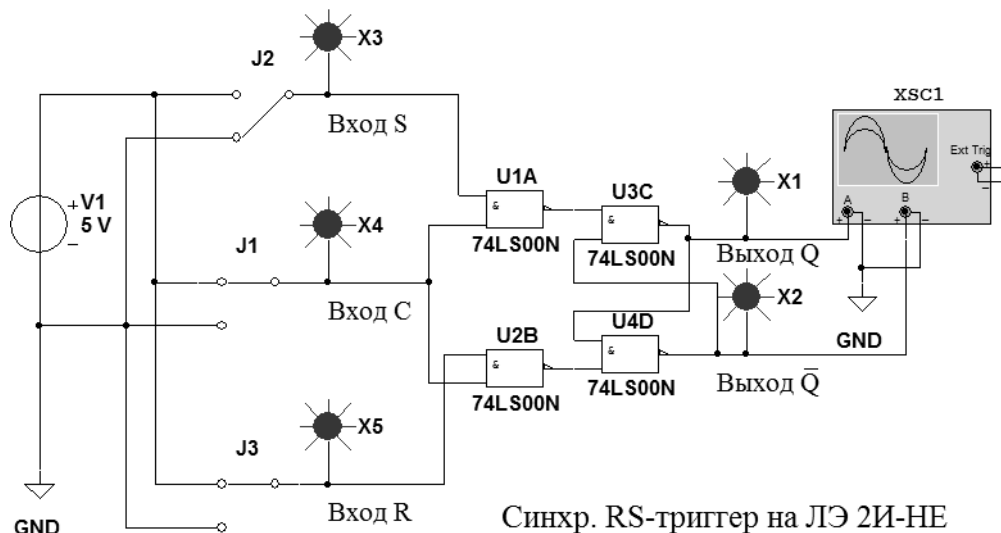


Рисунок 21.8 – Схема в Multisim для исследования синхронного RS-триггера на логических элементах 2И-НЕ

Включите моделирование. Изменяя положение клавиш J1, J2 и J3, поочередно подавайте на входы исследуемого синхронного RS-триггера комбинации сигналов в соответствии с его таблицей истинности 21.2 и наблюдайте за сигналами на его выходах с помощью индикаторов X1 и X2 и осциллографа XSC1, впишите их значения в пустые ячейки. В ячейках таблицы X означает любой сигнал: либо «0», либо «1». Запишите в отчет получившуюся таблицу истинности синхронного RS-триггера.

21.2.3 Составьте схему в Multisim в соответствии с рисунком 21.6 и исследуйте его работу. Запишите в отчет получившуюся таблицу истинности (таблица 21.2).

Таблица 21.2 – Таблица истинности синхронного RS-триггера на логических элементах 2И-НЕ

Вход			Выход		Выполняемая функция
S	R	C	$Q^{t+1}$	$\overline{Q}^{t+1}$	
0	X	X	$Q^t$	$\overline{Q}^t$	Хранение
1	0	0	$Q^t$	$\overline{Q}^t$	Хранение
1	1	0			Запись «1»
1	0	1			Запись «0»
1	1	1			Триггер не работает

### *Содержание отчета*

Отчет о проделанной работе должен содержать название работы, цель работы, схемы исследованных триггеров, их таблицы истинности, выводы.

### *Контрольные вопросы*

- 1 На основе каких ЛЭ строятся триггеры?
- 2 Какие типы триггеров вы знаете?
- 3 Каково назначение входа синхронизации?
- 4 Какие триггеры называют двухступенчатыми?
- 5 Как обозначаются выходы триггеров?

## **22 Лабораторная работа № 22. Исследование работы D-триггеров**

**Цель работы:** исследовать работу одноступенчатых и двухступенчатых D-триггеров.

### **22.1 Порядок выполнения работы**

22.1.1 Составьте схему в Multisim в соответствии с рисунком 22.1.

Включите моделирование. Изменяя положение клавиш J1 и J2, поочередно подавайте на входы исследуемого D-триггера комбинации сигналов в соответствии с его таблицей истинности 22.1, и наблюдайте за сигналами на его выходах с помощью индикаторов X1 и X2 и осциллографа XCS1, впишите их значения в пустые ячейки. Запишите в отчет получившуюся таблицу истинности D-триггера.

22.1.2 Составьте схему в Multisim в соответствии с рисунком 22.2.

22.1.3 Создайте на основе полученной схемы двухступенчатый D-триггер в виде иерархического блока, как показано на рисунке 22.3. Для этого в меню выберите команду «Вставить», а в открывшемся окне – команду «Новый

иерархический блок». Далее, выбрав снова команду «Вставить», а в открывшемся окне – команду «Текст», оформите обозначения входов IO1, IO2, IO3 и выхода IO4 в виде букв D, C, R и Q.

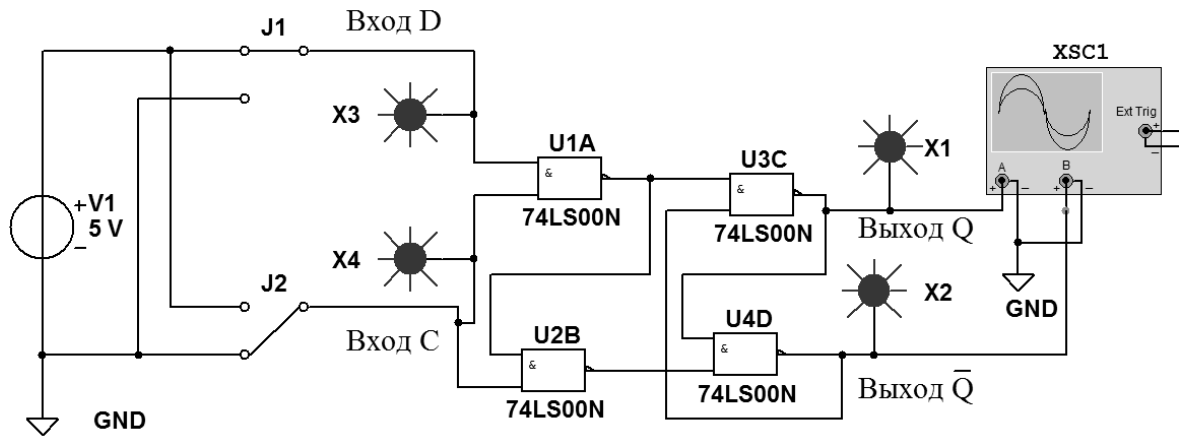


Рисунок 22.1 – Схема в Multisim для исследования D-триггера на логических элементах 2И-НЕ

Таблица 22.1 – Таблица истинности D-триггера на логических элементах 2И-НЕ

Вход		Выход		Выполняемая функция
C	D	$Q^{t+1}$	$\bar{Q}^{t+1}$	
0	X	$Q^t$	$\bar{Q}^t$	Хранение
1	1			Запись «1»
1	0			Запись «0»

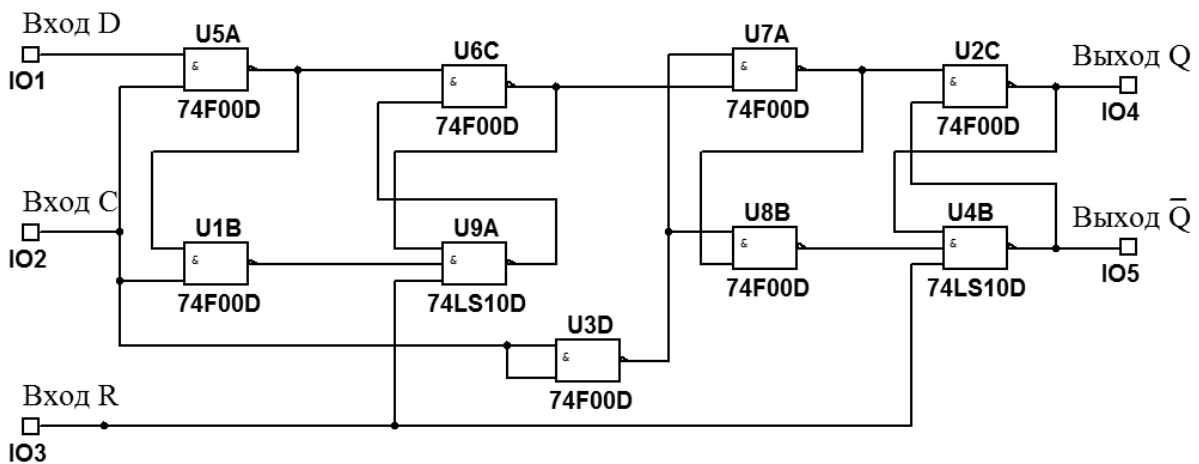


Рисунок 22.2 – Схема в Multisim двухступенчатого D-триггера на логических элементах И-НЕ с дополнительным входом R для асинхронного сброса триггера

22.1.4 Составьте схему в Multisim в соответствии с рисунком 22.4.

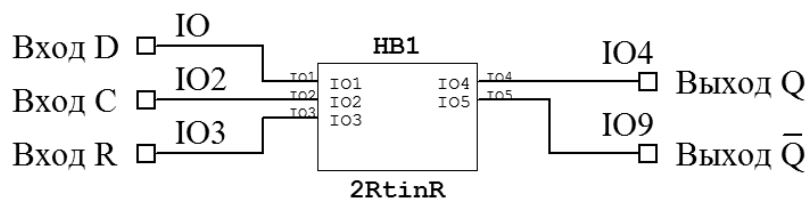


Рисунок 22.3 – Преобразование в Multisim двухступенчатого D-триггера, представленного на рисунке 22.2, в иерархический блок (модуль)

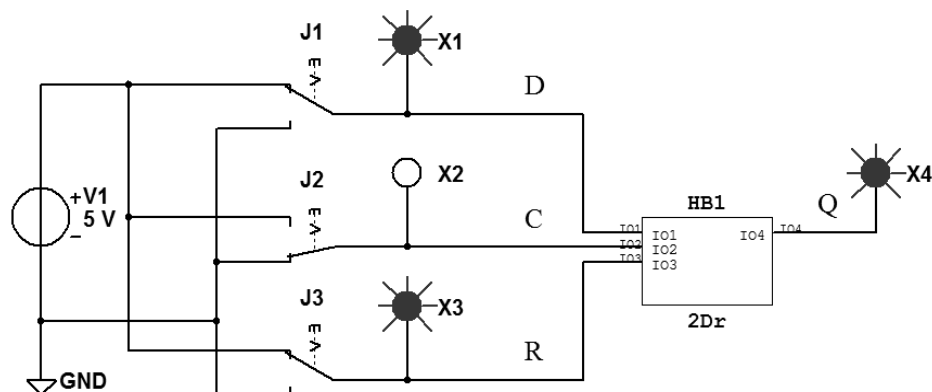


Рисунок 22.4 – Схема в Multisim для исследования двухступенчатого D-триггера, представленного иерархическим блоком

22.1.5 Включите моделирование. Изменяя положение клавиш J1, J2 и J3, поочередно подавайте на входы исследуемого двухступенчатого D-триггера комбинации сигналов в соответствии с его таблицей истинности, приведенной в таблице 22.1, и наблюдайте за сигналом на его прямом выходе. Запишите в отчет получившуюся таблицу истинности.

Запись в ячейках таблицы 1/0 означает, что триггер срабатывает при переходе сигнала на входе C из единицы в ноль (по срезу импульса).

### ***Содержание отчета***

Отчет о проделанной работе должен содержать название работы, цель работы, схемы исследованных триггеров, их таблицы истинности, выводы.

### ***Контрольные вопросы***

- 1 На основе каких ЛЭ строятся триггеры?
- 2 Какие типы триггеров вы знаете?
- 3 Каково назначение входа синхронизации?
- 4 Какие триггеры называют двухступенчатыми?
- 5 Каково назначение входа D?
- 6 Как преобразовать схему в Multisim в иерархический блок?

## 23 Лабораторная работа № 23. Исследование работы JK-триггеров

**Цель работы:** исследовать работу JK-триггеров.

### 23.1 Порядок выполнения работы

23.1.1 Составьте схему в Multisim в соответствии с рисунком 23.1.

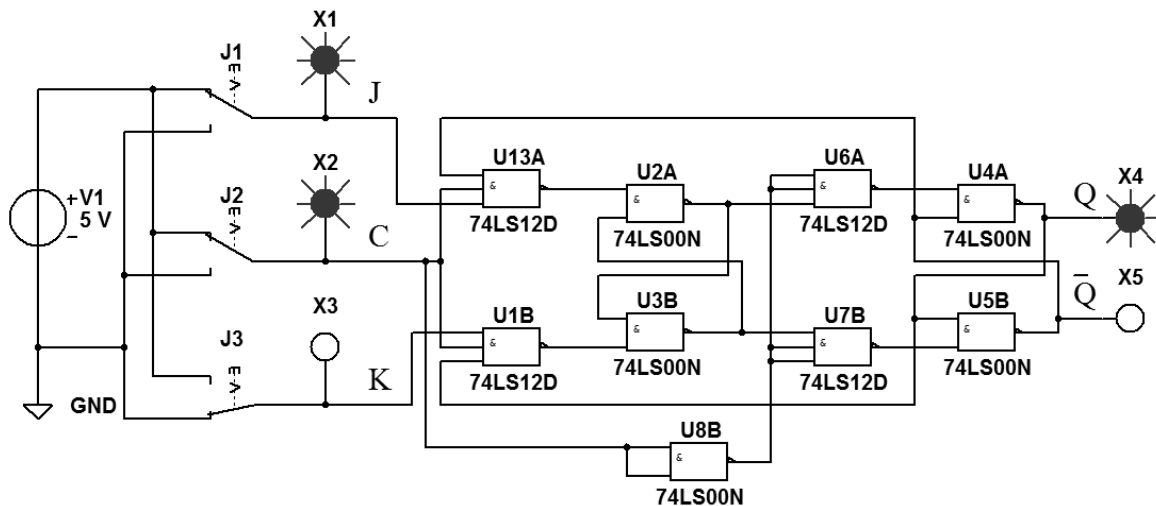


Рисунок 23.1 – Схема в Multisim двухступенчатого JK-триггера на логических элементах И-НЕ

Включите моделирование. Изменяя положение клавиш J1, J2 и J3, поочередно подавайте на входы исследуемого триггера комбинации сигналов в соответствии с его таблицей 23.1, и наблюдайте за сигналами на его выходах с помощью индикаторов X4 и X5, впишите их значения в пустые ячейки. Запишите в отчет получившуюся таблицу истинности JK-триггера.

Таблица 23.1 – Таблица истинности двухступенчатого JK-триггера на логических элементах И-НЕ

Вход			Выход		Выполняемая функция
C	J	K	$Q^{t+1}$	$\bar{Q}^{t+1}$	
0	X	X	$Q^t$	$\bar{Q}^t$	Хранение
1/0	1	0			Запись «1»
1/0	0	1			Запись «0»
1/0	1	1			Переключение

23.1.2 Усовершенствуйте схему двухступенчатого JK-триггера на логических элементах И-НЕ (см. рисунок 23.1), добавив к ней дополнительный вход R для асинхронного сброса триггера. Выполните моделирование его работы.

23.1.3 Составьте схему в Multisim в соответствии с рисунком 23.2.

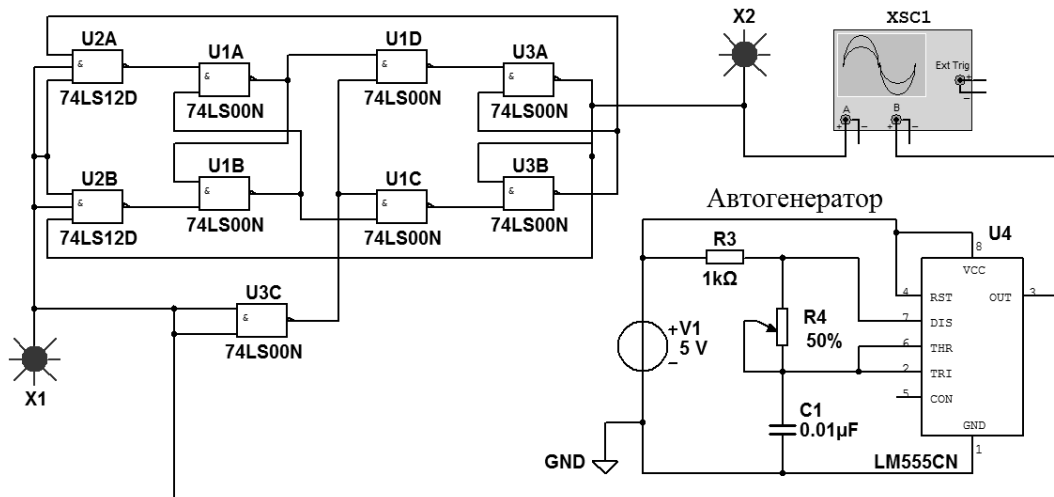


Рисунок 23.2 – Схема в Multisim двухступенчатого JK-триггера, работающего в качестве делителя частоты входных импульсов на два

Включите моделирование. С помощью осциллографа XCS1 получите временные диаграммы сигналов на входе Т JK-триггера и на его прямом выходе Q. Зарисуйте их в отчете. Определите с помощью осциллографа XCS1 периоды следования входных и выходных импульсов  $T_{вх}$  и  $T_{вых}$ . Рассчитайте частоту следования входных и выходных импульсов:  $F_{вх} = 1/T_{вх}$ ,  $F_{вых} = 1/T_{вых}$ .

### **Содержание отчета**

Отчет о проделанной работе должен содержать название работы, цель работы, схемы исследованных триггеров, их таблицы истинности, временные диаграммы, выводы.

### **Контрольные вопросы**

- 1 На основе каких ЛЭ строятся JK-триггеры?
- 2 Какие типы триггеров вы знаете?
- 3 Каково назначение входов J, K?
- 4 Какие триггеры называют двухступенчатыми?
- 5 Какие триггеры называют T-триггерами?

## 24 Лабораторная работа № 24. Исследование работы светодиодных семисегментных индикаторов

**Цель работы:** исследовать работу цифробуквенных светодиодных семисегментных индикаторов, используемых в качестве средств отображения информации в цифровых приборах.

### 24.1 Основные теоретические положения

Для отображения информации в приборах широко используются цифробуквенные светодиодные семисегментные индикаторы. Электрическая схема одноразрядного цифробуквенного светодиодного семисегментного индикатора с разъединенными катодами АЛС324Б и расположение светодиодных сегментов в нем приведены на рисунке 24.1.

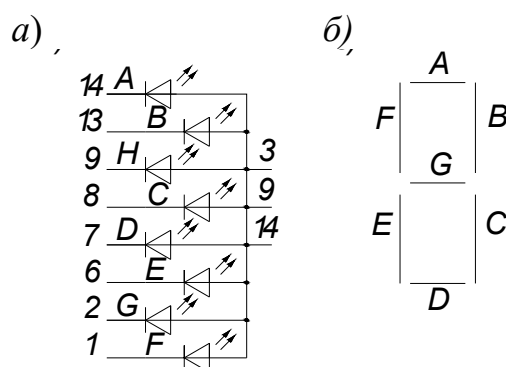


Рисунок 24.1 – Электрическая схема (а) и расположение сегментов (б) индикатора АЛС324Б

На рисунке 24.2 приведена схема в Multisim для исследования работы одноразрядного цифробуквенного светодиодного семисегментного индикатора с разъединенными катодами АЛС324Б (HG1).

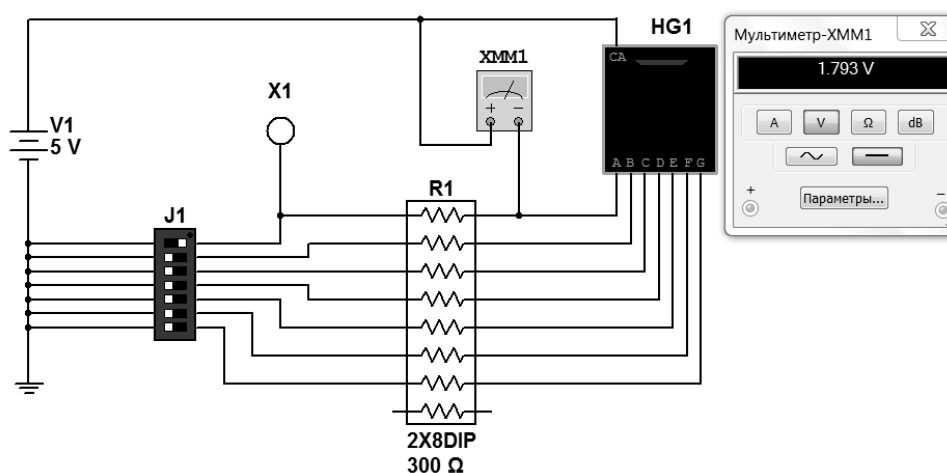


Рисунок 24.2 – Схема в Multisim для исследования работы одноразрядного цифробуквенного светодиодного семисегментного индикатора с разъединенными катодами

Набор резисторов R1 обеспечивает индивидуальное ограничение тока через каждый светодиодный сегмент. Включение-выключение каждого сегмента осуществляется переключателями J1. С их помощью катоды светодиодных сегментов через токоограничивающие резисторы подключаются к общей шине. Состояние переключателя (замкнут-разомкнут) контролируется индикатором X1. При замыкании цепи индикатор X1 гаснет.

Электрическая схема одноразрядного цифробуквенного светодиодного семисегментного индикатора с разъединенными анодами АЛС324А приведена на рисунке 24.3.

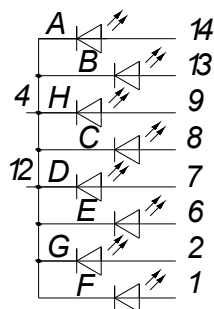


Рисунок 24.3 – Электрическая схема индикатора АЛС324А

Расположение сегментов у индикатора АЛС324А такое же, как и у индикатора АЛС324Б.

Для управления светодиодными сегментами вышеописанных индикаторов имеется специальный дешифратор 4543ВР, преобразующий четырехразрядный двоичный код в сигналы семисегментного кода (рисунок 24.4).

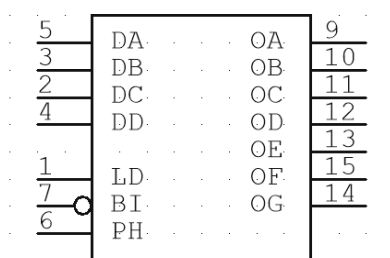


Рисунок 24.4 – Дешифратор 4543ВР

На входы DA–DD подается дешифруемое четырехразрядное двоичное число. Выходы OA–OG управляют работой одноименных сегментов индикатора. Сигналы на входах и выходах этого дешифратора приведены в таблице 24.1.

Данный дешифратор может работать как с индикаторами с разъединенными катодами ( $LD = 1, PH = 1, BI = 0$ ), так и с разъединенными анодами ( $LD = 1, PH = 0, BI = 0$ ).



Таблица 24.1 – Таблица истинности дешифратора 4543BP

Десятичное число	Двоичный код десятичного числа				Семисегментный код						
	DD	DC	DB	DA	OA	OB	OC	OD	OE	OF	OG
0	0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	1	1	0	0	1	1	1	1
2	0	0	1	0	0	0	1	0	0	1	0
3	0	0	1	1	0	0	0	0	1	1	0
4	0	1	0	0	1	0	0	1	1	0	0
5	0	1	0	1	0	1	0	0	1	0	0
6	0	1	1	0	0	1	0	0	0	0	0
7	0	1	1	1	0	0	0	1	1	1	1
8	1	0	0	0	0	0	0	0	0	0	0
9	1	0	0	1	0	0	0	0	1	0	0

## 24.2 Порядок выполнения работы

24.2.1 Составьте схему в Multisim в соответствии с рисунком 24.2. С помощью переключателей J1 исследуйте включение/выключение каждого сегмента индикатора HG1.

24.2.2 С помощью мультиметра ХММ1 измерьте ток, протекающий через каждый сегмент, и падение напряжения на нем. Каково назначение набора резисторов R1?

24.2.3 Составьте схему в Multisim в соответствии с рисунком 24.5. С помощью переключателей J1 подайте на входы LD, PH и BI сигналы управления работой дешифратора U1, а на входы DA–DD – дешифруемые четырехразрядные двоичные числа в соответствии с таблицей 24.1. Сравните появляющиеся на индикаторе цифры с табличными.

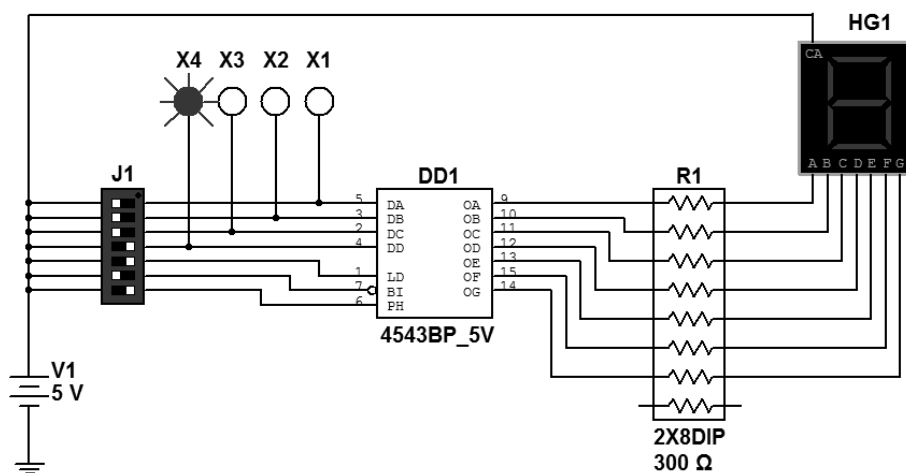


Рисунок 24.5 – Схема в Multisim для исследования работы дешифратора и цифробуквенного светодиодного семисегментного индикатора с разьединенными катодами

24.2.4 Составьте схему в Multisim в соответствии с рисунком 24.6.

С помощью переключателей J1 исследуйте совместную работу дешифратора DD1, индикатора HG2, индикатора HG1. На основании показаний индикаторов X4–X1, отображающих четырехразрядный двоичный код, формируемый переключателями J1, и показаний индикаторов HG1 и HG2, составьте таблицу соответствия двоичных, десятичных и шестнадцатеричных чисел (таблица 24.2).

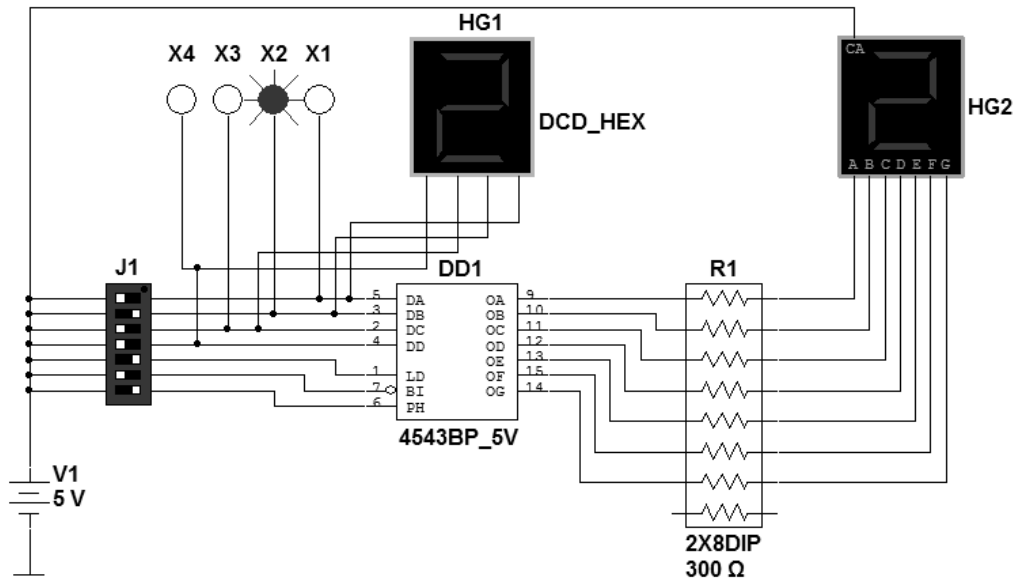


Рисунок 24.6 – Схема в Multisim для исследования работы дешифратора и цифробуквенного светодиодного семисегментного индикатора с разьединенными катодами

Таблица 24.2 – Таблица соответствия двоичных, десятичных шестнадцатеричных чисел

Десятичное число	Двоичное число				Шестнадцатеричное число
0	0	0	0	0	0
	0	0	0	1	
	0	0	1	0	
...	...	...	...	...	...
	1	1	1	1	

### *Содержание отчета*

Отчет о проделанной работе должен содержать название работы, цель работы, электрические схемы индикаторов АЛС324А и АЛС324Б, описание дешифратора 4543ВР, схему совместного включения индикатора АЛС324Б и дешифратора 4543ВР, выводы по результатам моделирования работы всех индикаторов.

### **Контрольные вопросы**

- 1 Опишите устройство и принцип работы цифробуквенного светодиодного индикатора АЛС324Б.
- 2 Опишите назначение выводов дешифратора 4543ВР.
- 3 С какими индикаторами может работать дешифратор 4543ВР?
- 4 Чем отличаются индикаторы АЛС324А от АЛС324Б?
- 5 Опишите работу дешифратора 4543ВР, используя таблицу 22.1.

## **25 Лабораторная работа № 25. Исследование работы цифровых счетчиков**

**Цель работы:** исследовать работу цифровых счетчиков импульсов.

### **25.1 Основные теоретические положения**

Счетчиком называют устройство, сигналы на выходе которого отображают число импульсов, поступивших на его счетный вход. Триггер может служить примером простейшего счетчика. Такой счетчик считает до двух. Счетчик, образованный цепочкой из  $m$  триггеров, может подсчитать в двоичном коде  $2^m$  импульсов. Каждый из триггеров такой цепочки называют разрядом счетчика. Число  $m$  определяет количество разрядов двоичного числа, которое может быть записано в счетчик. Число  $K_{сч} = 2^m$  называют коэффициентом (модулем) счета. Информация снимается с прямых и (или) инверсных выходов всех триггеров. В паузах между входными импульсами триггеры сохраняют свои состояния, т. е. счетчик запоминает число входных импульсов.

Нулевое состояние всех триггеров принимается за нулевое состояние счетчика в целом. Остальные состояния складываются по числу поступивших входных импульсов. Когда число входных импульсов  $N_{вх} > K_{сч}$ , происходит переполнение, после чего счетчик возвращается в нулевое состояние и цикл счета повторяется. Коэффициент счета, таким образом, характеризует число входных импульсов, необходимое для одного цикла и возвращения в исходное состояние.

Счетчики различаются числом и типами триггеров, способами связей между ними, кодом, организацией счета и другими показателями. Цифровые счетчики классифицируются по следующим параметрам:

- коэффициент счета – двоичные; двоично-десятичные или с другим основанием счета; с произвольным постоянным и переменным (программируемым) коэффициентом счета;
- направление счета – суммирующие, вычитающие и реверсивные.

Классификационные признаки независимы и могут встречаться в различных сочетаниях: например, суммирующие счетчики бывают как с последовательным, так и с параллельным переносом, могут иметь двоичный, десятичный и иной коэффициент счета.

Счетчик называют суммирующим, если после каждого очередного импульса цифровой код на выходе счетчика увеличивается на единицу. В вычитающем счетчике после каждого импульса на входе счетчика цифровой код на выходе уменьшается на единицу. Счетчики, в которых возможно переключение с режима суммирования на режим вычитания, называют реверсивными.

Любой счетчик с модулем  $K_{сч}$  может быть использован как делитель частоты входных сигналов с коэффициентом деления  $K_{сч}$ .

Счетчики могут быть с предварительной установкой. В таких счетчиках информация с входов предварительной установки передается на выходы счетчика по сигналу на специальном входе предварительной установки.

По способу переключения триггеров во время счета счетчики делятся на асинхронные и синхронные. Первые называются еще счетчиками с последовательным переносом, т. к. переход каждого триггера из одного состояния в противоположное происходит последовательно во времени. Входной переключающий сигнал непосредственно воздействует лишь на первый триггер, и каждый триггер вырабатывает переключающий сигнал для следующего соседнего триггера.

Синхронные счетчики называются еще счетчиками с параллельным переносом, т. к. в них входной переключающий сигнал непосредственно воздействует на все триггеры счетчика, что обеспечивает одновременность переходов триггеров.

Счетчики с коэффициентами пересчета, отличающимися от двоичных и десятичных, могут быть построены путем введения дополнительных связей и логических элементов между триггерами.

## 25.2 Порядок выполнения работы

25.2.1 Преобразуйте в Multisim двухступенчатый D-триггер, показанный на рисунке 22.3, в T-триггер, соединив его инверсный выход с входом D. Вход C автоматически становится счетным входом T (рисунок 25.1).

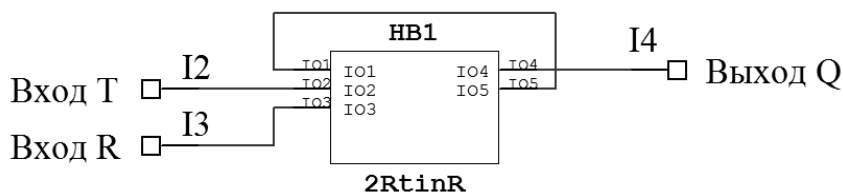


Рисунок 25.1 – Модуль в Multisim T-триггера на основе двухступенчатого D-триггера

25.2.2 Создайте четыре таких модуля, соедините их последовательно, подключив к получившейся цепочке T-триггеров клавиши J1, индикаторы Q3–Q0 и HG1, как показано на рисунке 25.2.

25.2.3 Нарисуйте в отчете таблицу в соответствии с приведенной (таблица 25.1), указав в ней все строки с номерами импульсов от 0 до 18.

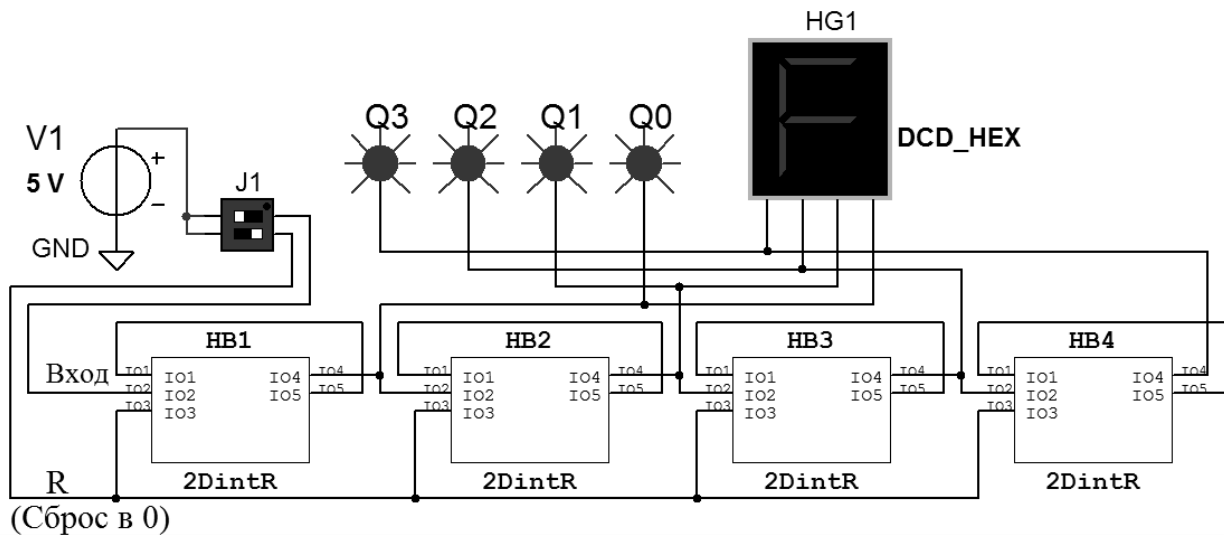


Рисунок 25.2 – Схема в Multisim четырехразрядного двоичного счетчика на основе Т-триггеров

25.2.4 Включите моделирование. Выполните сброс в 0 всех триггеров переключателем, соединенным с входом R. С помощью переключателя, соединенного с входом Т первого триггера, подавайте на вход исследуемого счетчика одиночные импульсы и наблюдайте с помощью индикаторов Q3–Q0 и HG1 за сигналами на прямых выходах Q0, Q1, Q2, и Q3 триггеров. Получившиеся на выходах сигналы (нули и единицы) впишите в таблицу 25.1.

Таблица 25.1 – Таблица соответствия сигналов на выходах  $Q_i$  четырехразрядного двоичного счетчика с номером поступившего на его вход импульса

Номер импульса на входе	Прямой выход триггеров (двоичное число)				Десятичное число	Шестнадцатеричное число
	Q3	Q2	Q1	Q0		
0	0	0	0	0	0	
1						
2						
...	...	...	...	...	...	
17						
18						

25.2.5 Из электронного справочника запишите в отчет паспортные данные микросхемы 7490N (К155ИЕ2), изучите назначение выводов этой микросхемы и режимы работы. Как они задаются?

25.2.6 Нарисуйте в отчете таблицу в соответствии с приведенной (таблица 25.2), указав в ней все строки с номерами импульсов от 0 до 12.

25.2.7 Составьте схему в Multisim в соответствии с рисунком 25.3. Включите моделирование. Обнулите счетчик клавишей J2.

С помощью генератора одиночных импульсов (ГОИ) (используя клавишу J1) подайте на вход исследуемого счетчика двенадцать импульсов. После

каждого импульса наблюдайте с помощью индикаторов Q0–Q3 за сигналами на выходах счетчика. Получившиеся на выходах сигналы (нули и единицы) впишите в таблицу, аналогичную таблице 25.2. Сделайте перевод полученных двоичных чисел в десятичные.

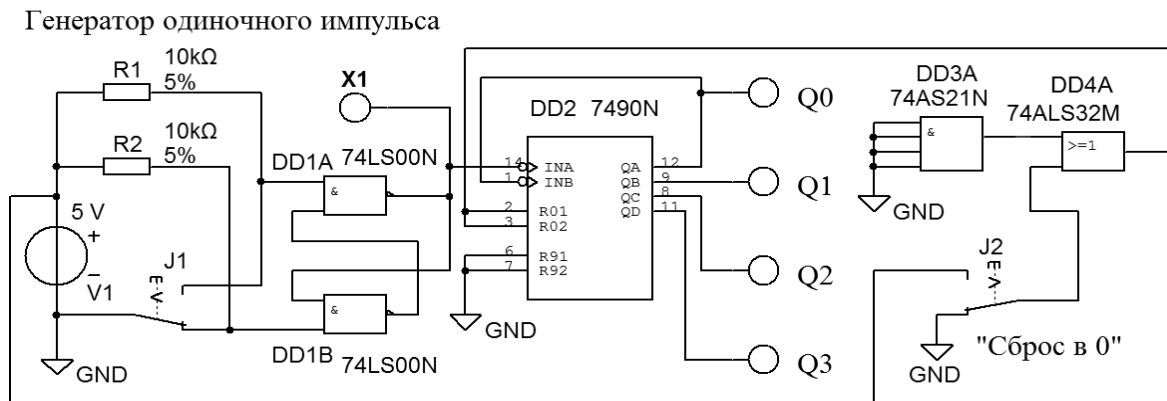


Рисунок 25.3 – Схема для исследования в Multisim работы четырехразрядного двоично-десятичного счетчика на основе микросхемы 7490N (K155ИЕ2)

Таблица 25.2 – Таблица соответствия сигналов на выходах микросхемы 7490N (K155ИЕ2) с номером поступившего на её вход импульса

Номер импульса на входе	Выход счетчика				Десятичное число
	Q3	Q2	Q1	Q0	
0	0	0	0	0	0
1					
2					
...	...	...	...	...	...
11					
12					

25.2.8 Подключите выходы микросхемы DD2 к входам микросхемы DD3, как показано на рисунке 25.4.

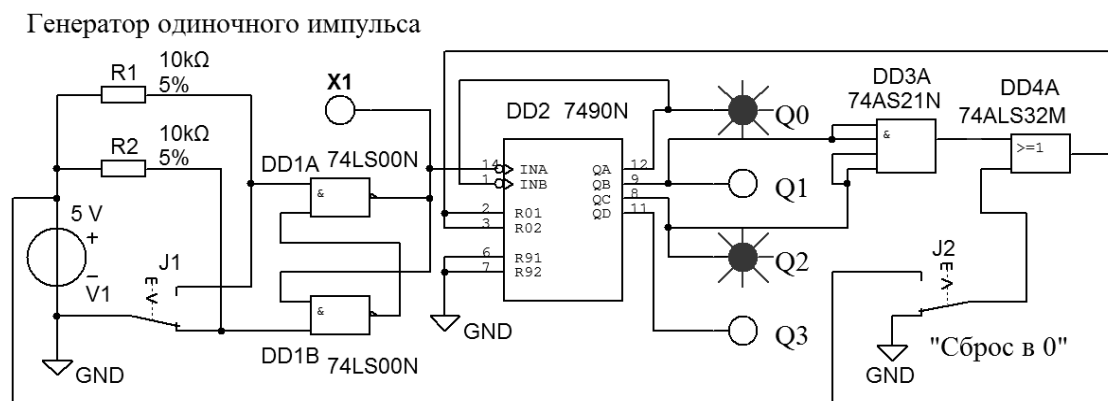


Рисунок 25.4 – Схема для исследования в Multisim работы четырехразрядного двоично-десятичного счетчика на основе микросхемы 7490N (K155ИЕ2) с ограничением  $K_{сч}$

Включите моделирование. Обнулите счетчик клавишей J2. С помощью ГОИ подайте на вход исследуемого счетчика двенадцать импульсов. После каждого импульса наблюдайте с помощью индикаторов Q0–Q3 за сигналами на выходах счетчика. Получившиеся на выходах сигналы (нули и единицы) впишите в таблицу, аналогичную таблице 25.2. Сделайте перевод полученных двоичных чисел в десятичные и впишите в эту таблицу. Сделайте выводы по полученным результатам.

25.2.9 Из электронного справочника запишите в отчет паспортные данные микросхемы 74LS193D (K155ИЕ7), изучите назначение выводов этой микросхемы и режимы работы. Как они задаются?

25.2.10 Составьте схему в Multisim в соответствии с рисунком 25.5. Включите моделирование. Обнулите счетчик клавишей J1.

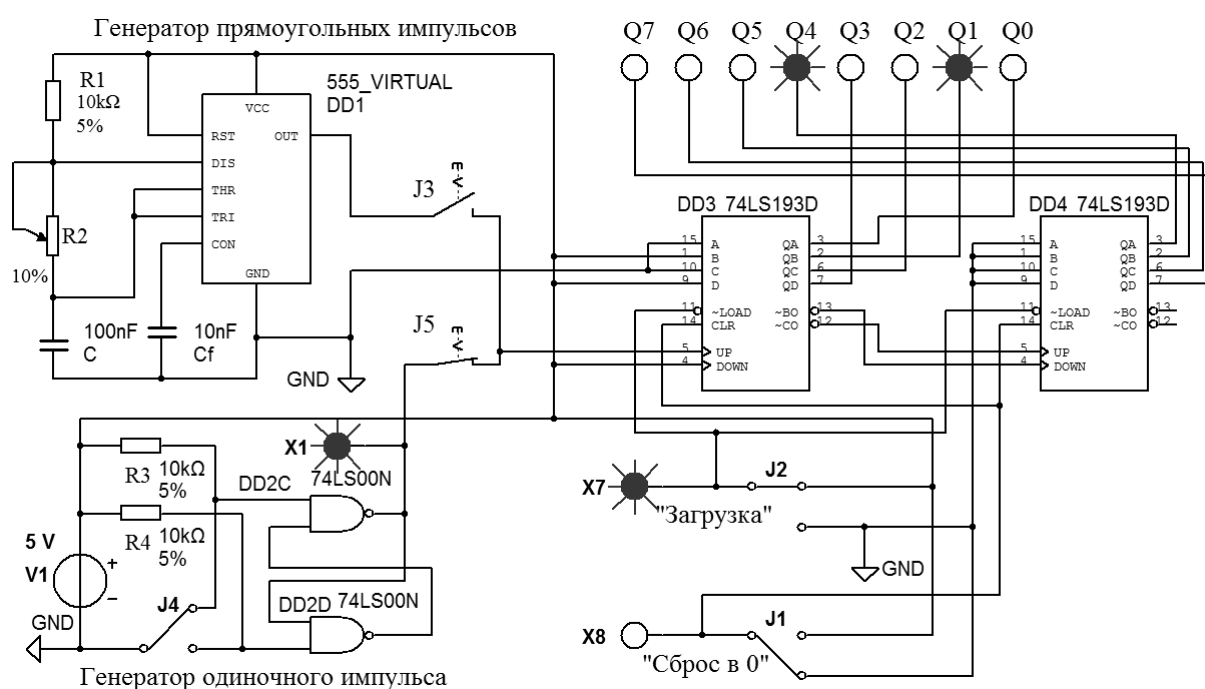


Рисунок 25.5 – Схема для исследования работы в Multisim восьмиразрядного реверсивного двоичного счетчика с предварительной загрузкой на основе двух микросхем 74LS193D (K155ИЕ7), работающих в режиме суммирования

С помощью клавиши J5 подключите выход ГОИ к входу счетчика и подайте на вход исследуемого счетчика восемнадцать импульсов с помощью клавиши J4. После каждого поданного импульса наблюдайте с помощью индикаторов Q0–Q4 за сигналами на выходах счетчика и сопоставьте полученные данные с записанными ранее в таблицу 25.1. Сделайте выводы по полученным результатам.

25.2.11 Выполните сброс в 0 счетчика, нажав клавишу J1. С помощью клавиши J2 загрузите в счетчик число, выставленное на входах A, B, C, D микросхем DD3 и DD4. Определите, какое это число, используя составленную таблицу. Как его можно изменить схематически?

Подайте на вход исследуемого счетчика восемь импульсов с помощью клавиши J4. После каждого поданного импульса наблюдайте с помощью индикаторов Q0–Q4 за сигналами на выходах счетчика и сопоставьте полученные данные с результатами предыдущего эксперимента. Сделайте выводы по полученным результатам.

25.2.12 Выполните сброс в 0 счетчика, нажав клавишу J1. С помощью клавиши J5 отключите выход ГОИ к входу счетчика. С помощью клавиши J3 подключите выход автогенератора прямоугольных импульсов (ГПИ) к входу счетчика. Частоту поступающих на счетчик импульсов можно регулировать с помощью потенциометра R2. Наблюдайте с помощью индикаторов Q0–Q7 за сигналами на выходах счетчика и сопоставьте полученные данные с записанными ранее в таблицу 25.1. Сделайте выводы по полученным результатам.

25.2.13 Переведите счетчик в режим вычитания, поменяв подключение входов UP и DOWN микросхемы DD3, как показано на рисунке 25.6.

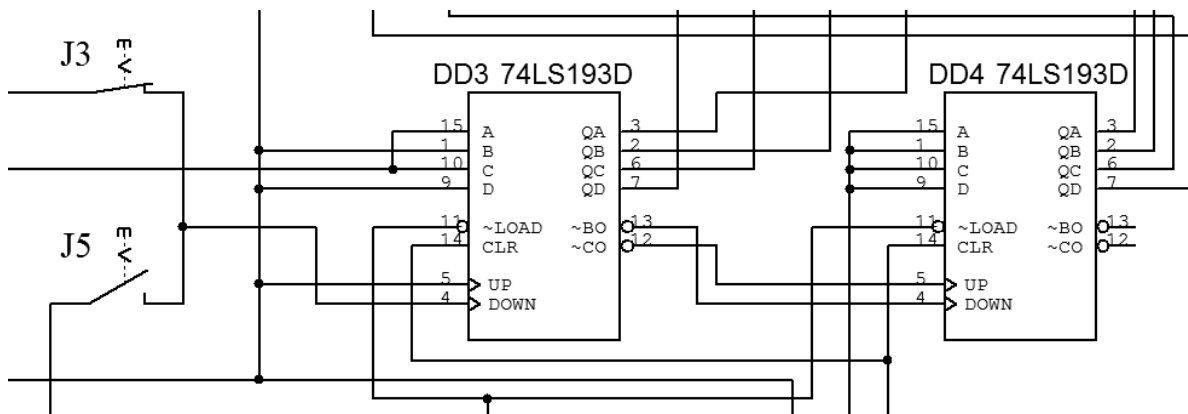


Рисунок 25.6 – Изменения в схеме восьмиразрядного реверсивного двоичного счетчика на основе двух микросхем 74LS193D (К155ИЕ7) для работы в режиме вычитания

25.2.14 Выполните сброс в 0 счетчика, нажав клавишу J1. С помощью клавиши J2 загрузите в счетчик число, выставленное на входах А, В, С, D микросхем DD3 и DD4. Подайте на вход исследуемого счетчика десять импульсов с помощью ГОИ (клавиша J4). После каждого поданного импульса наблюдайте с помощью индикаторов Q0–Q7 за сигналами на выходах счетчика. Как изменяется содержимое счетчика? По результатам эксперимента в отчете заполните таблицу в соответствии с приведенной (таблица 25.3).

Сделайте перевод полученных восьмиразрядных двоичных чисел в десятичные и впишите в таблицу 25.3. Сделайте выводы по полученным результатам.

25.2.15 Составьте схему в Multisim в соответствии с рисунком 25.7. Включите моделирование. Обнулите счетчик клавишей J1. Исследуйте его работу с помощью индикаторов, осциллографа XSC2 и логического анализатора XLA1. Зарисуйте в отчете полученные с помощью этих приборов временные диаграммы.



## Содержание отчета

Отчет о проделанной работе должен содержать название работы, цель работы, схемы исследованных счетчиков, таблицы, поясняющие их работу, временные диаграммы, выводы.

Таблица 25.3 – Таблица соответствия сигналов на выходах  $Q_i$  восьмиразрядного двоичного счетчика, работающего в режим вычитания, с номером поступившего на его вход импульса

Номер импульса на входе	Выход счетчика								Десятичное число
	Q7	Q6	Q5	Q4	Q3	Q2	Q1	Q0	
Предварительная загрузка									
	0	0	0	0	1	0	1	0	10
1									
2									
...	...	...	...	...	...	...	...	...	...
9									
10	0	0	0	0	0	0	0	0	0
...	...	...	...	...	...	...	...	...	...
15									

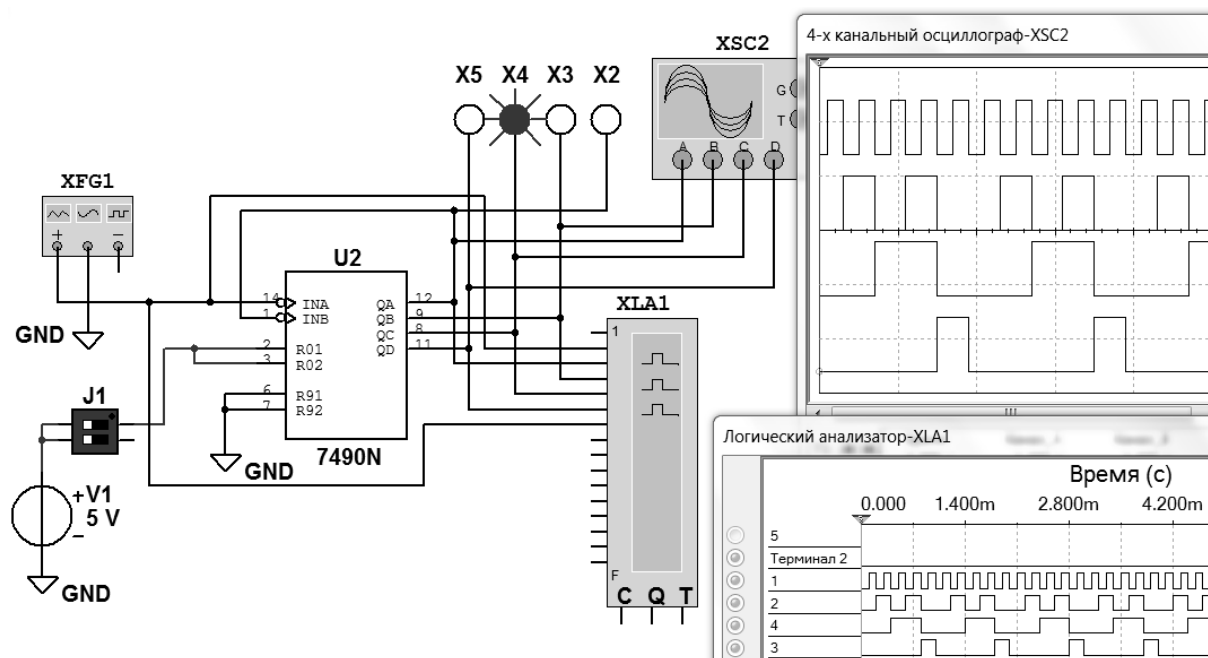


Рисунок 25.7 – Схема для исследования работы в Multisim счетчика с использованием осциллографа XSC2 и логического анализатора XLA1

## **Контрольные вопросы**

- 1 Какой диапазон счета *Kсч* получится, если соединить две микросхемы 7490N (K155ИЕ2) последовательно?
- 2 Какие счетчики называют двоичными?
- 3 Какие счетчики называют двоично-десятичными?
- 4 Какие счетчики называют реверсивными?
- 5 Какой диапазон счета *Kсч* получится, если соединить две микросхемы 74LS193D (K155ИЕ7) последовательно?
- 6 Как задать *Kсч*, отличающийся от двоичного?

## **26 Лабораторная работа № 26. Исследование работы регистров**

**Цель работы:** исследовать работу регистров.

### **26.1 Основные теоретические положения**

*Регистр* – устройство для записи, хранения и считывания *n*-разрядных двоичных данных и выполнения других операций над ними. Регистр представляет собой упорядоченный набор триггеров, обычно D-триггеров, число которых соответствует числу разрядов в двоичном числе (слове).

Типичными являются следующие операции с регистрами:

- приём слова в регистр (установка);
- передача слова из регистра;
- сдвиг слова влево или вправо на заданное число разрядов в сдвиговых регистрах;
- преобразование последовательного кода слова в параллельный и обратно;
- установка регистра в начальное состояние (сброс).

Регистры различают по типу ввода (загрузки, приёма) и вывода (выгрузки, выдачи) информации:

- с последовательным вводом и выводом информации;
- с параллельным вводом и выводом информации;
- с параллельным вводом и последовательным выводом;
- с последовательным вводом и параллельным выводом.

### **26.2 Порядок выполнения работы**

26.2.1 Составьте схему в Multisim в соответствии с рисунком 26.1.

На этом рисунке приведена схема для исследования работы четырехразрядного регистра с параллельной загрузкой и считыванием данных на двухступенчатых D-триггерах (см. рисунок 22.3).

Включите моделирование. Изменяя положение переключателей в блоке J1,

сформируйте данные на входах D3–D0. С помощью клавиши J2 подайте на «Вход С» сигнал разрешения записи данных в регистр. После этого записанное в регистр число должно появиться на прямых выходах D-триггеров. По состоянию индикаторов Q3–Q0 сравните данные на входах и выходах регистра.

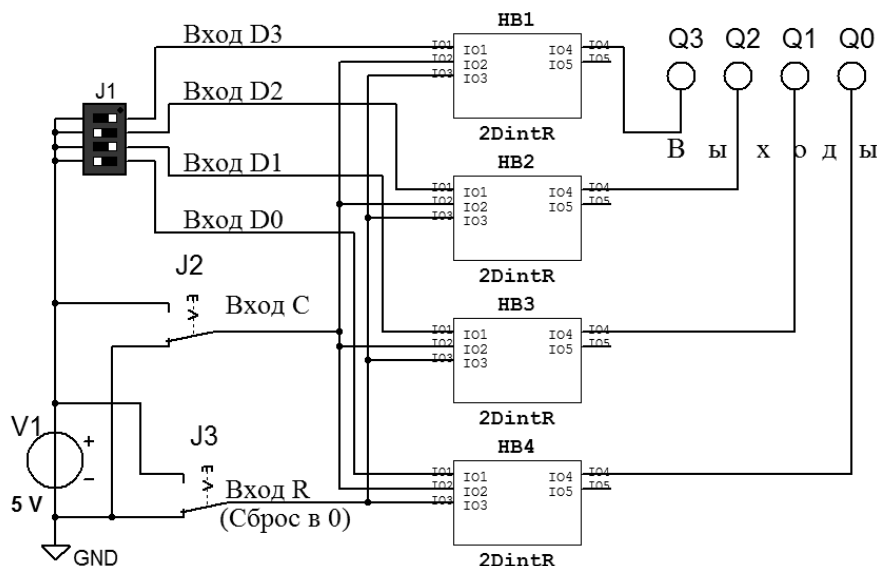


Рисунок 26.1 – Схема в Multisim для исследования работы 4-разрядного регистра на двухступенчатых D-триггерах

С помощью клавиши J3 обнулите триггеры, после чего запишите в регистр новое число. Повторите эти действия несколько раз.

26.2.2 Доработайте схему регистра, добавив к ней вход «М» управления выводом данных: при  $M = 1$ , данные должны появляться на выходах регистра в прямом коде, при  $M = 0$  – в обратном коде. Выполните его моделирование в Multisim.

26.2.3 Из электронного справочника запишите в отчет паспортные данные микросхемы 74198 N (K155ИР13), изучите назначение её выводов и режимы работы. Как они задаются?

26.2.4 Составьте схему в Multisim в соответствии с рисунком 26.2. Включите моделирование. Изменяя положение переключателей в блоке S1, исследуйте работу регистра в режиме параллельной загрузки, сдвига влево, сдвига вправо, хранения.

Изменяя положение переключателей в блоке S4, сформируйте данные на входах H–A регистра DD1. С помощью нижнего переключателя S3 подайте на вход CLR сигнал разрешения записи данных в регистр. После этого записанное в регистр число должно появиться на выходах QH–QA триггеров. По состоянию индикаторов QH–QA сравните данные на входах и выходах регистра.

Данные в режиме сдвига подаются в регистр через входы R и L.



По принципам хранения информации ОЗУ можно разделить на статические и динамические.

В статических ОЗУ (Static RAM – SRAM) ячейки построены на различных вариантах триггеров. После записи бита в такую ячейку она может сохранять его сколь угодно долго – необходимо только наличие питания. Отсюда и название памяти – статическая, т. е. пребывающая в неизменном состоянии. Достоинством статической памяти является ее быстродействие, а недостатками – высокое энергопотребление и низкая удельная плотность данных, поскольку одна триггерная ячейка состоит из нескольких транзисторов и, следовательно, занимает на кристалле много места.

В динамических ОЗУ (Dynamic RAM – DRAM) элементарная ячейка представляет собой конденсатор, выполненный по КМОП-технологии. Такой конденсатор способен в течение нескольких миллисекунд сохранять электрический заряд, наличие которого можно ассоциировать с информационным битом. При записи логической единицы в ячейку памяти конденсатор заряжается, при записи нуля – разряжается. При считывании данных конденсатор разряжается, и если его заряд был ненулевым, то на выходе схемы считывания устанавливается единичное значение. Процесс считывания (обращения к ячейке) сочетается с восстановлением (регенерацией) заряда. Если обращения к ячейке не происходит в течение длительного времени, то конденсатор за счет токов утечки разряжается и информация теряется. Для компенсации утечки заряда периодически циклически обращаются к ячейкам памяти, т. к. каждое обращение восстанавливает прежний заряд конденсатора. К достоинствам динамической памяти относятся высокая плотность размещения данных и низкое энергопотребление, а к недостаткам – низкое быстродействие по сравнению со статической памятью.

К основным параметрам ОЗУ относятся информационная ёмкость, потребляемая мощность, время хранения, быстродействие.

*Информационная ёмкость* – это объём памяти, т. е. количество кодов  $k$  которые могут в ней храниться, и разрядность этих кодов  $m$ . Информационная ёмкость  $N$  определяется выражением  $N = k * m$ .

Для обозначения количества ячеек памяти используются следующие специальные единицы измерения:

1 К – это 1024, т. е.  $2^{10}$  (читается «кило-»);

1 М – это 1048576, т. е.  $2^{20}$  (читается «мега-»);

1 Г – это 1073741824, т. е.  $2^{30}$  (читается «гига-»).

Принцип организации памяти записывается следующим образом: сначала пишется количество ячеек, а затем через знак умножения (косой крест) пишется разрядность кода, хранящегося в одной ячейке. Например, организация памяти 64Кх8 означает, что память имеет 64К, т. е. 65536 ячеек и каждая ячейка восьмиразрядная. Информационная ёмкость  $N = 65536 \cdot 8 = 524288$  бит.

*Потребляемая мощность* – мощность, потребляемая ОЗУ в установленном режиме работы.

*Время хранения* – интервал времени, в течение которого ОЗУ сохраняет информацию в заданном режиме.

*Быстродействие* – промежуток времени, необходимый для записи или считывания информации.

В общем случае ОЗУ изготавливаются в виде микросхем, которые имеют следующие информационные выводы:

– *адресные*  $A_0 – A_n$  (входные), образующие *шину адреса* памяти. Код на адресных линиях представляет собой двоичный номер ячейки памяти, к которой происходит обращение в данный момент. Количество адресных разрядов определяет количество ячеек памяти: при количестве адресных разрядов  $n$  количество ячеек памяти равно  $2^n$ ;

– *данных*  $D_0 – D_m$  (входные/выходные), образующие *шину данных* памяти. Код на линиях данных представляет собой содержимое той ячейки памяти, к которой производится обращение в данный момент. Количество разрядов данных определяет количество разрядов всех ячеек памяти (обычно оно бывает равным 1, 4, 8, 16);

– *управляющие* (входные), которые определяют режим работы микросхемы. В большинстве случаев у микросхем памяти имеется вход выбора микросхемы CS (их может быть несколько, объединенных по функции И).

В лабораторной работе исследуется работа статического ОЗУ с емкостью 16384 бита и организацией 2048×8. Ячейки ОЗУ, в которых записываются и хранятся до следующей записи двоичные числа (данные), подаваемые на входы  $D_0–D_7$ , выбираются по шине адреса  $A_0–A_{11}$  (рисунок 27.1).

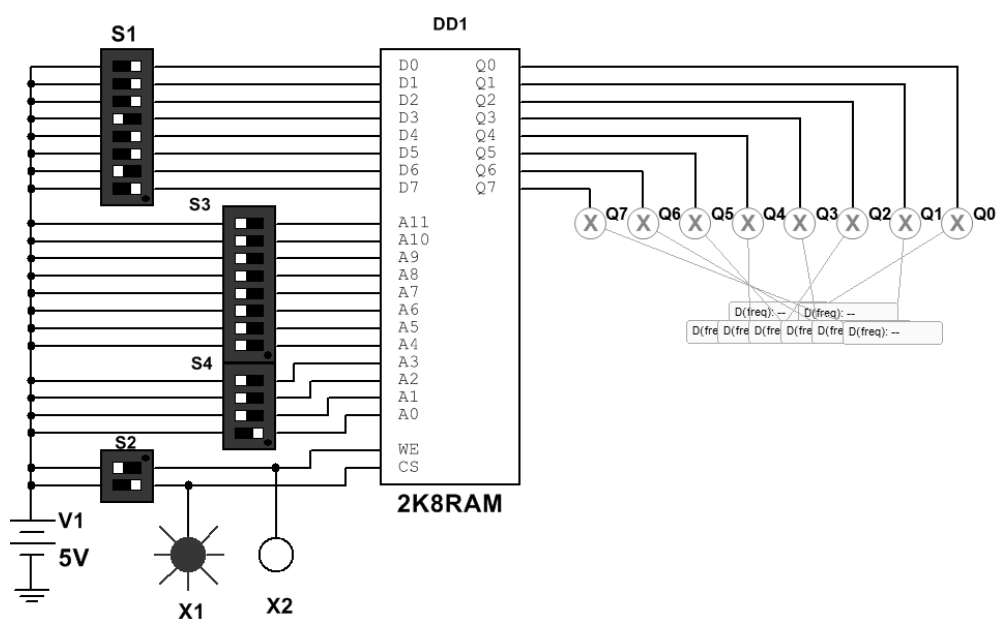


Рисунок 27.1 – Схема для исследования работы ОЗУ в Multisim

Для записи данных в ячейку после их фиксации на входах  $D_0–D_7$ , на адресных входах  $A_0–A_{11}$  устанавливается её адрес, затем на вход WE верхним переключателем S2 подается «1». Если на CS перед этим была подана «1», произойдет запись данных в выбранную ячейку. Для считывания данных из ОЗУ необходимо зарегистрировать сигналы на адресных входах  $A_0–A_{11}$  и на вход WE подать сигнал низкого уровня, а на вход CS – высокого уровня. При

выборе режима работы ОЗУ можно руководствоваться данными, приведенными в таблице 27.1.

Таблица 27.1 – Режимы работы ОЗУ

Режим работы	Вход			Выход Q
	CS	WE	Dm	
Запись	1	1/0	0	0
Считывание	1	0	1	1
Запрет записи и считывания	0	X	0	Q'
	0	X	1	Q'

В ячейках таблицы  $Q_t$  означает последнее состояние выходов до подачи управляющего сигнала  $CS = 1$ .

## 27.2 Порядок выполнения работы

27.2.1 Составьте схему в Multisim в соответствии с рисунком 27.1. Включите моделирование. Изменяя положение переключателей в блоке S1, сформируйте байт данных на входах D0–D7 ОЗУ DD1, указанный в первой строке таблицы 27.2. С помощью переключателей в блоках S3 и S4 сформируйте адрес на входах A0–A11 ячейки ОЗУ DD1, в которую должны быть записаны эти данные. С помощью нижнего переключателя в блоке S2 подайте на вход CS DD1 «1» (индикатор X1 должен включиться). С помощью верхнего переключателя в блоке S2 выполните запись сформированных на входах D0–D7 данных в выбранную ячейку, подав на вход WE DD1 сначала «1», затем «0» (индикатор X2 должен включиться и погаснуть). Записанное в ячейку число должно появиться на индикаторах Q0–Q7. Прделайте аналогичные операции с другими данными, указанными в табл. 27.2.

27.2.2 Выполните чтение содержимого ячеек ОЗУ, выставив их адреса, указанные в таблице 27.2, с помощью переключателей в блоках S3 и S4 в произвольной последовательности. Считываемые данные из выбранной ячейки будут отображаться на индикаторах Q0–Q7 при  $CS = 1$  и  $WE = 0$ . Сравните их с данными, ранее записанными в эту ячейку. Запишите в отчет получившуюся таблицу.

27.2.3 С помощью нижнего переключателя в блоке S2 подайте на вход CS DD1 «0» (индикатор X1 должен погаснуть). Убедитесь, что при таком сигнале на входе CS DD1 операции записи и чтения данных в ОЗУ не выполняются.

Таблица 27.2 – Примеры заполнения ячеек ОЗУ данными

Байт данных								Адрес ячейки ОЗУ											
D	D	D	D	D	D	D	D	A	A	A	A	A	A	A	A	A	A	A	A
7	6	5	4	3	2	1	0	11	10	9	8	7	6	5	4	3	2	1	0
1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0
0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	0	1	0	0	0
0	0	0	0	0	1	1	1		0	0	0	0	0	0	1	0	0	0	0

### *Содержание отчета*

Отчет о проделанной работе должен содержать название работы, цель работы, схему подключения исследуемого ОЗУ, назначение выводов, таблицу состояния ОЗУ в различных режимах работы, таблицу с примерами заполнения ячеек ОЗУ данными.

### *Контрольные вопросы*

- 1 Какие функции может выполнять ОЗУ?
- 2 Какова информационная ёмкость исследуемого в лабораторной работе ОЗУ?
- 3 Из каких более простых устройств состоит ОЗУ?

## **28 Лабораторная работа № 28. Исследование работы цифроаналогового преобразователя**

**Цель работы:** исследовать работу цифроаналоговых преобразователей.

### **28.1 Основные теоретические положения**

Цифроаналоговые преобразователи (ЦАП) предназначены для преобразования цифровых сигналов в аналоговые. Преобразование производится пропорционально входному двоичному коду сигнала (рисунок 28.1).

К основным параметрам ЦАП относят разрешающую способность, время установления, погрешность нелинейности и др.

*Разрешающая способность* – приращение  $U_{вых}$  при изменении входного числа на единицу младшего разряда (ЕМР). Это приращение является шагом квантования. Для преобразуемых двоичных кодов номинальное значение шага квантования

$$\Delta U_{кв} = h = U_{nu} / (2^N - 1), \quad (28.1)$$



где  $U_{\text{ни}}$  – номинальное максимальное выходное напряжение ЦАП (напряжение полной шкалы);

$N$  – разрядность ЦАП.

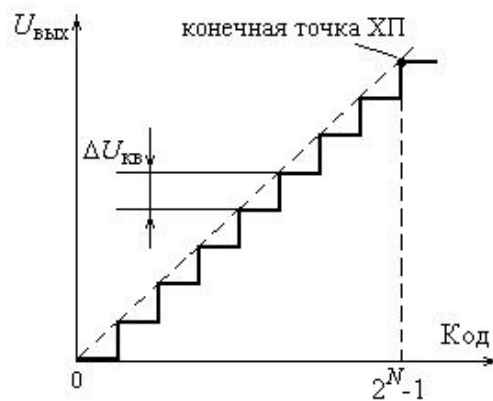


Рисунок 28.1 – Характеристика ЦАП

Чем больше разрядность преобразователя, тем выше его разрешающая способность.

## 28.2 Порядок выполнения работы

28.2.1 Составьте схему в Multisim, изображенную на рисунке 28.2. Включите моделирование. С помощью переключателей J1 подайте на цифровые входы ЦАП D7–D0 двоичные числа, соответствующие указанным в таблице 28.1 десятичным.

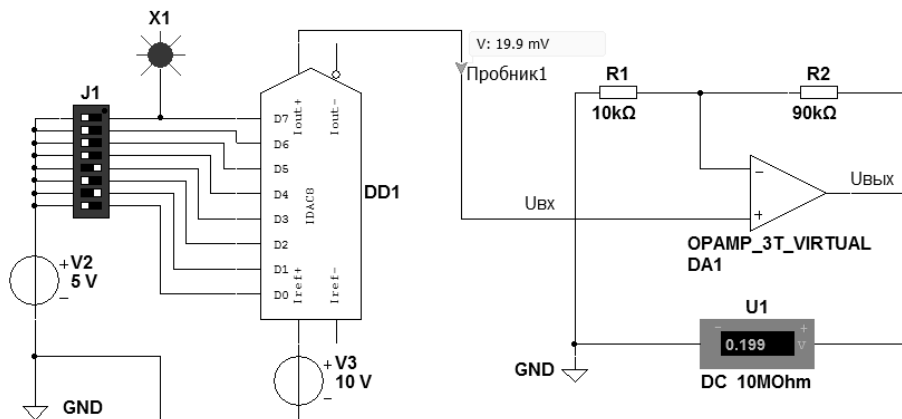


Рисунок 28.2 – Схема для исследования работы в Multisim 8-разрядного ЦАП

Показания пробника 1 и вольтметра U1 впишите в таблицу. По полученным результатам рассчитайте по формуле (28.1) параметр  $h$  и постройте график  $U_{\text{вых}} = f(\text{Код}_{\text{DEC}})$ , где  $\text{Код}_{\text{DEC}}$  – десятичный код двоичного числа на входе ЦАП.

28.2.2 Выставьте значение напряжения источника V3 20 В и повторите все действия, описанные в п. 28.2.1.

28.2.3 Составьте схему в Multisim, изображенную на рисунке 28.3. Включите моделирование. Выполните все действия, описанные в п. 28.2.1.

28.2.4 По результатам исследований сделайте выводы.

Таблица 28.1 – Таблица соответствия двоичных входных кодов и выходных напряжений ЦАП

Десятичное число	Двоичное число								$U_{вых}$	
	D7	D6	D5	D4	D3	D2	D1	D0	Пробник 1	Вольтметр U1
0	0	0	0	0	0	0	0	0		
1	0	0	0	0	0	0	0	1		
10										
100										
200										
255										

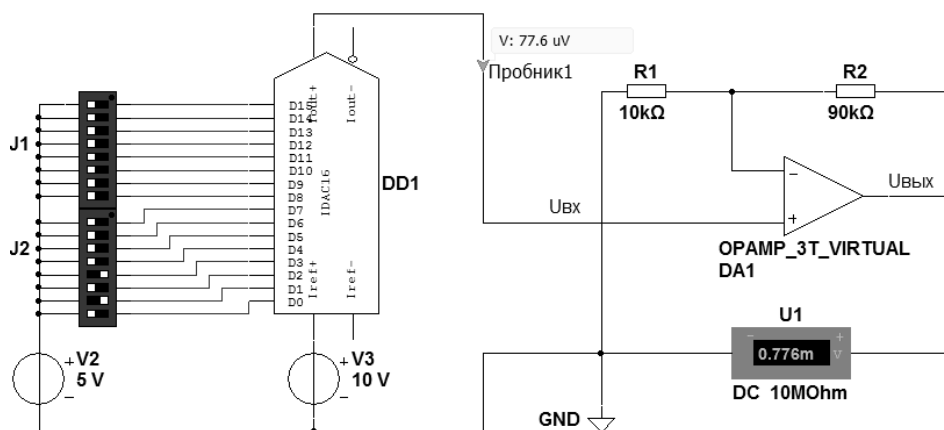


Рисунок 28.3 – Схема для исследования работы в Multisim 16-разрядного ЦАП

### Содержание отчета

Отчет о проделанной работе должен содержать название работы, цель работы, схемы подключения ЦАП, таблицы с результатами исследований, графики, выводы.

### Контрольные вопросы

- 1 Какие функции выполняет ЦАП?
- 2 Перечислите основные характеристики ЦАП.
- 3 Каким является коэффициент усиления усилителей, используемых совместно с ЦАП в данной лабораторной работе?

## 29 Лабораторная работа № 29. Исследование работы аналого-цифрового преобразователя

**Цель работы:** исследовать работу аналого-цифрового преобразователя.

### 29.1 Основные теоретические положения

Большинство датчиков, от которых получают измерительную информацию о физических величинах, имеют аналоговые выходные сигналы. Теоретически аналоговые сигналы могут иметь бесконечное число значений в пределах некоторого диапазона.

Современные компьютеры не могут оперировать с бесконечным числом десятичных разрядов для аналогового значения, потому что их объем памяти и производительность ограничены. Соединить аналоговый датчик с компьютером позволяет аналого-цифровой преобразователь (АЦП), который преобразует аналоговые значения в цифровые с заданной точностью.

При таком преобразовании осуществляется квантование аналогового сигнала, т. е. мгновенные значения аналогового сигнала ограничиваются определенными уровнями, называемыми уровнями квантования.

Квантование представляет собой округление аналоговой величины до ближайшего уровня квантования, т. е. максимальная погрешность квантования равна  $\pm 0,5h$  ( $h$  – шаг квантования).

К основным характеристикам АЦП относят число разрядов, время преобразования  $t_{np}$ , величину опорного напряжения  $U_{оп}$ , величину напряжения питания  $U_n$ , нелинейность, число разрядов (количество разрядов кода, связанного с аналоговой величиной, которое может вырабатывать АЦП). Часто говорят о разрешающей способности АЦП, которую определяют величиной, обратной максимальному числу кодовых комбинаций на выходе АЦП. Так, 10-разрядный АЦП имеет разрешающую способность  $(2^{10} = 1024)^{-1}$ , т. е. при шкале АЦП, соответствующей 5 В, абсолютное значение шага квантования не превышает 5 мВ. Время преобразования  $t_{np}$  – интервал времени от момента заданного изменения сигнала на входе АЦП до появления на его выходе соответствующего устойчивого кода.

Опорное напряжение определяет максимальное напряжение на входе АЦП, его значение соответствует коду 1023 для 10-разрядного АЦП. Например, при  $U_{оп} = 5$  В и нулевом входном напряжении 10-разрядное АЦП выдаст на выходе 0, при входном напряжении 2,5 В на выходе будет значение 512 (половина от 1023), при входном напряжении 5 В выходной код будет равен 1023.

При  $U_{оп} = 2,5$  В и нулевом входном напряжении 12-разрядное АЦП выдаст при нулевом входном напряжении на выходе 0, при входном напряжении 1,25 В на выходе будет значение 2048 (половина от 4095), при входном напряжении 2,5 В выходной код будет равен 4095. Очевидно, что чем выше разрядность АЦП и меньше  $U_{оп}$ , тем меньше шаг квантования.

В лабораторной работе исследуется 10-разрядный АЦП, встроенный в контроллер ATmega 328 и расположенный на плате Arduino UNO с  $U_{on} = 5$  В. Следовательно, этот АЦП может присвоить 1024 значения от 0 до 1023 напряжению, непрерывно изменяющемуся в диапазоне от 0 до 5 В.

## 29.2 Порядок выполнения работы

29.2.1 Присоедините три провода, припаянные к потенциометру, к плате Arduino в соответствии со схемой, приведенной на рисунке 29.1.

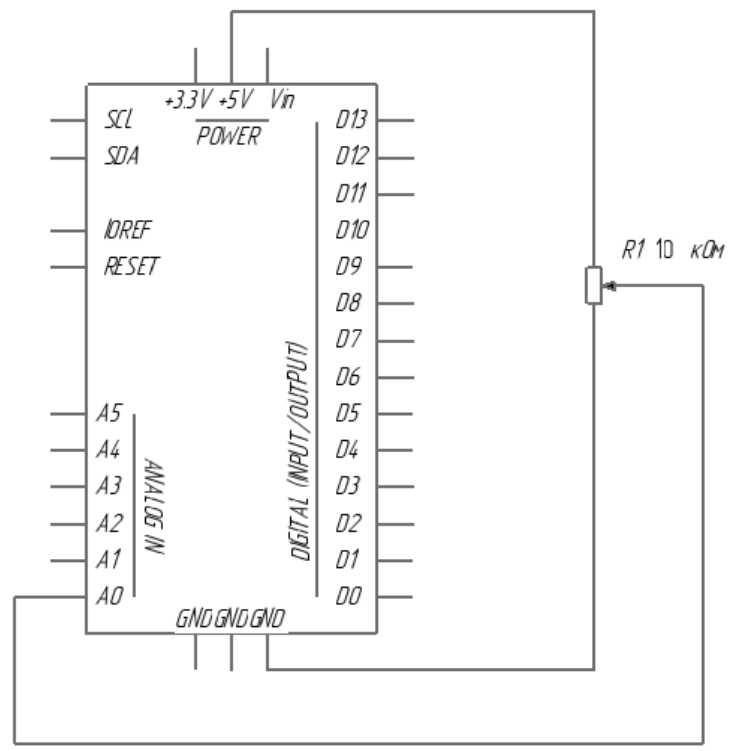


Рисунок 29.1 – Схема подключения потенциометра к плате Arduino

Для этого один из крайних выводов потенциометра соедините с выводом GND, второй – с выводом +5 В, средний вывод потенциометра соедините с аналоговым входом A0.

При вращении вала потенциометра напряжение на центральном выводе будет изменяться от 0 до +5 В. Это напряжение является аналоговым сигналом, подаваемым на вход исследуемого АЦП.

Если ручка потенциометра повернута до упора в одну сторону, то на вход АЦП подается 0 В и результат преобразования равен 0. Если ручка потенциометра повернута до упора в другую сторону, то на вход АЦП подается +5 В и результат преобразования равен 1023. В промежуточных положениях ручки потенциометра АЦП возвращает числа между 0 и 1023, которые пропорциональны напряжению на его среднем выводе.

29.2.2 Подключите плату Arduino к ЭВМ через USB-порт.

29.2.3 Запишите программу `ReadAnalogVoltage` в память контроллера Arduino, переслав её из ЭВМ. В данной программе в функции установки необходимо начать последовательную передачу между Arduino и ЭВМ со скоростью 9600 бит в секунду командой

**`Serial.begin(9600)`.**

Далее в основном цикле программы следует создать переменную для хранения значения напряжения (которая может изменяться от 0 до 1023, лучше всего подойдет тип `int`), которое приходит с потенциометра.

**`int sensorValue = analogRead(A0)`.**

Эта информация отразится на мониторе в виде десятичных (DEC) значений. Можно сделать это, используя команду `Serial.println()`, с помощью следующей строки кода:

**`Serial.println(sensorValue, DEC)`.**

Открыв Serial Monitor в среде Arduino, можно увидеть поток цифр от нуля до 1023, соответствующих положению ручки потенциометра. Если повернуть ручку, эти показания изменятся почти мгновенно.

Полный текст программы «`ReadAnalogVoltage`».

`/*`

`AnalogReadSerial`

Считывает аналоговые значения с вывода A0, выводит значения на монитор.

`*/`

`// установки:`

**`void setup()`**

`{`

`// инициализируем последовательную передачу данных со скоростью  
  9600 бит в секунду:`

**`Serial.begin(9600);`**

`}`

`// основной цикл:`

**`void loop()`**

`{`

`// читаем значение на аналоговом входе A0:`

**`int sensorValue = analogRead(A0);`**

`// выводим на монитор считанное значение:`

**`Serial.println(sensorValue);`**

**`delay(1);`** // задержка в промежутке между считываниями для стабильности:

`}`

29.2.4 Вращая ручку потенциометра, наблюдайте на экране дисплея ЭВМ поток цифр от 0 до 1023, соответствующих положению ручки потенциометра.

## ***Содержание отчета***

Отчет о проделанной работе должен содержать название работы, цель работы, схему подключения потенциометра к АЦП, встроенного в Arduino, выводы по результатам экспериментальных исследований.

## ***Контрольные вопросы***

- 1 Какова разрядность встроенного в контроллер Arduino АЦП?
- 2 В каком диапазоне изменяется напряжение на выходе потенциометра?
- 3 В каком диапазоне формируется результат преобразования на выходе АЦП?
- 4 На какую величину должно измениться напряжение на входе АЦП, чтобы результат преобразования на выходе АЦП изменился на единицу младшего разряда?

## **Список литературы**

- 1 **Иванов, В. Н.** Электроника и микропроцессорная техника : учебник / В. Н. Иванов, И. О. Мартынова. – Москва : Академия, 2016. – 288 с.
- 2 **Титов, В. С.** Проектирование аналоговых и цифровых устройств : учебное пособие / В. С. Титов, В. И. Иванов, М. В. Бобырь. – Москва: ИНФРА-М, 2016. – 143 с.
- 3 **Миленина, С. А.** Электротехника, электроника и схемотехника : учебник и практикум / С. А. Миленина ; под ред. Н. К. Миленина. – Москва : Юрайт, 2015. – 399 с.
- 4 **Бладыко, Ю. В.** Электроника. Практикум: учебное пособие / Ю. В. Бладыко. – Минск: ИВЦ Минфина, 2016. – 190 с.: ил.
- 5 **Horowitz, P.** The art of electronics. Third Edition / P. Horowitz, W. Hill. – New York, Cambridge: University Press, 2015. – 1192 с.