

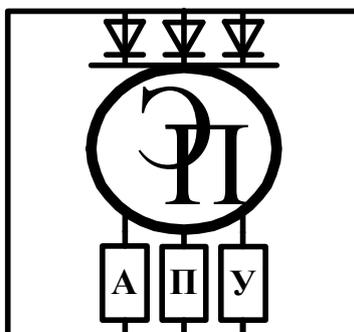
ГОСУДАРСТВЕННОЕ УЧРЕЖДЕНИЕ
ВЫСШЕГО ПРОФЕССИОНАЛЬНОГО ОБРАЗОВАНИЯ
«БЕЛОРУССКО-РОССИЙСКИЙ УНИВЕРСИТЕТ»

Кафедра «Электропривод и АПУ»

ЭЛЕКТРОННЫЕ СИСТЕМЫ АВТОМОБИЛЕЙ И ТРАКТОРОВ

*Методические рекомендации к лабораторным работам
для студентов направления подготовки
13.03.02 «Электроэнергетика и электротехника»
дневной формы обучения*

Часть 1



Могилев 2018

УДК 629.113
ББК 39.33
Э 45

Рекомендовано к изданию
учебно-методическим отделом
Белорусско-Российского университета

Одобрено кафедрой «Электропривод и АПУ» «7» февраля 2018 г.,
протокол № 7

Составитель ст. преподаватель В. Н. Шарков

Рецензент канд. техн. наук С. В. Болотов

В методических рекомендациях представлены сведения о применяемом оборудовании и даны указания по выполнению лабораторных работ.

Учебно-методическое издание

ЭЛЕКТРОННЫЕ СИСТЕМЫ АВТОМОБИЛЕЙ И ТРАКТОРОВ

Часть 1

Ответственный за выпуск	Г. С. Леневский
Технический редактор	А. Т. Червинская
Компьютерная вёрстка	Н. П. Полевничая

Подписано в печать . Формат 60×84/16. Бумага офсетная. Гарнитура Таймс.
Печать трафаретная. Усл. печ. л. . Уч.-изд. л. . Тираж 46 экз. Заказ №

Издатель и полиграфическое исполнение:
Государственное учреждение высшего профессионального образования
«Белорусско-Российский университет».
Свидетельство о государственной регистрации издателя,
изготовителя, распространителя печатных изданий
№ 1/156 от 24.01.2014.
Пр. Мира, 43, 212000, Могилев.

© ГУ ВПО «Белорусско-Российский
университет», 2018



Содержание

1 Лабораторная работа № 1. Исследование операционных усилителей.....	4
2 Лабораторная работа № 2. Исследование схем включения операционных усилителей.....	9
3 Лабораторная работа № 3. Исследование аналоговых схем суммирования и вычитания.....	17
4 Лабораторная работа № 4. Исследование логических элементов.....	20
5 Лабораторная работа № 5. Проектирование и исследование комбинационных схем.....	24
6 Лабораторная работа № 6. Проектирование и исследование логических схем на мультиплексорах.....	28
7 Лабораторная работа № 7. Исследование триггеров.....	33
8 Лабораторная работа № 8. Проектирование и исследование счетчиков-делителей на D-триггерах.....	36
Список литературы.....	41



1 Лабораторная работа № 1. Исследование операционных усилителей

Цель работы: изучение характеристик операционных усилителей.

Описание экспериментальной установки

Экспериментальная установка включает в свой состав лабораторный стенд с источниками питания и макетом, электронный двухканальный осциллограф, цифровой вольтметр и генератор синусоидальных и прямоугольных сигналов. На макете смонтирован операционный усилитель (ОУ), прилагается комплект резисторов и конденсаторов.

Рабочее задание

Изучение характеристик ОУ:

- 1) размаха выходного напряжения;
- 2) произведения коэффициента усиления на ширину полосы пропускания (частоты единичного усиления).

Собрать схему согласно рисунку 1.1.

Значения параметров сопротивлений:

R_1, R_2 – 10 кОм;

R_3 – 2 кОм.

Для исследования характеристики 1 необходимо:

- 1) на вход резистора R_1 подать напряжение плюс 0,5 В, а на вход резистора R_2 – напряжение 0 В (общий источника питания);
- 2) на выходе m (вывод 10) измерить напряжение $U_{вых.хх.1}$ при помощи цифрового вольтметра, предварительно отключив резистор R_3 с выхода m (вывод 10);
- 3) на вход резистора R_1 подать напряжение минус 0,5 В;
- 4) на выходе m (вывод 10) измерить напряжение $U_{вых.хх.2}$ при помощи цифрового вольтметра, предварительно отключив резистор R_3 с выхода m (вывод 10);
- 5) на вход резистора R_1 подать напряжение плюс 0,5 В;
- 6) на выходе m (вывод 10) измерить напряжение $U_{вых.хх.1}$ при помощи цифрового вольтметра, предварительно отключив резистор R_3 с выхода m (вывод 10);
- 7) на вход резистора R_1 подать напряжение минус 0,5 В;
- 8) на выходе m (вывод 10) измерить напряжение $U_{вых.хх.2}$ при помощи цифрового вольтметра, предварительно отключив резистор R_3 с выхода m (вывод 10);
- 9) записать значения напряжений: питания, на холостом ходу, под нагрузкой;
- 10) определить напряжения насыщения на выходе ОУ на холостом ходу и под нагрузкой;
- 11) построить зависимость напряжения на выходе ОУ от величины нагрузки (нагрузкой является резистор R_3);
- 12) сделать вывод: как влияет инвертирующий вход на входной сигнал по отношению к выходному (по напряжению);



13) выполнить пп. 1–11, заменив индекс $R1$ на $R2$, а $R2$ на $R1$;

14) сделать вывод: как влияет неинвертирующий вход на входной сигнал по отношению к выходному (по напряжению).

Записать численные значения результатов исследуемых характеристик.

Для исследования характеристики 12 необходимо:

1) на вход резистора $R1$ подать синусоидальное переменное напряжение с генератора сигналов с действующим значением 0,5 В (контролировать цифровым мультиметром или по осциллографу), а на вход резистора $R2$ – напряжение 0 В (общий источника питания);

2) изменять частоту с генератора сигналов до тех пор, пока значение напряжения на выходе не станет равным напряжению на входе; визуальный контроль вести с использованием двух каналов осциллографа, один из которых подключен к генератору сигналов, а второй – к выходу ОУ;

3) записать численное значение частоты синусоидального переменного сигнала; определить фазовый сдвиг между входным и выходным сигналами, зарисовать временные диаграммы для входного и выходного сигналов для частот F_{\max} и $F_{\max}/10$, определить напряжение смещения по выходу для максимальной частоты;

4) сделать вывод: как влияет инвертирующий вход на входной сигнал по отношению к выходному (по напряжению);

5) выполнить пп. 2–3, заменив индекс $R1$ на $R2$, а $R2$ на $R1$;

6) сделать вывод: как влияет неинвертирующий вход на входной сигнал по отношению к выходному (по напряжению).

Теоретически изучить остальные характеристики ОУ.

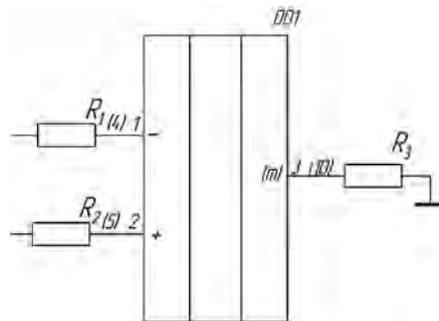


Рисунок 1.1– Схема подключения операционного усилителя

Описание входов операционного усилителя:

(-) – инвертирующий вход;

(+) – неинвертирующий вход;

t – выход.

Краткие методические указания

Операционный усилитель (ОУ) – это усилитель с очень большим коэффициентом усиления (рисунок 1.2). На практике к ОУ обычно подключаются

цепочки элементов, формирующие отрицательную обратную связь. Из-за высокого коэффициента усиления самого ОУ усиление замкнутой системы определяется только внешними цепями обратных связей.

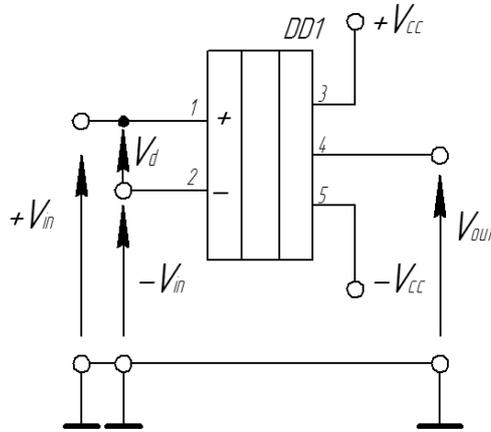


Рисунок 1.2 – Обозначение ОУ

На входе ОУ всегда стоит дифференциальный усилитель, один вход которого называется **инвертирующим входом**, а другой – **неинвертирующим входом**. Коэффициент усиления дифференциального напряжения V_d равен A_d . Следовательно, выходное напряжение $V_{out} = A_d \cdot V_d$. Коэффициент усиления A_d обычно лежит в диапазоне $10^4 \dots 10^5$. Выходное напряжение может меняться в пределах, определенных напряжениями источника питания. Для получения положительных и отрицательных выходных напряжений на ОУ от источника питания подаются два напряжения от двухполярного источника питания.

Характеристики ОУ.

Размах выходного напряжения.

Размах выходного напряжения – это диапазон изменения выходного напряжения. **Максимальный пиковый размах выходного напряжения** обычно лежит на 1...3 В ниже напряжения питания (рисунок 1.3).

На практике можно встретить ОУ с одним положительным напряжением питания, размах выходного сигнала которого составляет от 0 В до напряжения на 1 В меньшего напряжения питания.

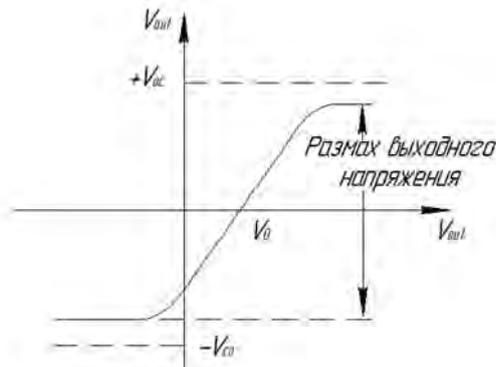


Рисунок 1.3 – Передаточные характеристики ОУ

Для некоторых ОУ размах выходных сигналов определяется диапазоном значений от отрицательного до положительного напряжений питания.

Напряжение смещения.

Напряжение смещения V_0 (входное напряжение смещения) соответствует входному дифференциальному напряжению V_d , которое необходимо подать на ОУ, чтобы его выходное напряжение стало равным 0 В. В справочных таблицах значение V_0 определяет максимально допустимое напряжение смещения.

Передаточная характеристика $V_0 = f(V_d)$ пересекает горизонтальную ось в точке V_0 .

Дрейф напряжения смещения.

Напряжение смещения V_0 зависит от температуры. Изменение напряжения смещения при изменении температуры называется дрейфом напряжения смещения. Он обычно лежит в пределах 3...10 мкВ/К.

Размах синфазного входного сигнала.

При $V_{in-} = V_{in+} = V_{cm}$ происходит усиление синфазных сигналов. При этом $V_d = 0$ В. Выходное напряжение идеального ОУ равно нулю при любых значениях V_{cm} . Для реальных ОУ указывается размах синфазных входных сигналов V_{cm} , при которых $V_{out} = 0$ В (рисунок 1.4).

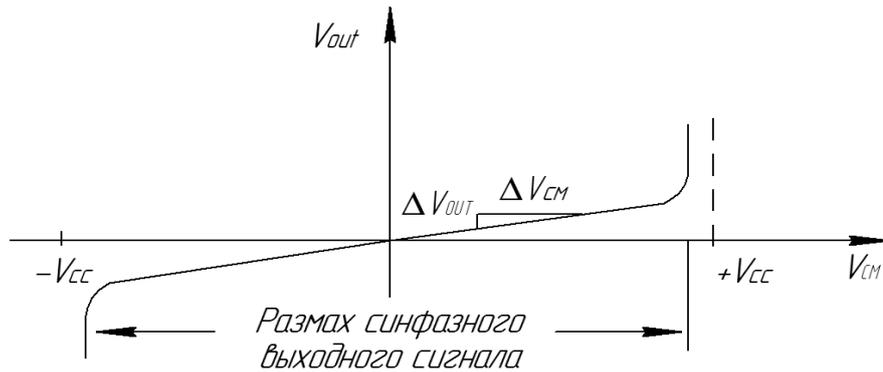


Рисунок 1.4 – Размах синфазного входного сигнала

Коэффициент усиления дифференциальных сигналов.

Коэффициент усиления дифференциальных сигналов определяется (в соответствии с рисунком 1.5) как

$$A_d = V_{out} / V_d.$$

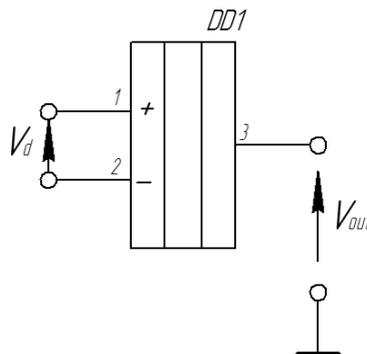


Рисунок 1.5 – Коэффициент усиления дифференциальных сигналов

Он обычно равен 100 000, т. е. 100 дБ.

Коэффициент усиления синфазных сигналов.

Коэффициент усиления синфазных сигналов определяется (в соответствии с рисунком 1.6) выражением

$$A_{см} = V_{out} / V_{см}.$$

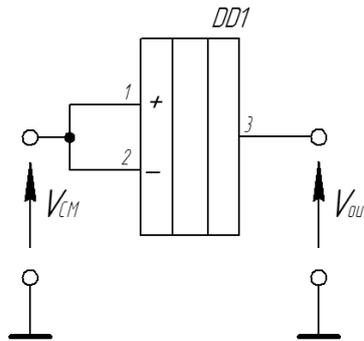


Рисунок 1.6 – Коэффициент усиления синфазных сигналов

Коэффициент ослабления синфазных сигналов (КОСС).

Коэффициент ослабления синфазных сигналов определяется выражением

$$КОСС = A_d / A_{см}.$$

Часто этот коэффициент выражается в децибелах. Обычно он лежит в диапазоне $10^4 \dots 10^5$ или 80...100 дБ.

Входной ток смещения.

Если входной каскад ОУ выполнен на биполярных транзисторах, то входные токи смещения определяются токами, протекающими через базы транзисторов дифференциального усилителя. Эти токи лежат в диапазоне от нескольких десятков до сотен наноампер. В случае входных каскадов на полевых транзисторах входные токи смещения практически равны нулю.

Примечание – Отрицательная обратная связь не влияет на величину входных токов смещения.

Контрольные вопросы

- 1 Как определяется размах выходного напряжения?
- 2 Почему выходное напряжение имеет ограничение?
- 3 Что такое режим насыщения ОУ?
- 4 Что такое напряжение смещения?
- 5 Как определяется напряжение смещения?
- 6 Что такое дрейф напряжения смещения?
- 7 Как определяется дрейф напряжения смещения?
- 8 Что такое размах синфазного входного сигнала?
- 9 Как определяется размах синфазного входного сигнала?

- 10 Что такое коэффициент усиления синфазных сигналов?
- 11 Как определяется коэффициент усиления синфазных сигналов?
- 12 Что такое коэффициент ослабления синфазных сигналов?
- 13 Как определяется коэффициент ослабления синфазных сигналов?
- 14 Что такое коэффициент ослабления изменений напряжений питания?
- 15 Как определяется коэффициент ослабления изменений напряжений питания?
- 16 Что такое входной импеданс?
- 17 Как определяется входной импеданс?
- 18 Что такое выходной импеданс?
- 19 Как определяется выходной импеданс?
- 20 Что такое входной ток смещения?
- 21 Как определяется входной ток смещения?
- 22 Что такое произведения коэффициента усиления на ширину полосы пропускания?
- 23 Как определяется частота единичного усиления?
- 24 Что такое критическая частота?
- 25 Как определяется критическая частота?
- 26 Что такое скорость нарастания выходного напряжения?
- 27 Как определяется скорость нарастания выходного напряжения?
- 28 Что такое частотная коррекция?
- 29 Для чего предназначена частотная коррекция?

2 Лабораторная работа № 2. Исследование схем включения операционных усилителей

Цель работы: экспериментальное определение характеристик инвертирующего и неинвертирующего усилителей, интегратора и дифференциатора, реализованных на основе операционного усилителя (ОУ).

Описание экспериментальной установки

Экспериментальная установка включает в свой состав лабораторный стенд с источниками питания и макетом, электронный двухканальный осциллограф, цифровой вольтметр и генератор синусоидальных и прямоугольных сигналов. На макете смонтированы операционный усилитель, комплект резисторов с номинальными значениями сопротивлений: $R_1 = 100 \text{ Ом}$; $R_4 = 5 \text{ кОм}$; $R_2 = 1 \text{ кОм}$; $R_5 = 10 \text{ кОм}$; $R_3 = 2 \text{ кОм}$; $R_6 = 100 \text{ кОм}$, а также конденсаторы с номинальными значениями емкости: $C_1 = 0,01 \text{ мкФ}$; $C_2 = 0,033 \text{ мкФ}$; $C_3 = 0,1 \text{ мкФ}$.

Рабочее задание

- 1 Ознакомиться с экспериментальной установкой. Закрепить макет на стенде.
- 2 Подключить макет к источнику постоянного тока К32 с нерегулируемым напряжением (ИПТН) $U = 15 \text{ В}$ согласно рисунку 2.1. При этом напряжения питания ОУ $U_n = \pm 9 \text{ В}$.





Рисунок 2.1 – Схема подключения макета

3 Исследовать неинвертирующий усилитель на основе ОУ.

Для этого выполнить следующие действия.

3.1 Собрать электрическую цепь согласно схеме на рисунке 2.2.

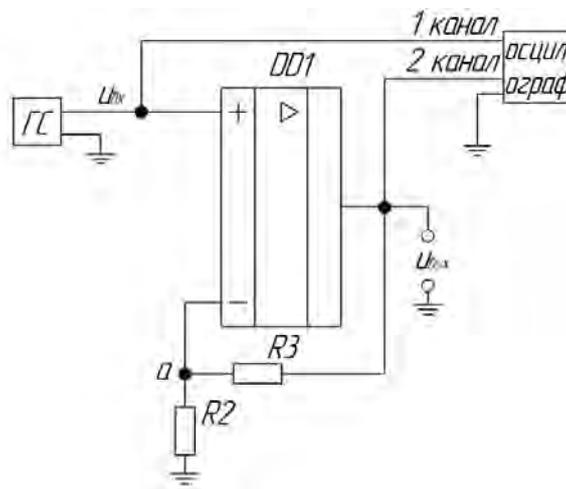


Рисунок 2.2 – Схема включения неинвертирующего усилителя

3.2 Подключить 1 канал осциллографа к неинвертирующему входу ОУ, а 2 канал – к его выходу.

3.3 Подать напряжение питания на ОУ, включив тумблер СЕТЬ.

3.4 С помощью генератора синусоидальных сигналов ГС и цифрового вольтметра установить на входе усилителя напряжение $U_{вх} = 0,5$ В с частотой $f = 200$ Гц.

3.5 Зарисовать осциллограммы входного $U_{вх}(t)$ и выходного $U_{вых}(t)$ напряжений неинвертирующего усилителя и измерить угол сдвига фаз φ между ними.

3.6 Подключить второй канал осциллографа к точке «а» и сравнить сигналы на неинвертирующем и инвертирующем входах ОУ.

3.7 Измерить выходное напряжение $U_{вых}$ усилителя. Результат занести в таблицу 2.1.

3.8 Последовательно заменяя резистор $R3$ в цепи обратной связи резисторами $R4$, $R5$, $R6$ до тех пор, пока ОУ находится в линейном режиме (контролируя это с помощью осциллографа), снова измерить выходное напряжение $U_{вых}$ усилителя и занести результаты в таблицу 2.1.

Таблица 2.1 – Результаты исследования и расчетов

Тип усилителя	Параметры	R3	R4	R5	R6
Неинвертирующий	$U_{вых}, В$				
	$K_{уэ}$				
	$K_{ур}$				
Инвертирующий	$U_{вых}, В$				
	$K_{уэ}$				
	$K_{ур}$				

3.9 Снять логарифмическую амплитудно-частотную характеристику (ЛАЧХ) неинвертирующего усилителя. Для этого снова включить в цепь обратной связи резистор $R3$ и, устанавливая частоту генератора согласно ряду

$$f = (20, 50, 100) 10^n, \quad (2.1)$$

где $n = 0, 1, 2, 3, \dots$? измерять выходное напряжение $U_{вых}$, пока оно не окажется равным или меньше входного $U_{вых} < U_{вх}$.

Результаты измерений занести в таблицу 2.2.

Таблица 2.2 – Результаты исследования и расчетов

Тип усилителя	$f, Гц$	20	50	100	200	...
Неинвертирующий	$U_{вых}, В$					
	$L(f)$					
Инвертирующий	$U_{вых}, В$					
	$L(f)$					

4 Исследовать инвертирующий усилитель на основе ОУ.

Для этого выполнить следующие действия.

4.1 Собрать электрическую цепь в соответствии со схемой на рисунке 2.3.

4.2 Провести экспериментальные исследования согласно пп. 3.3–3.9.

5 Исследовать инвертирующий интегратор на основе ОУ.

Для этого выполнить следующие действия.

5.1 Собрать электрическую цепь согласно схеме на рисунке 2.4.

5.2 Подать на вход интегратора синусоидальное напряжение $U_{вх} = 0,5 В$ с частотой $f = 200 Гц$. Определить выходное напряжение с помощью вольтметра.

5.3 Зарисовать осциллограммы входного $U_{вх}$ и выходного $U_{вых}$ напряжений. Определить сдвиг φ между ними.

5.4 Снять логарифмическую амплитудно-частотную характеристику (ЛАЧХ) интегратора. Увеличивая частоту генератора согласно ряду (2.1), измерять выходное напряжение интегратора $U_{вых}(f)$ до тех пор, пока его значение не уменьшится в 10 раз или более по сравнению с первоначальным $U_{вых}(200)$. Результаты занести в таблицу 2.3.



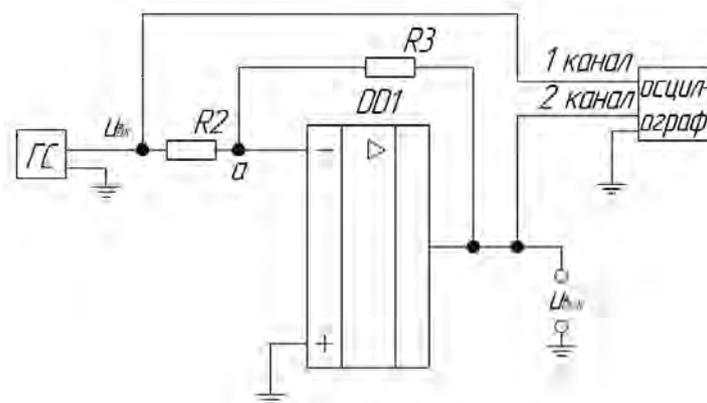


Рисунок 2.3 – Схема включения инвертирующего усилителя

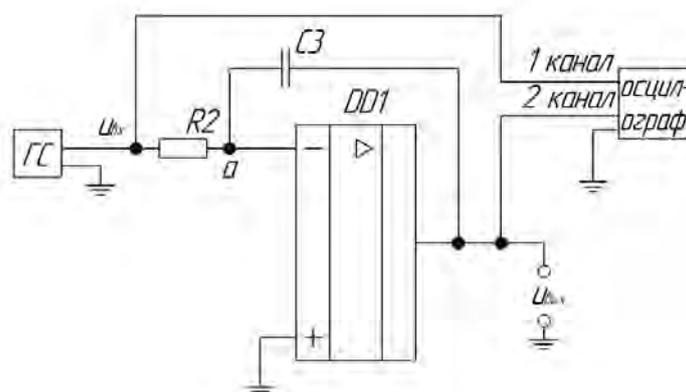


Рисунок 2.4 – Схема включения инвертирующего интегратора

Таблица 2.3 – Результаты исследования и расчётов

f		200	500	1000			
$U_{\text{вых}}, \text{В}$							
$L, \text{Дб}$							
<i>Примечание – $U_{\text{вх}} = 0,5 \text{ В}$</i>							

6 Исследовать инвертирующий дифференциатор на основе ОУ.

Для этого выполнить следующие действия.

6.1 Собрать электрическую цепь в соответствии со схемой на рисунке 2.5.

6.2 Подать на вход инвертирующего дифференциатора синусоидальное напряжение $U_{\text{вх}} = 0,5 \text{ В}$ с частотой $f = 200 \text{ Гц}$. Определить выходное напряжение с помощью вольтметра.

6.3 Зарисовать осциллограммы входного $U_{\text{вх}}$ и выходного $U_{\text{вых}}$ напряжений. Определить сдвиг φ между ними.

6.4 Снять логарифмическую амплитудно-частотную характеристику (ЛАЧХ) инвертирующего дифференциатора. Увеличивая частоту генератора согласно ряду (2.1), измерять выходное напряжение интегратора $U_{\text{вых}}(f)$ до тех пор, пока его значение не изменится в 10 раз или более по сравнению с первоначальным $U_{\text{вых}}(200)$. Результаты занести в таблицу 2.4.

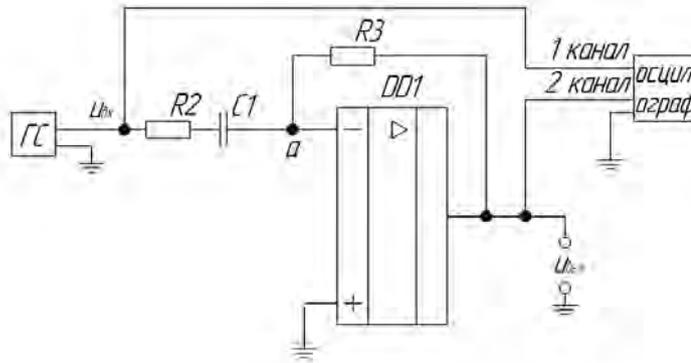


Рисунок 2.5 – Схема включения инвертирующего дифференциатора

Таблица 2.4 – Результаты исследования и расчётов

f		200	500	1000			
$U_{вых}, В$							
$L, Дб$							
Примечание - $U_{вх} = 0,5 В$							

Обработка экспериментальных данных

1 Определить по экспериментальным данным коэффициенты усиления $K_{уэ}$ при различных значениях сопротивления резистора, включенного в цепь отрицательной обратной связи, для инвертирующего и неинвертирующего усилителей с учетом фазы выходного напряжения $U_{вых}$. Результаты занести в таблицу 2.1 и сравнить их между собой.

2 Рассчитать по паспортным данным коэффициенты усиления инвертирующего и неинвертирующего усилителей, считая ОУ идеальным. Результаты занести в таблицу 2.1 и сравнить со значениями, полученными по экспериментальным данным.

3 По данным таблицы 2.2 определить значения ЛАЧХ $L(f)$ для инвертирующего и неинвертирующего усилителей.

4 Построить в одних координатных осях графики ЛАЧХ $L(f)$ для инвертирующего и неинвертирующего усилителей и сравнить их между собой. Объяснить уменьшение значений ЛАЧХ с увеличением частоты входного сигнала.

5 Сравнить измеренное значение фазового сдвига φ между выходным и входным напряжениями интегратора с теоретическим.

6 Определить по данным таблицы 2.3 значения ЛАЧХ $L(f)$ интегратора. Построить в одних координатных осях графики зависимости $L(f)$, полученной экспериментально и рассчитанной по номинальным значениям элементов (паспортным данным) для идеального интегратора. Сравнить их между собой.

7 По результатам эксперимента из таблицы 2.3 определить значения постоянных времени. Рассчитать по паспортным данным теоретические значения постоянных времени и сравнить их с экспериментальными.

8 Сравнить измеренное значение фазового сдвига φ интегратора с теоретическим.

9 Определить по данным таблицы 2.4 значения ЛАЧХ $L(f)$ дифференциатора. Построить в одних координатных осях графики зависимости $L(f)$, полученной экспериментально и рассчитанной по паспортным данным для типовой схемы дифференциатора при одних и тех же значениях частоты входного сигнала. Сравнить их между собой.

10 По результатам эксперимента из таблицы 2.4 определить значения постоянных времени. Рассчитать по паспортным данным теоретические значения постоянных времени и сравнить их с экспериментальными.

11 Проанализировать полученные результаты и сделать выводы.

Краткие методические указания

Неинвертирующим называется усилитель, фазы выходного и входного сигнала которого совпадают (для постоянных напряжений полярности выходного и входного сигналов одинаковы). При этом последовательная отрицательная обратная связь по напряжению реализуется путём подачи выходного напряжения с помощью резистивного двигателя на инвертирующий выход, а входной сигнал поступает на неинвертирующий вход ОУ.

Если считать ОУ идеальным, то коэффициент усиления по напряжению неинвертирующего усилителя определяется из выражения (для схемы на рисунке 2.2)

$$K_{ун} = U_{вых}/U_{вх} = 1 + (R3 / R2).$$

Частным случаем неинвертирующего усилителя можно считать **повторитель напряжения** с коэффициентом усиления $K_{ун} = 1$ (т. к. $R3 = 0$). Благодаря большому входному и малому выходному сопротивлениям, он используется как буферный каскад между предшествующим узлом с относительно высоким сопротивлением.

Инвертирующим называется усилитель, выходной и входной сигналы которого находятся в противофазе (в случае постоянных напряжений полярности входного и выходного сигналов противоположны). При этом ОУ охвачен параллельной отрицательной обратной связью по напряжению, и на инвертирующий вход поступает через резистор $R3$ часть выходного напряжения $U_{вых}$, которая суммируется с входным напряжением $U_{вх}$.

В случае идеального ОУ коэффициент усиления инвертирующего усилителя определяется из выражения (для схемы на рисунке 2.3)

$$K_{ун} = U_{вых}/U_{вх} = -(R3/R2).$$

Коэффициенты усиления реальных масштабирующих усилителей будут отличаться от идеальных из-за неидеальности самого ОУ и отличия сопротивлений резисторов $R2$ и $R3$ от номинальных значений.



Частотные характеристики – логарифмическая амплитудно-частотная $L(f)$ и фазочастотная $\varphi(f)$ – масштабирующих усилителей, построенных на основе идеальных ОУ, имеют постоянные значения во всём диапазоне от $f = 0$ до $f = \infty$.

$$L(f) = 20 \lg |K_y| = 20 \lg |U_{\text{вых}}/U_{\text{вх}}|.$$

Операционный преобразователь – это устройство, передаточная функция которого представляет собой соотношение двух операционных полиномов (её выражение получают с помощью преобразования Лапласа).

К таким преобразователям относятся, прежде всего, интеграторы, дифференциаторы и инерционные звенья различного порядка.

Интегратором называется устройство на основе ОУ, выходной сигнал которого пропорционален интегралу от входного.

Если считать ОУ идеальными, то передаточная функция инвертирующего интегратора в операторной форме имеет вид:

$$K(p) = U_{\text{вых}}/U_{\text{вх}} = -1 / Tp,$$

где T – постоянная времени интегратора, с;

p – оператор операционного исчисления.

Схема простейшего дифференциатора на основе ОУ включает в свой состав резистор и конденсатор, только, в отличие от интегратора, они меняются местами.

Передаточная функция инвертирующего дифференциатора в операторной форме имеет вид:

$$K(p) = U_{\text{вых}}/U_{\text{вх}} = -Tp.$$

Таким образом, выходное напряжение идеального инвертирующего дифференциатора оказывается пропорциональным производной от входного.

Контрольные вопросы

- 1 Как рассчитывается коэффициент усиления неинвертирующего усилителя?
- 2 Как рассчитывается коэффициент усиления инвертирующего усилителя?
- 3 Каковы составляющие мультипликативной погрешности неинвертирующего усилителя?
- 4 Каковы составляющие мультипликативной погрешности инвертирующего усилителя?
- 5 Каковы составляющие аддитивной погрешности неинвертирующего усилителя?
- 6 Каковы составляющие аддитивной погрешности инвертирующего усилителя?
- 7 Какие способы используются для уменьшения аддитивной погрешности масштабирующих усилителей?
- 8 Какие способы используются для уменьшения мультипликативной погрешности масштабирующих усилителей?



9 Чем определяются и какие значения обычно имеют входные сопротивления инвертирующего и неинвертирующего усилителей?

10 Почему для прецизионных измерительных усилителей выбирают, как правило, схему неинвертирующего усилителя?

11 Почему к неинвертирующему входу масштабирующих усилителей обычно подключают дополнительный резистор? Как выбирается его сопротивление?

12 Чем обусловлено изменение коэффициента усиления масштабирующего усилителя при изменении частоты входного сигнала?

13 Чем определяются значения напряжения насыщения масштабирующих усилителей?

14 Какова область применения масштабирующих усилителей?

15 Как рассчитываются сопротивления резисторов схем инвертирующего и неинвертирующего сумматоров?

16 Что такое интегратор? Какова передаточная функция идеального интегратора?

17 Что означает изменение значения ЛАЧХ, равное 20 дБ/дек?

18 Как, пользуясь передаточной функцией в операторной форме, получить выражения ЛАЧХ и ФЧХ устройства?

19 Какое влияние на работу интегратора оказывает неидеальность операционного усилителя?

20 Почему частотный диапазон работы интегратора оказывается ограниченным?

21 Почему интегратор на основе ОУ оказывается гораздо ближе по своим свойствам к идеальному, чем пассивная интегрирующая RC-цепочка?

22 Какую форму имеет выходное напряжение интегратора при подаче на его вход прямоугольного напряжения?

23 Что такое дифференциатор? Какова передаточная функция идеального дифференциатора?

24 Какие недостатки у простейшей схемы инвертирующего дифференциатора?

25 Какие способы используются для устранения недостатков простейшей схемы дифференциатора?

26 Каковы особенности типовой схемы инвертирующего дифференциатора?

27 К какому типу операционных преобразователей относится реальный интегратор на основе ОУ? Почему?

28 Каково практическое применение операционных преобразователей?



3 Лабораторная работа № 3. Исследование аналоговых схем суммирования и вычитания

Цель работы: экспериментальное определение характеристик суммирующего и вычитающего усилителей, реализованных на основе операционного усилителя (ОУ).

Описание экспериментальной установки

Экспериментальная установка включает в свой состав лабораторный стенд с источниками питания и макетом, электронный двухканальный осциллограф, цифровой вольтметр и генератор синусоидальных и прямоугольных сигналов. На макете смонтированы операционный усилитель, комплект резисторов, а также конденсаторы.

Рабочее задание

1 Ознакомиться с экспериментальной установкой. Закрепить макет на стенде.

2 Подключить макет к источнику постоянного тока К32 с нерегулируемым напряжением (ИПТН) $U = 15$ В согласно рисунку 3.1. При этом напряжения питания ОУ $U_n = \pm 9$ В.

3 Исследовать сумматор напряжений на основе ОУ.

Для этого выполнить следующие действия.

3.1 Собрать электрическую цепь инвертирующего сумматора в соответствии со схемой, изображенной на рисунке 3.2.



Рисунок 3.1 – Схема подключения макета

Параметры резисторов:

$$R_2 = R_3 = 10 \text{ кОм};$$

$$R_4 = 20 \text{ кОм}.$$

3.2 Подать на вход 1 сумматора синусоидальное напряжение с действующим значением $U_1 = 0,5$ В и частотой $f = 200$ Гц, а на вход 2 – от источника постоянного тока с регулируемым напряжением (ИПТР) напряжение $U_2 = 1$ В, контролируя их значения с помощью цифрового вольтметра, соответственно выбрав режим его работы.

3.3 Измерить вольтметром постоянную U_0 и переменную U_n составляющие выходного напряжения $U_{вых}$ сумматора. Результаты занести в таблицу 3.1.

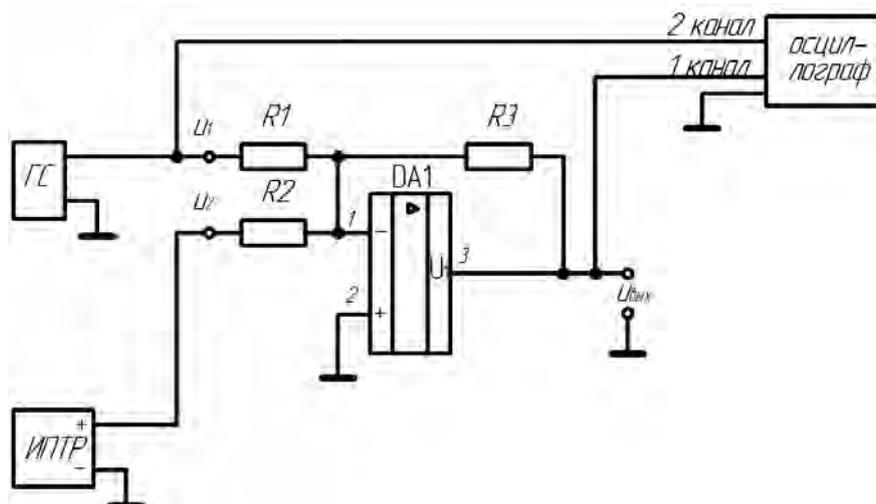


Рисунок 3.2 – Схема суммирующего усилителя

Таблица 3.1 – Результаты исследования и расчетов

Составляющие выходного напряжения	U_0 , В	U_n , В
Эксперимент		
Расчет		

3.4 Зарисовать осциллограмму выходного напряжения $U_{вых}$, отметив нулевой уровень сигнала.

4 Исследовать вычитатель напряжений на основе ОУ.

Для этого выполнить следующие действия.

4.1 Собрать электрическую цепь инвертирующего сумматора в соответствии со схемой, изображенной на рисунке 3.3.

Параметры резисторов:

$R1 = R2 = 10$ кОм;

$R4 = R5 = 20$ кОм;

$R3 = 2$ кОм.

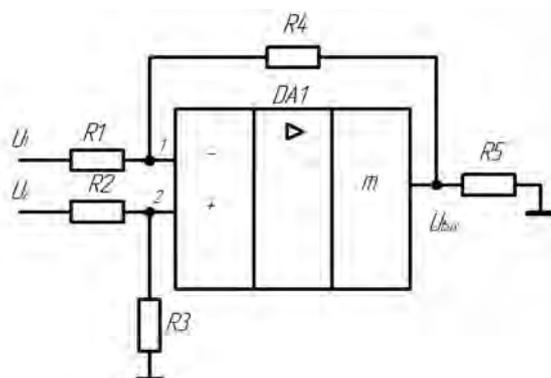


Рисунок 3.3 – Схема вычитающего усилителя

4.2 Подать на вход 1 сумматора синусоидальное напряжение с действующим значением $U1 = 0,5$ В и частотой $f = 200$ Гц, а на вход 2 – от источника по-

стоянного тока с регулируемым напряжением (ИПТР) напряжение $U_2 = 1$ В, контролируя их значения с помощью цифрового вольтметра, соответственно выбрав режим его работы.

4.3 Измерить вольтметром постоянную U_0 и переменную U_n составляющие выходного напряжения $U_{вых}$ сумматора. Результаты занести в таблицу 3.2.

Таблица 3.2 – Результаты исследования и расчетов

Составляющие выходного напряжения	U_0 , В	U_n , В
Эксперимент		
Расчет		

Обработка экспериментальных данных

1 По результатам п. 3.3 определить коэффициенты передачи сумматора для постоянной составляющей K_0 (сигнала U_2) и переменной K_n (сигнала U_1).

2 Рассчитать постоянную U_0 и переменную U_n составляющие выходного напряжения сумматора при заданных значениях напряжений U_1 и U_2 и номинальных значениях сопротивлений резисторов R_2 , R_3 , R_4 . Результаты занести в таблицу 3.1. Сравнить расчетные данные с экспериментальными.

3 По результатам п. 4.3 определить коэффициенты передачи вычитателя для постоянной составляющей K_0 (сигнала U_2) и переменной K_n (сигнала U_1).

4 Рассчитать постоянную U_0 и переменную U_n составляющие выходного напряжения вычитателя при заданных значениях напряжений U_1 и U_2 и номинальных значениях сопротивлений резисторов R_2 , R_3 , R_4 . Результаты занести в таблицу 3.2. Сравнить расчетные данные с экспериментальными.

5 Проанализировать полученные результаты и сделать выводы.

Контрольные вопросы

1 Как вычисляется значение сигнала на выходе суммирующего усилителя, включенного в режиме неинвертирующего усилителя? Привести схему включения.

2 Как вычисляется значение сигнала на выходе суммирующего усилителя, включенного в режиме инвертирующего усилителя?

3 Как вычисляется значение сигнала на выходе вычитающего усилителя?

4 Как вычисляется значение сигнала на выходе вычитающего усилителя, включенного в режиме инвертирующего усилителя?

5 Для каких целей применяются вычитающие усилители с высоким входным импедансом?

6 Каковы составляющие мультипликативной погрешности суммирующего усилителя?

7 Каковы составляющие мультипликативной погрешности вычитающего усилителя?

8 Каковы составляющие аддитивной погрешности суммирующего усилителя?

9 Каковы составляющие аддитивной погрешности вычитающего усилителя?

10 Какие способы используются для уменьшения аддитивной погрешности масштабирующих усилителей?

11 Какие способы используются для уменьшения мультипликативной погрешности масштабирующих усилителей?

12 Чем определяются и какие значения обычно имеют входные сопротивления суммирующего и вычитающего усилителей?

13 Как рассчитываются сопротивления резисторов схем инвертирующего и неинвертирующего сумматоров?

14 Как рассчитываются сопротивления резисторов схем вычитающих усилителей?

4 Лабораторная работа № 4. Исследование логических элементов

Цель работы: исследование логических элементов в составе электронных схем.

Целью лабораторной работы является:

- 1) получение навыков по составлению на основе таблицы истинности логических функций, используя совершенную дизъюнктивную нормальную форму (СДНФ) и совершенную конъюнктивную нормальную форму (СКНФ);
- 2) реализация полученных логических функций на логических элементах.

Порядок выполнения работы

4.1 Изучить исходную таблицу истинности (таблица 4.1) и определить ее параметры согласно номеру своего варианта задания.

4.2 Записать логическую функцию в СДНФ.

4.3 Реализовать полученную логическую функцию на логических элементах.

4.4 Записать логическую функцию в СКНФ.

4.5 Реализовать полученную логическую функцию на логических элементах.

4.6 Оформить отчет по лабораторной работе.

Содержание отчета

Отчет по лабораторной работе оформляется на листах формата А4 и должен содержать:

- титульный лист;
- цель работы;
- исходные данные: таблицу истинности, значения функции в точках;
- логические уравнения в соответствии с пп. 4.2 и 4.4;
- схему реализации логических уравнений в соответствии с пп. 4.3, 4.5.



Примечание – При реализации логических функций на микросхемах в соответствии с пп. 4.3 и 4.5 не требуется применения конкретных серий микросхем.

Исходные данные к лабораторной работе представлены в таблице 4.1.

Таблица 4.1 – Исходные данные к лабораторной работе

Номер варианта	1	2	3	4	5	6	7	8	9	10			
Исходные данные													
i	x_1	x_2	x_3	$F(V_i), V_i = (x_1, x_2, x_3)$									
0	0	0	0	0	1	0	1	0	1	0	1	0	1
1	0	0	1	1	0	0	1	1	0	0	1	0	1
2	0	1	0	0	1	1	0	0	1	1	0	1	0
3	0	1	1	1	0	1	0	0	1	1	0	1	0
4	1	0	0	0	1	0	1	1	0	1	0	1	0
5	1	0	1	1	0	0	1	1	0	1	0	0	1
6	1	1	0	0	1	1	0	0	1	0	1	0	0
7	1	1	1	1	0	1	0	1	0	0	1	1	1

Продолжение таблицы 4.1

Номер варианта	11	12	13	14	15	16	17	18	19	20			
Исходные данные													
i	x_1	x_2	x_3	$F(V_i), V_i = (x_1, x_2, x_3)$									
0	0	0	0	1	0	1	1	0	0	1	0	0	1
1	0	0	1	0	1	0	0	1	1	0	1	0	0
2	0	1	0	1	1	0	0	1	1	0	0	0	0
3	0	1	1	1	0	1	1	0	0	1	1	1	1
4	1	0	0	0	1	0	1	0	1	0	1	0	0
5	1	0	1	0	1	0	0	1	0	1	1	1	1
6	1	1	0	1	1	0	1	1	0	1	0	1	0
7	1	1	1	0	0	1	0	0	1	0	0	1	1

Краткие теоретические сведения

Основные электрические параметры базовых ЛЭ определяют характеристики практически всех микросхем, входящих в состав конкретной серии, а также возможность совместной работы микросхем разных серий в составе аппаратуры.

К таким параметрам относятся:

- быстродействие;
- потребляемая мощность $P_{ном}$;
- помехоустойчивость $U_{ном}$;
- коэффициент разветвления по выходу (нагрузочная способность) $K_{раз}$;
- коэффициент объединения по входу $K_{об}$;



Быстродействие определяется динамическими параметрами цифровых микросхем, к которым относятся:

$t^{1,0}$ – время перехода из «1» (высокий уровень) в «0» (низкий уровень);

$t^{0,1}$ – время перехода из состояния низкого уровня в состояние высокого уровня;

$t_{здр. ср.}$ – среднее время задержки распространения сигнала;

τ_u – длительность импульса;

f_p – рабочая частота.

Среднее время задержки распространения является усредненным параметром быстродействия, используемым при расчете временных характеристик последовательно включенных цифровых микросхем. На рисунке 4.1 показаны уровни отсчета, относительно которых определяются указанные динамические параметры.

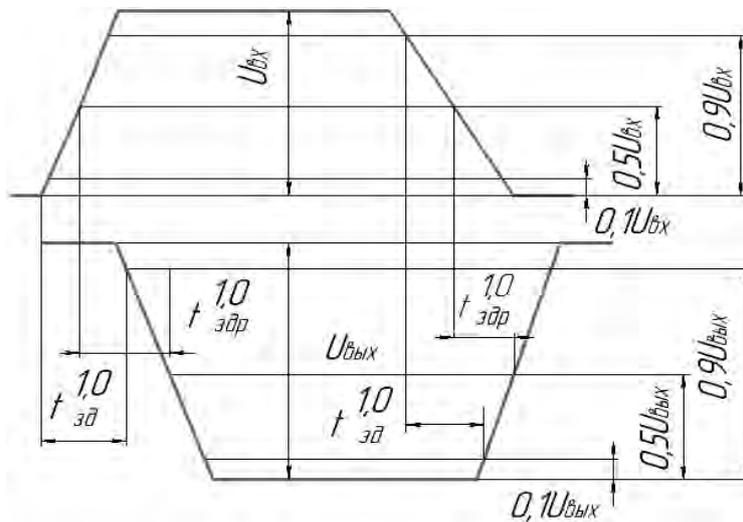


Рисунок 4.1 – Уровни отсчета, относительно которых определяются динамические параметры

Потенциальные ЛЭ при работе в составе цифрового устройства могут находиться либо в статическом режиме (в состоянии «0» или «1»), либо в динамическом (переходной процесс). В зависимости от вида технологии, по которой выполнены ЛЭ, мощность, потребляемая от источника питания, различна для каждого состояния. Одни элементы потребляют большую мощность в статическом режиме, которая лишь незначительно увеличивается в момент переключения, другие, наоборот, характеризуются значительным возрастанием потребляемого тока во время переключения.

Логические элементы с возрастающим потреблением в динамическом режиме кроме статической средней мощности характеризуются мощностью, потребляемой на максимальной частоте переключения, когда во много раз возрастают токи в цепях питания. Примером таких схем являются микросхемы КМОП, которые потребляют микроамперные токи питания, если нет переключающих сигналов. Допустимый предел статической помехоустойчивости ЛЭ ограничивает уровень входного напряжения, которое еще не вызывает ложного срабатывания.

Коэффициент разветвления по выходу (нагрузочная способность) $K_{раз}$ определяет число входов аналогичных элементов, которое может быть без нарушения работоспособности подключено к выходу предыдущего ЛЭ. С увеличением нагрузочной способности расширяются возможности применения цифровых микросхем и уменьшается число корпусов в разрабатываемом цифровом устройстве. Однако при этом ухудшаются некоторые параметры цифровых ИС:

- снижаются быстродействия и помехоустойчивость;
- возрастает потребляемая мощность.

Коэффициент объединения по входу $K_{об}$ определяет максимальное число входов цифровых микросхем. Различают коэффициенты объединения по входу И ($K_{об}$ И) и по входу ИЛИ ($K_{об}$ ИЛИ). Основные ЛЭ выполняются с небольшим числом входов ($K_{об}$ И) = 2...4; ($K_{об}$ ИЛИ) = 2...4.

Условные обозначения (функциональные схемы) ЛЭ, входящих в состав серий, получивших наиболее широкое распространение, и примеры реализации с помощью ЛЭ различных функций приведены в таблице 4.2 и на рисунке 4.2.

Таблица 4.2 – Условные обозначения

Элемент (схема)	Выполняемая функция	Номер рисунка
НЕ (инвертор)	$Y = \underline{X}$	4.2, а
И (конъюнктор)	$Y = X1X2$	4.2, б
И–НЕ(штрих Шеффера)	$Y = \underline{X1X2}$	4.2, в
ИЛИ (дизъюнктор)	$Y = X1 + X2$	4.2, з
ИЛИ–НЕ(стрелка Пирса)	$Y = \underline{X1 + X2}$	4.2, д
И–ИЛИ (схема на основе элементов И–НЕ)	$Y = X1X2 + X3X4$	4.2, е
И–ИЛИ–НЕ (схема на основе элементов И–НЕ)	$Y = \underline{X1X2 + X3X4}$	4.2, жс

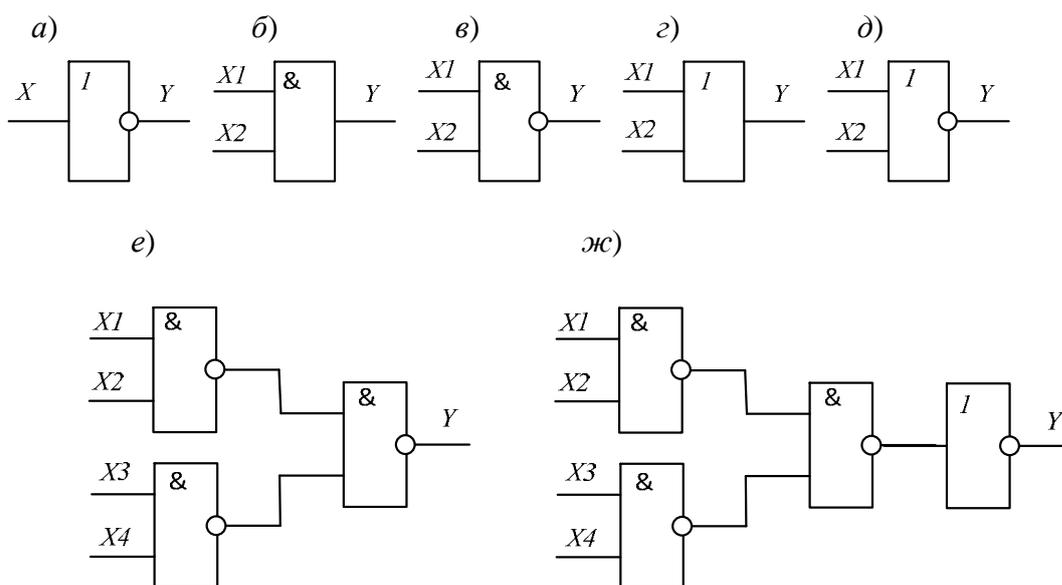


Рисунок 4.2 – Различные функции ЛЭ



Контрольные вопросы

- 1 Какие напряжения соответствуют уровням логической «1» и «0» для микросхем ТТЛ-логики?
- 2 Какие напряжения соответствуют уровням логической «1» и «0» для микросхем КМОП-логики?
- 3 Что характеризует коэффициент разветвления по выходу N?
- 4 Назовите основные электрические параметры логических элементов.
- 5 В чем заключается отличие микросхем ТТЛ-логики от микросхем КМОП-логики?
- 6 В чем заключается синтез логических функций?
- 7 В чем заключается синтез последовательностных схем?

5 Лабораторная работа № 5. Проектирование и исследование комбинационных систем

Цель работы

Целью лабораторной работы является:

- 1) получение навыков по составлению на основе таблицы истинности логических функций, используя
 - совершенную дизъюнктивную нормальную форму (СДНФ);
 - совершенную конъюнктивную нормальную форму (СКНФ);
 - совершенные нормальные формы в базисах И–НЕ и ИЛИ–НЕ;
 - принцип минимизации логических функций;
- 2) реализация полученных логических функций на микросхемах серий K155 и K561.

Порядок выполнения работы

- 5.1 Изучить исходную таблицу истинности (таблица 5.1) и определить ее параметры согласно номеру своего варианта задания.
- 5.2 Записать логическую функцию в СДНФ.
- 5.3 Реализовать полученную логическую функцию на микросхемах.
- 5.4 Записать логическую функцию в СКНФ.
- 5.5 Реализовать полученную логическую функцию на микросхемах.
- 5.6 Записать функцию в базисе И–НЕ.
- 5.7 Реализовать полученную логическую функцию на микросхемах.
- 5.8 Записать логическую функцию в базисе ИЛИ–НЕ.
- 5.9 Реализовать полученную логическую функцию на микросхемах.
- 5.10 Минимизировать полученную логическую функцию, используя диаграммы Вейча (карты Карно).
- 5.11 Реализовать полученную логическую функцию на микросхемах.
- 5.12 Оформить отчет по лабораторной работе.



Таблица 5.1 – Исходные данные к лабораторной работе

Номер варианта	1	2	3	4	5	6	7	8	9	10			
Исходные данные													
i	x_1	x_2	x_3	$F(V_i), V_i = (x_1, x_2, x_3)$									
0	0	0	0	0	1	0	1	0	1	0	1	0	1
1	0	0	1	1	0	0	1	1	0	0	1	0	1
2	0	1	0	0	1	1	0	0	1	1	0	1	0
3	0	1	1	1	0	1	0	0	1	1	0	1	0
4	1	0	0	0	1	0	1	1	0	1	0	1	0
5	1	0	1	1	0	0	1	1	0	1	0	0	1
6	1	1	0	0	1	1	0	0	1	0	1	0	0
7	1	1	1	1	0	1	0	1	0	0	1	1	1

Продолжение таблицы 5.1

Номер варианта	11	12	13	14	15	16	17	18	19	20			
Исходные данные													
i	x_1	x_2	x_3	$F(V_i), V_i = (x_1, x_2, x_3)$									
0	0	0	0	1	0	1	1	0	0	1	0	0	1
1	0	0	1	0	1	0	0	1	1	0	1	0	0
2	0	1	0	1	1	0	0	1	1	0	0	0	0
3	0	1	1	1	0	1	1	0	0	1	1	1	1
4	1	0	0	0	1	0	1	0	1	0	1	0	0
5	1	0	1	0	1	0	0	1	0	1	1	1	1
6	1	1	0	1	1	0	1	1	0	1	0	1	0
7	1	1	1	0	0	1	0	0	1	0	0	1	1

Содержание отчета

Отчет по лабораторной работе оформляется на листах формата А4 и должен содержать:

- титульный лист;
- цель работы;
- исходные данные: таблицу истинности, значения функции в точках;
- логические уравнения в соответствии с пп. 5.2, 5.4, 5.6, 5.8, 5.10;
- схемы реализации логических уравнений в соответствии с пп. 5.3, 5.5, 5.7, 5.9, 5.11.

Примечание – При реализации логических функций на микросхемах в соответствии с пп. 5.3 и 5.5 не требуется применения конкретных серий микросхем.

При реализации логических функций на микросхемах серий К155 или К561 в соответствии с пп. 5.7, 5.9 и 5.11 применять следующие логические элементы:

- инверторы (элемент НЕ);



- 2И–НЕ;
- 3И–НЕ;
- 2ИЛИ–НЕ;
- 3ИЛИ–НЕ.

Краткие теоретические сведения

Выходные сигналы Z_q логической схемы описываются системой переключательных функций

$$Z_q = f_q(x_p, \dots, x_1),$$

где x_p – входные сигналы логической схемы, $p = 1 \dots m$;

q – комбинационная схема (КС), $q = l \dots k$.

КС реализует однозначное соответствие между значениями входных и выходных сигналов.

Порядок КС.

Максимальное число последовательно выполняемых операций для реализации функции $f_q(x_p, \dots, x_1)$ называется порядком переключательной функции. Функции, представленные в любой нормальной форме, имеют порядок не выше второго. Примеры реализации КС представлены на рисунке 5.1.

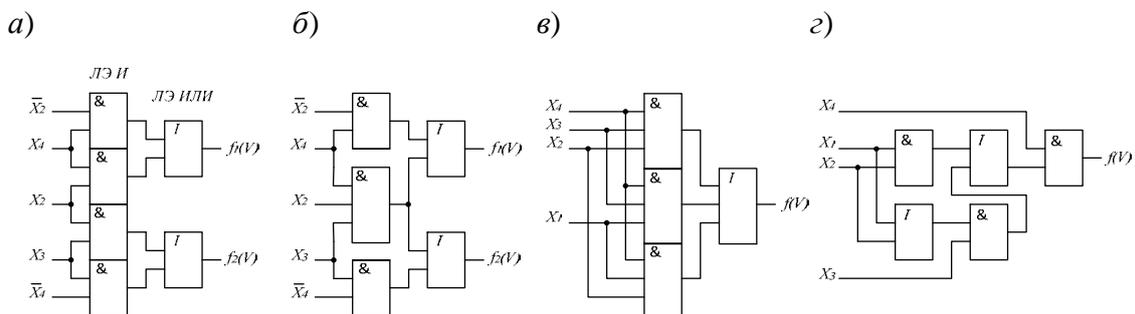


Рисунок 5.1 – КС реализованы в соответствии с СДНФ и ДНФ

Порядком КС называется максимальное число последовательно включенных ЛЭ. Порядки КС и соответствующих им функций совпадают. На рисунке 5.1 КС реализованы в соответствии с СДНФ и ДНФ, которые имеют второй порядок, и максимальное число последовательно включенных ЛЭ равно двум.

При вынесении в ДНФ общих членов за скобки порядок функции увеличивается. Функция

$$f(V) = x_4x_3x_2Vx_4x_3x_1Vx_4x_2x_1$$

представлена в СДНФ. Этой функции соответствует КС второго порядка, показанная на рисунке 5.1, в. Иначе эта КС называется двухъярусной. На основании дистрибутивных законов данную функцию можно представить в форме



$$f(V) = x_4[x_3(x_2Vx_1)Vx_2x_1],$$

которой соответствует схема на рисунке 5.1, з. В этой КС максимальное число последовательно включенных ЛЭ равно четырем, т. е. КС имеет четвертый порядок (четырёхъярусная КС).

Каждый ЛЭ имеет конечное быстродействие, которое можно характеризовать задержкой распространения сигналов t_3 от входов к выходу. Чем выше порядок КС, тем меньше ее быстродействие.

Минимизация переключательных функций

Одной из основных задач, возникающих при синтезе комбинационных схем (КС), является минимизация переключательных функций, которые эти КС реализуют. Чем проще логическое выражение, описывающее функцию, тем проще и дешевле реализующая ее КС. Аналитический метод минимизации в общем случае весьма трудоемок, поэтому наибольшее распространение получил графический метод минимизации с помощью диаграмм Вейча (карт Карно), несомненным достоинством которых является наглядность и простота использования при небольшом числе переменных ($n < 6$).

В качестве критерия сложности логического выражения, описывающего функцию, целесообразно принять число первичных термов x_p^{ep} , в него входящих. Очевидно, что любой метод минимизации может основываться только на тождественном преобразовании логических выражений.

Правила минимизации переключательных функций.

Общие правила минимизации можно установить только для случаев, когда в результате минимизации получаются так называемые минимальные нормальные формы (МНФ) функций (термин «нормальные формы» означает, что в логическом выражении, определяющем функцию $f(v)$, последовательно выполняются не более чем две операции из совокупности операций И, ИЛИ, И-НЕ и ИЛИ-НЕ).

Два минтерма $K_i(v)$ и $K_j(v)$ будем называть соседними, если они различаются только одним первичным термом x_p^{ep} , т. е. если для одного из минтермов $e_p = 0$, а для другого $e_p = 1$ (все же остальные первичные термы одинаковые).

Правило минимизации:

- дизъюнкцию двух соседних минтермов можно заменить одним контермом, не зависящим от одной переменной;
- дизъюнкцию четырех минтермов, каждый из которых имеет среди остальных по два соседних, можно заменить одним контермом, не зависящим от двух переменных, причем исключаются те переменные, которые входят в минтермы как с инверсией, так и без инверсии.

Контрольные вопросы

- 1 В чем заключается синтез последовательностных схем?
- 2 В чем заключается синтез логических функций?



3 Пояснить назначение минимизации переключающих функций.

4 В чем заключается принцип минимизации?

5 При каких условиях может быть выполнена минимизация переключающих функций?

6 Пояснить термин «состязание ЛЭ» и к чему это может привести в процессе работы схемы.

6 Лабораторная работа № 6. Проектирование и исследование логических схем на мультиплексорах

Цель работы

Целью лабораторной работы является:

1) получение навыков по реализации логических функций на мультиплексорах $4 \rightarrow 1$, $8 \rightarrow 1$, $16 \rightarrow 1$;

2) реализация полученных логических функций на микросхемах серий К155 и К561.

Порядок выполнения работы

Записать логическую функцию согласно номеру варианта задания и номеру функции.

Реализовать заданную логическую функцию на мультиплексоре $16 \rightarrow 1$.

Реализовать заданную логическую функцию на двух мультиплексорах $8 \rightarrow 1$.

Реализовать заданную логическую функцию на четырех мультиплексорах $4 \rightarrow 1$.

Оформить отчет по лабораторной работе.

Практическая реализация логических функций может быть выполнена как на стендовом оборудовании, так и с использованием вычислительной техники.

Содержание отчета

Отчет по лабораторной работе оформляется на листах формата А4 и должен содержать:

- титульный лист;
- цель работы;
- исходные данные – логическую функцию;
- схемы реализации логической функции на мультиплексорах $16 \rightarrow 1$, $8 \rightarrow 1$ и $4 \rightarrow 1$;
- результаты моделирования (проверяются преподавателем в зависимости от способа реализации).



Исходные данные к лабораторной работе

Исходные данные к лабораторной работе представлены в таблице 6.1.

Таблица 6.1 – Номера вариантов индивидуального задания

Переменные	Вариант									
	1	2	3	4	5	6	7	8	9	10
x_1	1	0	1	0	1	0	1	0	1	1
x_2	0	1	1	0	1	0	1	1	0	0
x_3	1	0	0	1	1	1	1	1	0	1
x_4	0	1	0	0	0	0	0	1	1	1
x_5	1	0	1	0	0	0	1	0	1	1

Логические функции:

$$1) F_5 = x_1 x_2 x_3 + x_1 x_2 x_4 + x_1 x_2 x_5 + x_1 x_3 x_4 + x_1 x_3 x_5 + x_1 x_4 x_5 + x_2 x_3 x_4 + x_2 x_3 x_5 + x_2 x_4 x_5 + x_3 x_4 x_5;$$

$$2) F_5 = x_1 \bar{x}_2 x_3 + \bar{x}_1 x_2 x_4 + x_1 x_2 \bar{x}_5 + x_1 x_3 x_4 + x_1 \bar{x}_3 x_5 + x_1 x_4 x_5 + \bar{x}_2 x_3 x_4 + x_2 \bar{x}_3 x_5 + x_2 x_4 x_5 + x_3 x_4 x_5;$$

$$3) F_5 = \bar{x}_1 x_2 x_3 + x_1 \bar{x}_2 x_4 + x_1 x_2 x_5 + x_1 x_3 x_4 + x_1 x_3 \bar{x}_5 + x_1 \bar{x}_4 x_5 + x_2 x_3 \bar{x}_4 + x_2 x_3 x_5 + x_2 x_4 x_5 + \bar{x}_3 x_4 x_5;$$

$$4) F_5 = x_1 x_2 \bar{x}_3 + x_1 x_2 x_4 + \bar{x}_1 x_2 x_5 + x_1 x_3 x_4 + x_1 \bar{x}_3 x_5 + \bar{x}_1 x_4 x_5 + x_2 \bar{x}_3 x_4 + x_2 x_3 x_5 + \bar{x}_2 x_4 x_5 + x_3 x_4 x_5.$$

Примечание – При реализации логических функций на микросхемах серии К155 или К561 применять дополнительно следующие логические элементы:

- инверторы (элементы НЕ);
- 2И–НЕ;
- 2ИЛИ–НЕ.

Краткие теоретические сведения

Мультиплексор (коммутатор) представляет собой логический элемент, имеющий несколько входов и один выход. Выход мультиплексора может быть парафазным (т. е. прямым и инверсным).

Входы мультиплексора подразделяются на управляющие, информационные и стробирующие. При подаче на управляющие входы сигнала, образующего определенный двоичный код, выход коммутатора присоединяется к информационному входу, номер которого соответствует коду управляющего сигнала.

Мультиплексоры выполняются на интегральных схемах малой и средней интеграции (МИС и СИС). Например, в состав серии К155 входят сдвоенные коммутаторы из $4 \rightarrow 1$ типа К155КП2, $8 \rightarrow 1$ типа К155КП7 и $16 \rightarrow 1$ типа К155КП1.

Логические уравнения коммутаторов имеют вид:



$$F_{4 \rightarrow 1} = B_1 \bar{A}_1 \bar{A}_2 + B_2 \bar{A}_1 A_2 + B_3 A_1 \bar{A}_2 + B_4 A_1 A_2;$$

$$F_{8 \rightarrow 1} = B_1 \bar{A}_1 \bar{A}_2 \bar{A}_3 + B_2 \bar{A}_1 \bar{A}_2 A_3 + B_3 \bar{A}_1 A_2 \bar{A}_3 + B_4 \bar{A}_1 A_2 A_3 + B_5 A_1 \bar{A}_2 \bar{A}_3 + \\ + B_6 A_1 \bar{A}_2 A_3 + B_7 A_1 A_2 \bar{A}_3 + B_8 A_1 A_2 A_3;$$

$$F_{16 \rightarrow 1} = B_1 \bar{A}_1 \bar{A}_2 \bar{A}_3 \bar{A}_4 + B_2 \bar{A}_1 \bar{A}_2 \bar{A}_3 A_4 + B_3 \bar{A}_1 \bar{A}_2 A_3 \bar{A}_4 + B_4 \bar{A}_1 \bar{A}_2 A_3 A_4 + \\ + B_5 \bar{A}_1 A_2 \bar{A}_3 \bar{A}_4 + B_6 \bar{A}_1 A_2 \bar{A}_3 A_4 + B_7 \bar{A}_1 A_2 A_3 \bar{A}_4 + B_8 \bar{A}_1 A_2 A_3 A_4 + B_9 A_1 \bar{A}_2 \bar{A}_3 \bar{A}_4 + \\ + B_{10} A_1 \bar{A}_2 \bar{A}_3 A_4 + B_{11} A_1 \bar{A}_2 A_3 \bar{A}_4 + B_{12} A_1 \bar{A}_2 A_3 A_4 + B_{13} A_1 A_2 \bar{A}_3 \bar{A}_4 + B_{14} A_1 A_2 \bar{A}_3 A_4 + \\ + B_{15} A_1 A_2 A_3 \bar{A}_4 + B_{16} A_1 A_2 A_3 A_4,$$

где A_j – сигнал на j -м управляющем входе;

B_j – сигнал на i -м информационном входе.

С помощью мультиплексора $4 \rightarrow 1$ может быть реализована любая логическая функция трех независимых переменных $F_3(x_1, x_2, x_3)$. Обозначим $x_1 = B$, $x_2 = A_1$, $x_3 = A_2$. Тогда $F_3(x_1, x_2, x_3) = F_3(B, A_1, A_2)$. Применим для этой функции формулу разложения по переменным A_1 и A_2

$$F_3(B, A_1, A_2) = F_3(B, 0, 0) \bar{A}_1 \bar{A}_2 + F_3(B, 1, 0) A_1 \bar{A}_2 + F_3(B, 1, 1) A_1 A_2.$$

Сравнение данного выражения и формулы для мультиплексора позволяет сделать следующий вывод. Если на информационные входы подать сигналы

$$B_1 = F_3(B, 0, 0);$$

$$B_2 = F_3(B, 0, 1);$$

$$B_3 = F_3(B, 1, 0);$$

$$B_4 = F_3(B, 1, 1),$$

то получим равенство $F_{4 \rightarrow 1} = F_3(B, A_1, A_2) = F_3(x_1, x_2, x_3)$.

В результате подстановки соответствующих значений A_1 и A_2 в уравнение для F_3 переменные $B_1 - B_4$ могут принимать значения из множества

$$B_j = \{0, 1, B, \bar{B}\} = \{0, 1, x_1, \bar{x}_1\}.$$

Аналогично любая логическая функция четырех переменных $F_4(x_1, x_2, x_3, x_4)$ может быть реализована коммутатором $8 \rightarrow 1$. Для этого три переменные (например, x_2, x_3, x_4) подаются на управляющие входы, а выходы определяются следующими формулами:

$$B_1 = F_4(B, 0, 0, 0); \quad B_5 = F_4(B, 1, 0, 0);$$

$$B_2 = F_4(B, 0, 0, 1); \quad B_6 = F_4(B, 1, 0, 1);$$

$$B_3 = F_4(B, 0, 1, 0); \quad B_7 = F_4(B, 1, 1, 0);$$

$$B_4 = F_4(B, 0, 1, 1); \quad B_8 = F_4(B, 1, 1, 1).$$



Для реализации произвольной логической функции пяти независимых двоичных переменных $F_5(x_1, x_2, x_3, x_4, x_5)$ может быть применен коммутатор $16 \rightarrow 1$. В этом случае четыре независимые переменные (например, x_2, x_3, x_4, x_5) подаются на управляющие входы, а сигналы на информационных входах определяются по следующим формулам:

$$\begin{aligned} B_1 &= F_5(B, 0, 0, 0, 0); & B_9 &= F_5(B, 1, 0, 0, 0); \\ B_2 &= F_5(B, 0, 0, 0, 1); & B_{10} &= F_5(B, 1, 0, 0, 1); \\ B_3 &= F_5(B, 0, 0, 1, 0); & B_{11} &= F_5(B, 1, 0, 1, 1); \\ B_4 &= F_5(B, 0, 0, 1, 1); & B_{12} &= F_5(B, 1, 0, 1, 1); \\ B_5 &= F_5(B, 0, 1, 0, 0); & B_{13} &= F_5(B, 1, 1, 0, 0); \\ B_6 &= F_5(B, 0, 1, 0, 1); & B_{14} &= F_5(B, 1, 1, 0, 1); \\ B_7 &= F_5(B, 0, 1, 1, 0); & B_{15} &= F_5(B, 1, 1, 1, 0); \\ B_8 &= F_5(B, 0, 1, 1, 1); & B_{16} &= F_5(B, 1, 1, 1, 1). \end{aligned}$$

Для сигналов, подаваемых на информационные входы, можно получить компактную формулу

$$B_k = F_n(B, N_{k-1}),$$

где N_{k-1} – двоичный код числа $k-1$ (k – номер информационного входа);

n – индекс логической функции, выражающий число независимых переменных.

Для $K 4 \rightarrow 1$ $n = 3$; $K 8 \rightarrow 1$ $n = 4$; $K 16 \rightarrow 1$ $n = 5$.

Пример 1 – Реализовать с помощью коммутатора $8 \rightarrow 1$ функцию четырех переменных

$$F_4 = x_1 \bar{x}_2 x_3 + \bar{x}_1 x_2 \bar{x}_3 + x_2 \bar{x}_3 x_4 + \bar{x}_2 x_3 \bar{x}_4 + x_1 \bar{x}_3 x_4 + x_1 x_2 \bar{x}_4.$$

Составим таблицу истинности заданной функции (таблица 6.2). Выберем в качестве управляющих переменных $x_1 = A_1, x_2 = A_2, x_3 = A_3$. Тогда $x_4 = B$ и может принимать значения 0 или 1 (0/1).

Из таблицы 6.2 видим следующее:

$$\begin{aligned} B_1 &= F_4(0, 0, 0, B) = 0; & B_5 &= F_4(1, 0, 0, B) = x_4; \\ B_2 &= F_4(0, 0, 1, B) = \underline{x}_4; & B_6 &= F_4(1, 0, 1, B) = 1; \\ B_3 &= F_4(0, 1, 0, B) = 1; & B_7 &= F_4(1, 0, 1, B) = 1; \\ B_4 &= F_4(0, 1, 1, B) = 0; & B_8 &= F_4(1, 1, 1, B) = \underline{x}_4. \end{aligned}$$

Схема, реализующая заданную функцию, приведена на рисунке 6.1.



Таблица 6.2 – Таблица истинности заданной функции

Номера комбинаций	x_1	x_2	x_3	x_4	F_4	B_i
1/2	0	0	0	0/1	0/0	B_1
3/4	0	0	1	0/1	1/0	B_2
5/6	0	1	0	0/1	1/1	B_3
7/8	0	1	1	0/1	0/0	B_4
9/10	1	0	0	0/1	0/1	B_5
11/12	1	0	1	0/1	1/1	B_6
13/14	1	1	0	0/1	1/1	B_7
15/16	1	1	1	0/1	1/0	B_8

Примечание – B_i – информационный сигнал, который при данном сочетании управляющих сигналов x_1, x_2, x_3 подключается к выходу коммутатора

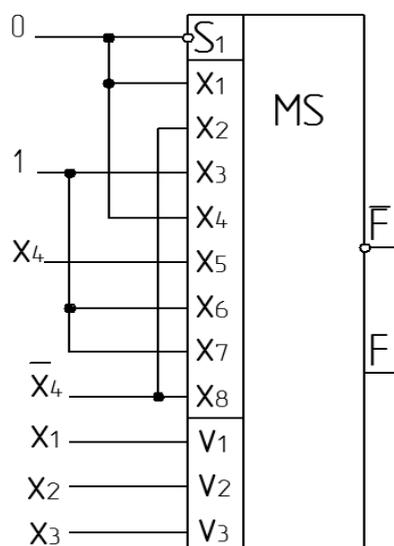


Рисунок 6.1 – Реализация функции с помощью коммутатора 8→1

Контрольные вопросы

- 1 Что представляет собой мультиплексор?
- 2 Пояснить принцип работы мультиплексора.
- 3 Нарисовать упрощенную схему мультиплексора $4 \rightarrow 1$.
- 4 Как подразделяются входы мультиплексора?
- 5 Для каких целей применяют мультиплексоры?
- 6 Какие существуют схемы построения мультиплексоров?

7 Лабораторная работа № 7. Исследование триггеров

Цель работы: ознакомление с основными схемами асинхронных и синхронных триггеров, построенных на элементах И–НЕ, изучение их принципов действия и логики работы.

Задание для домашней подготовки

1 Ознакомиться теоретически со схемными решениями, реализующими на базе ИМС И–НЕ асинхронные RS-, S-, R-, E- и D-триггеры, синхронные RS-, S-, R-, E-, D-, DV-триггеры.

2 Выполнить теоретический анализ режимов работы, таблиц переходов, временных диаграмм работы этих триггеров.

Задание и методика выполнения работы

Задание 1

Исследование логики работы асинхронного RS-триггера с инверсными входами на элементах И–НЕ.

Соберите схему триггера (рисунок 7.1). Выход Q подключите к светодиоду, а входы S и R – к входам тумблеров.

Подавая на входы схемы различные наборы логических переменных, фиксируйте значение выхода Q^{n+1} для каждого набора.

Постройте экспериментальные диаграммы $S = f(t)$, $R = f(t)$, $Q = f(t)$.

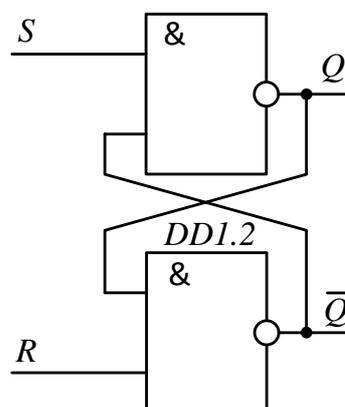


Рисунок 7.1 – Асинхронный RS-триггер с инверсными входами на элементах И–НЕ

Задание 2

Исследование асинхронного S-триггера.

Соберите схему согласно рисунку 7.2. Подключите входы S_S и S_R к выходам тумблеров, а вход Q – к светодиоду.

Подавая на входы схемы различные наборы логических переменных, фиксируйте значение выхода Q^{n+1} для каждого набора.

Постройте экспериментальные диаграммы $S_S = f(t)$, $S_R = f(t)$, $Q = f(t)$.

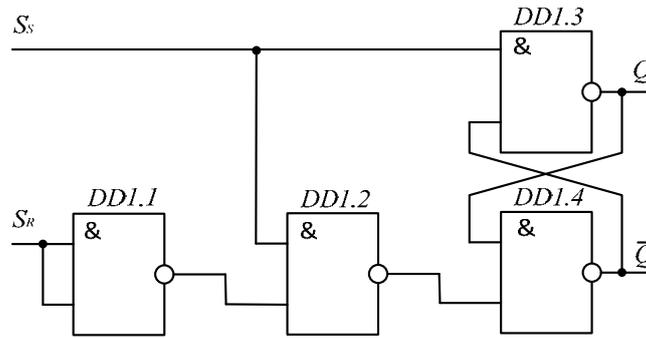


Рисунок 7.2 – Асинхронный S-триггер

Задание 3

Исследование асинхронного R-триггера.

Соберите схему согласно рисунку 7.3. Подключите входы R_S и R_R к выходам тумблеров, а выход Q – к светодиоду.

Подавая на входы схемы различные наборы логических переменных, фиксируйте значение выхода Q^{n+1} для каждого набора.

Постройте диаграммы $R_S = f(t)$, $R_R = f(t)$, $Q = f(t)$.

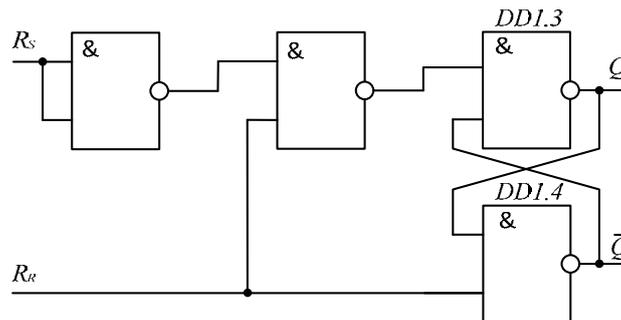


Рисунок 7.3 – Асинхронный R-триггер

Задание 4

Исследование синхронного RS-триггера.

Соберите схему согласно рисунку 7.4. Подключите входы C , S , R к тумблерам, а выход Q – к светодиоду.

Подавая на входы схемы наборы логических переменных, фиксируйте значение выхода Q^{n+1} для каждого набора.

Постройте диаграммы $C = f(t)$, $S = f(t)$, $R = f(t)$, $Q = f(t)$.

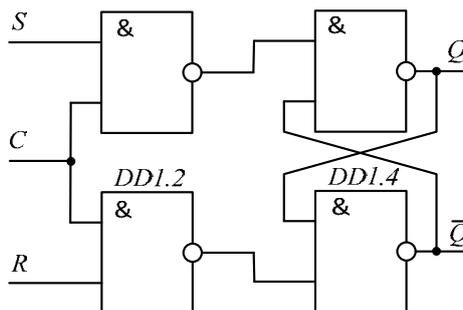


Рисунок 7.4 – Синхронный RS-триггер

Задание 5

Исследование синхронного D-триггера.

Соберите схему согласно рисунку 7.5. Подключите входы S и D к тумблерам, а выход Q – к светодиоду.

Подавая на входы схемы наборы логических переменных, фиксируйте значение выхода Q^{n+1}

Постройте диаграммы $C = f(t)$, $D = f(t)$, $Q = f(t)$

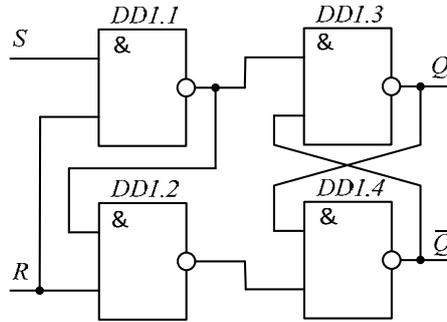


Рисунок 7.5 – Синхронный D-триггер

Задание 6

Исследование синхронного DV-триггера.

Соберите схему согласно рисунку 7.6. Подключите входы V , S и D к тумблерам, а выход Q – к светодиоду.

Подавая на входы схемы наборы логических переменных, постройте таблицу переходов DV-триггера и фиксируйте в ней значение Q^{n+1} для каждого набора. Убедитесь, что при $V = 0$ триггер находится в режиме хранения информации, а при $V = 1$ работает как D-триггер.

Постройте диаграммы $C = f(t)$, $V = f(t)$, $D = f(t)$, $Q = f(t)$.

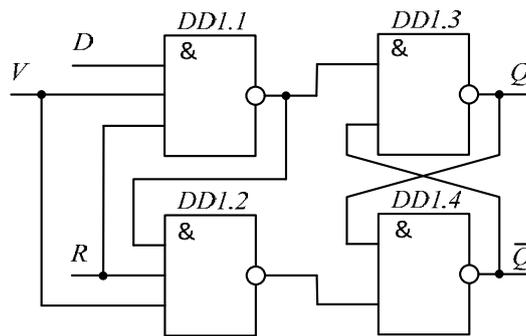


Рисунок 7.6 – Синхронный DV-триггер

Содержание отчета

Отчет должен содержать:

- цель работы;
- исследуемые схемы;

- таблицы переходов;
- временные диаграммы, выводы.

Контрольные вопросы

- 1 В чем отличие синхронного триггера от асинхронного?
- 2 Какое состояние триггера принимают за «нулевое»?
- 3 Какое состояние триггера принимают за «единичное»?
- 4 Какой набор входных переменных «запрещен» для RS-, S-, R-, D-, DV-триггеров, собранных на схемах И–НЕ?
- 5 При каком наборе входных переменных RS-, S-, R-, D-, DV-триггеры, собранные на элементах И–НЕ, устанавливаются в «единичное» состояние?
- 6 При каком наборе входных переменных RS-, S-, R-, D-, DV-триггеры, собранные на элементах И–НЕ, устанавливаются в «нулевое» состояние?
- 7 Можно ли реализовывать T-триггер на одной элементарной запоминающей ячейке?
- 8 Что такое двухступенчатый триггер (MS-триггер)?
- 9 Сформулируйте назначение входа V для DV-триггера.

8 Лабораторная работа № 8. Проектирование и исследование счетчиков-делителей на D-триггерах

Цель работы: проектирование и исследование счетчиков-делителей на D-триггерах.

Описание экспериментальной установки

Экспериментальная установка включает в свой состав лабораторный стенд с источниками питания и макетом, электронный двухканальный осциллограф, цифровой вольтметр. На макете смонтированы микросхемы с D-триггерами, логические элементы И–НЕ, ИЛИ–НЕ, НЕ, прилагается комплект резисторов и конденсаторов.

Рабочее задание

Спроектировать синхронный счетчик или делитель в соответствии с вариантом задания.

На рисунке 8.1 представлена таблица переходов работы счетчика.

В таблице 8.1 представлены варианты заданий на проектирование.

Вместо номеров 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 15 в порядке переходов записываются двоичные коды 0000, 0001, 0011, 0010, 0110, 0111, 0101, 0100, 1100, 1101, 1111, 1110, 1010, 1011, 1001, 1000.

Для варианта 1 составим таблицу 8.2, необходимую для проектирования.



	a_1a_0	00	01	11	10
a_3a_2					
00		0	1	2	3
01		7	6	5	4
11		8	9	10	11
10		15	14	13	12

Рисунок 8.1 – Таблица переходов работы счетчика

Таблица 8.1 – Варианты заданий

Номер варианта	Порядок переходов	Номер варианта	Делитель на
1	0-1-2-3-4-5-6-7-8-9-10-11-12-13-14-15-0	9	5
2	0-7-8-15-14-9-6-1-2-5-10-13-12-11-4-3-0	10	6
3	0-1-2-3-4-5-6-7-5-4-8-9-10-11-15-14-13-12-0	11	7
4	0-7-8-15-1-6-9-14-2-5-10-13-3-4-11-12-0	12	9
5	12-13-14-15-11-10-9-8-4-5-6-7-3-2-1-0-12	13	10
6	12-13-14-15-8-9-10-11-4-5-6-7-0-1-2-3-12	14	11
7	15-14-13-12-8-9-10-11-7-6-5-4-0-1-2-3-15	15	13
8	15-14-13-12-11-10-9-8-7-6-5-4-3-2-0-15	16	14

Таблица 8.2 – Исходные данные для проектирования

Исходное состояние на выходах счетчика				Последующее состояние на выходах счетчика				Требуемые сигналы на входах счетчиков			
i -е состояние				$(i + 1)$ -е состояние							
a_3	a_2	a_1	a_0	a_3	a_2	a_1	a_0	D_3	D_2	D_1	D_0
0	0	0	0	0	0	0	1	0	0	0	1
0	0	0	1	0	0	1	1	0	0	1	1
0	0	1	1	0	0	1	0	0	0	1	0
0	0	1	0	0	1	0	0	0	1	0	0
0	1	0	0	0	1	0	1	0	1	0	1
0	1	0	1	0	1	1	1	0	1	1	1
0	1	1	1	0	1	1	0	0	1	1	0
0	1	1	0	1	1	0	0	1	1	0	0
1	1	0	0	1	1	0	1	1	1	0	1
1	1	0	1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	0	1	1	1	0
1	1	1	0	1	0	0	0	1	0	0	0
1	0	0	0	1	0	0	1	1	0	0	1
1	0	1	1	1	0	1	0	1	0	1	0
1	0	1	0	0	0	0	0	0	0	0	0
0	0	0	0								



Используя таблицу для i -го состояния, записать логические уравнения для сигналов D_i , которые должны быть поданы на D- входы триггеров (для минимизации уравнений использовать карты Карно).

После получения уравнений собрать схему счетчика и исследовать ее в соответствии с состояниями таблицы 8.2.

При подаче напряжения питания (включения режима моделирования) исходное состояние на выходах триггеров должно соответствовать первой цифре (двоичному коду) перехода. Для этого использовать входы RS начальной установки триггеров.

При проектировании делителя количество строк для i -го состояния соответствует коэффициенту деления.

Также делитель может быть реализован через стандартный двоичный счетчик путем введения соответствующих обратных связей.

Отчет оформляется на листах формата А4 или в тетради.

Содержание отчета

Отчет должен содержать:

- титульный лист (при оформлении в тетради – один на тетрадь);
- название работы;
- цель работы;
- схема электрическая принципиальная счетчика-делителя на D-триггерах;
- таблицы результатов эксперимента и расчетов;
- графики результатов эксперимента;
- выводы по работе.

Исследование счетчика-делителя на D-триггерах может выполняться как на стенде, так и на компьютере.

Краткие теоретические сведения

Счетчиками называются логические схемы, состоящие из последовательно соединенных триггеров, выходные состояния которых зависят от количества импульсов, поданных на входы синхронизации. Существуют следующие виды классификации счетчиков.

По способу синхронизации:

- синхронные счетчики. Счетные импульсы подаются на входы синхронизации всех триггеров одновременно;
- асинхронные счетчики. Счетные импульсы подаются на вход синхронизации первого триггера. Сигналы, поступающие на входы других триггеров, вырабатываются внутри самого счетчика;
- полусинхронные счетчики. Представляют собой последовательное соединение нескольких синхронных счетчиков, управляемых асинхронно.

По форме представления выходных сигналов:

- двоичные счетчики. Выходной сигнал представляется в двоичном коде;
- двоично-десятичные счетчики. Каждая десятичная цифра выходного



сигнала счетчика определяется группой из четырёх двоичных разрядов;

– другие типы счетчиков. Выходные сигналы таких счетчиков определяются другими типами кодов (например, двоично-пятеричным или десятичным).

По направлению счета:

- счетчики с увеличением счета;
- счетчики с уменьшением счета;
- двунаправленные (реверсивные) счетчики;
- счетчики с отдельными суммирующими и вычитающими входами.

По типу объединения триггеров:

– кольцевые счетчики. Представляют собой сдвиговые регистры, содержимое которых циклически сдвигается;

– счетчики Джонсона – особый тип кольцевого счетчика.

По типу управления:

– программируемые счетчики (с увеличением счета). В такие счетчики можно загружать исходные данные, которые и будут началом нового счета.

Синхронные счетчики

В таблицах 8.3 и 8.4 представлены таблицы истинности суммирующих и вычитающих счетчиков соответственно.

Таблица 8.3 – Таблица истинности суммирующего счетчика

Состояние счетчика	Z_2 2^2	Z_1 2^1	Z_0 2^0
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1

Таблица 8.4 – Таблица истинности вычитающего счетчика

Состояние счетчика	Z_2 2^2	Z_1 2^1	Z_0 2^0
7	1	1	1
6	1	1	0
5	1	0	1
4	1	0	0
3	0	1	1
2	0	1	0
1	0	0	1
0	0	0	0



В таблицах истинности приведены выходные состояния для двоичного счетчика. Из таблиц истинности следуют следующие правила.

Для суммирующего счетчика:

– выходная переменная Z_i при подаче очередного счетного импульса меняет свое значение только после того, как все соседние с ней переменные более низких разрядов будут равны 1.

Для вычитающего счетчика:

– выходная переменная Z_i при подаче очередного счетного импульса меняет свое значение только после того, как все соседние с ней переменные более низких разрядов будут равны 0.

Эти правила используются при проектировании синхронных счетчиков (рисунок 8.2). Характерная черта синхронных счетчиков заключается в том, что счетные импульсы поступают на входы синхронизации всех триггеров одновременно. Для того чтобы счетчик переключался только в разрешенные состояния, используется специальная схема подготовки сигналов, управляющая входами установки триггеров.

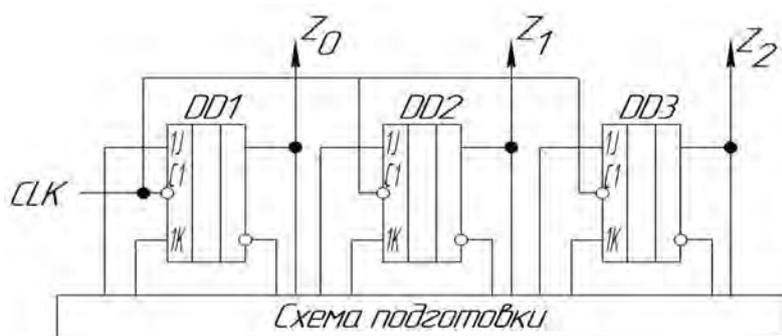


Рисунок 8.2 – Принцип действия синхронного счетчика

Принцип построения синхронных счетчиков следует из вышеприведенных правил. В суммирующем счетчике срабатывание соответствующих триггеров происходит на фронты счетных импульсов, поданных на входы синхронизации, когда значения всех меньших разрядов равны 1. Отсюда следует, что

$$S_0 = 1; \quad S_1 = Z_0; \quad S_2 = Z_0 \cdot Z_1; \quad S_3 = Z_0 \cdot Z_1 \cdot Z_2.$$

На рисунке 8.3 показана реализация этих логических выражений при помощи схем И.

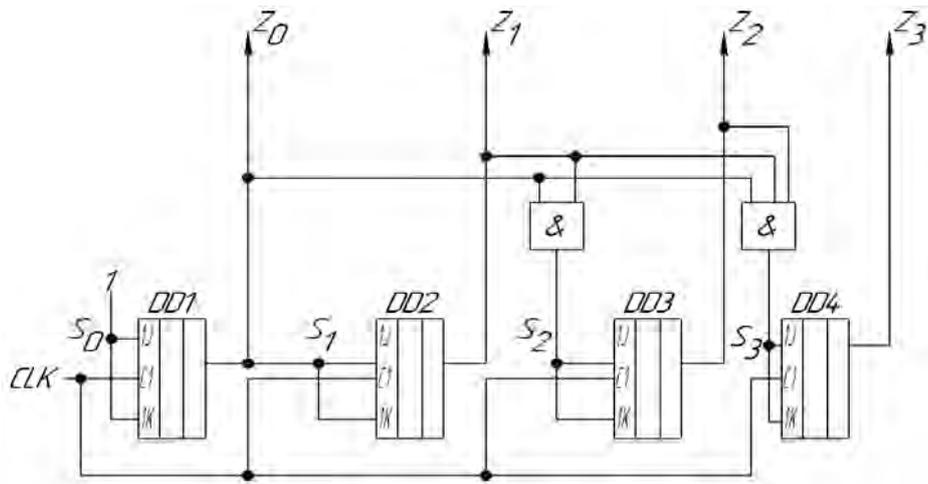


Рисунок 8.3 – Синхронный двоичный счетчик

Контрольные вопросы

- 1 Представить таблицу истинности для D-триггера.
- 2 Представить таблицу переходов для D-триггера.
- 3 Для чего предназначены RS- входы начальной установки?
- 4 Пояснить последовательность проектирования синхронного счетчика с произвольными состояниями на выходе в D-триггерах.
- 5 Пояснить последовательность проектирования синхронного делителя импульсов на D-триггерах.
- 6 В чем заключается смысл минимизации логических функций?
- 7 Как выполняется начальная установка выходных состояний счетчика?
- 8 Записать условия выбора цифровых микросхем.
- 9 Записать условия выбора для элементов индикации (светодиодов).

Список литературы

- 1 **Туревский, И. С.** Электрооборудование автомобилей: учебное пособие / И. С. Туревский, В. Б. Соков, Ю. Н. Калинин. – Москва : ФОРУМ ; ИНФРА-М, 2014. – 368 с.
- 2 **Богатырева, А. В.** Электронные системы мобильных машин : учебное пособие / А. В. Богатырева – Москва : ИНФРА-М, 2016. – 224 с.
- 3 **Ютт, В. Е.** Электрооборудование автомобилей : учебник для вузов. – 4-е изд. – Москва : Горячая линия-Телеком, 2009. – 440 с.
- 4 **Корис, Р.** Справочник инженера-схемотехника / Р. Корис, Х. Шмидт-Вальтер. – Москва : Техносфера, 2008. – 608 с.