

ГОСУДАРСТВЕННОЕ УЧРЕЖДЕНИЕ  
ВЫСШЕГО ПРОФЕССИОНАЛЬНОГО ОБРАЗОВАНИЯ  
«БЕЛОРУССКО-РОССИЙСКИЙ УНИВЕРСИТЕТ»

Кафедра «Физические методы контроля»

# ЭЛЕКТРОНИКА И МИКРОПРОЦЕССОРНАЯ ТЕХНИКА

*Методические рекомендации к лабораторным работам  
для студентов направления подготовки  
12.03.04 «Биотехнические системы и технологии»  
дневной формы обучения*

Часть 2



Могилев 2018



УДК 621.3+004.4  
ББК 32.85  
Э 45

Рекомендовано к изданию  
учебно-методическим отделом  
Белорусско-Российского университета

Одобрено кафедрой «Физические методы контроля» «29» марта 2018 г.,  
протокол № 9

Составители: канд. техн. наук, доц. А. А. Афанасьев;  
ст. преподаватель Е. Н. Прокопенко

Рецензент канд. техн. наук, доц. И. В. Лесковец

В методических рекомендациях кратко изложены изучаемые теоретические сведения, приведен порядок проведения экспериментальных исследований, указана структура отчета о выполненной работе и дан список контрольных вопросов для самопроверки по каждой теме. Составлены в соответствии с рабочей программой по дисциплине «Электроника и микропроцессорная техника» для студентов направления подготовки 12.03.04 «Биотехнические системы и технологии» дневной формы обучения.

Учебно-методическое издание

## ЭЛЕКТРОНИКА И МИКРОПРОЦЕССОРНАЯ ТЕХНИКА

Часть 2

Ответственный за выпуск

С. С. Сергеев

Технический редактор

А. А. Подошевка

Компьютерная верстка

М. М. Дударева

Подписано в печать . Формат 60x84/16. Бумага офсетная. Гарнитура Таймс.  
Печать трафаретная. Усл. печ. л. . Уч.-изд. л. . Тираж 21 экз. Заказ №

Издатель и полиграфическое исполнение:

Государственное учреждение высшего профессионального образования  
«Белорусско-Российский университет».

Свидетельство о государственной регистрации издателя,  
изготовителя, распространителя печатных изданий  
№ 1/156 от 24.01.2014.

Пр. Мира, 43, 212000, Могилев.

© ГУ ВПО «Белорусско-Российский  
университет», 2018



## Содержание

10 Лабораторная работа № 10. Исследование работы сумматора аналоговых сигналов .....	6
11 Лабораторная работа № 11. Исследование работы стабилизатора напряжения .....	8
12 Лабораторная работа № 12. Исследование работы логических элементов.....	12
13 Лабораторная работа № 13. Исследование работы RS- и D-триггеров .....	17
14 Лабораторная работа № 14. Исследование работы JK-триггера .....	24
15 Лабораторная работа № 15. Исследование работы цифровых счетчиков в интегральном исполнении .....	26
16 Лабораторная работа № 16. Исследование работы оперативного запоминающего устройства .....	32
17 Лабораторная работа № 17. Исследование работы аналого-цифрового преобразователя .....	36
Список литературы.....	40



## Часть 2

### 10 Лабораторная работа № 10. Исследование работы сумматора аналоговых сигналов

**Цель работы:** исследование работы сумматора аналоговых сигналов на основе операционного усилителя (ОУ).

#### 10.1 Основные теоретические положения

На базе ОУ может быть создан сумматор напряжений, как постоянных, так и переменных (рисунок 10.1).

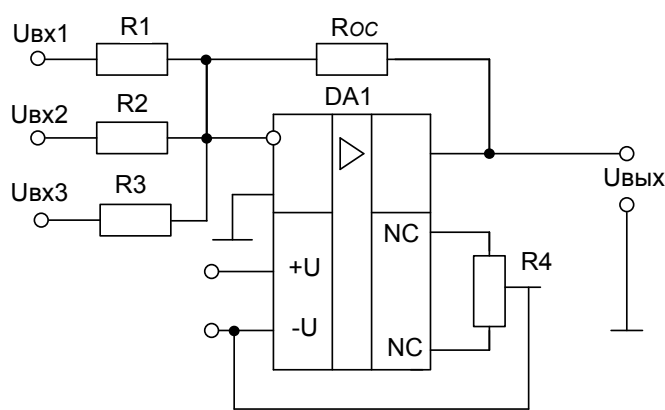


Рисунок 10.1 – Схема инвертирующего сумматора на ОУ

Выходное напряжение сумматора

$$U_{\text{вых}} = -R_{oc} \left( \frac{U_{\text{вх1}}}{R_1} + \frac{U_{\text{вх2}}}{R_2} + \frac{U_{\text{вх3}}}{R_3} \right). \quad (10.1)$$

Или

$$U_{\text{вых}} = K_{y1} U_{\text{вх1}} + K_{y2} U_{\text{вх2}} + K_{y3} U_{\text{вх3}}, \quad (10.2)$$

где  $K_{y1} = -\frac{R_{oc}}{R_1}$  ;  $K_{y2} = -\frac{R_{oc}}{R_2}$  ;  $K_{y3} = -\frac{R_{oc}}{R_3}$ .

#### 10.2 Порядок выполнения работы

10.2.1 Составьте схему в среде Multisim в соответствии с рисунком 10.2.

Рассчитайте  $U_{\text{вых}}$  по формуле (10.1), подставив в неё параметры, указанные на рисунке 10.2.

Включите моделирование. Измерьте выходное напряжение сумматора  $U_{вых}$  вольтметром XMM1. Сравните его показания с расчетным.

Сделайте замену  $R_{oc}$  на 3 кОм. Повторите расчет  $U_{вых}$  и моделирование. Почему изменились результаты расчета и эксперимента?

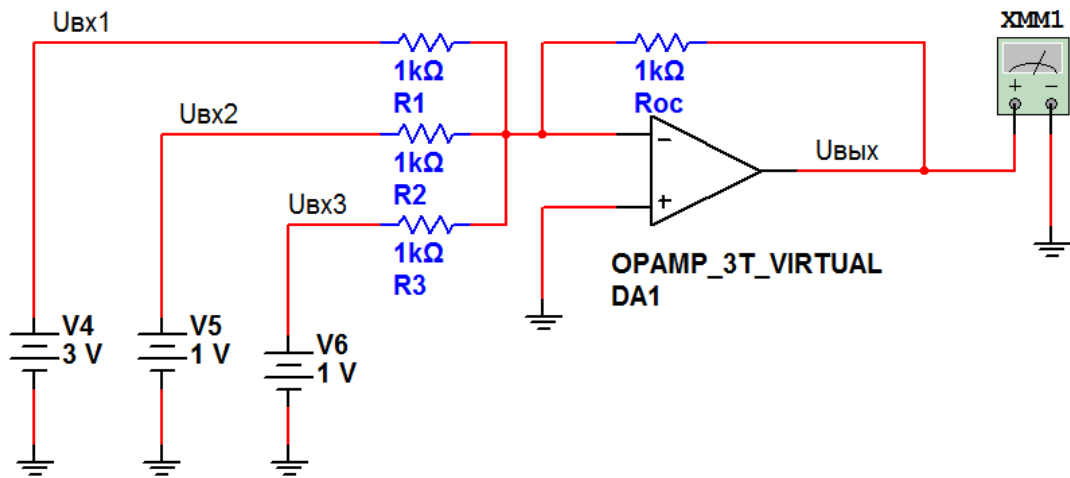


Рисунок 10.2 – Схема для исследования инвертирующего сумматора постоянных напряжений на ОУ в Multisim

10.2.2 Составьте схему в среде Multisim в соответствии с рисунком 10.3.

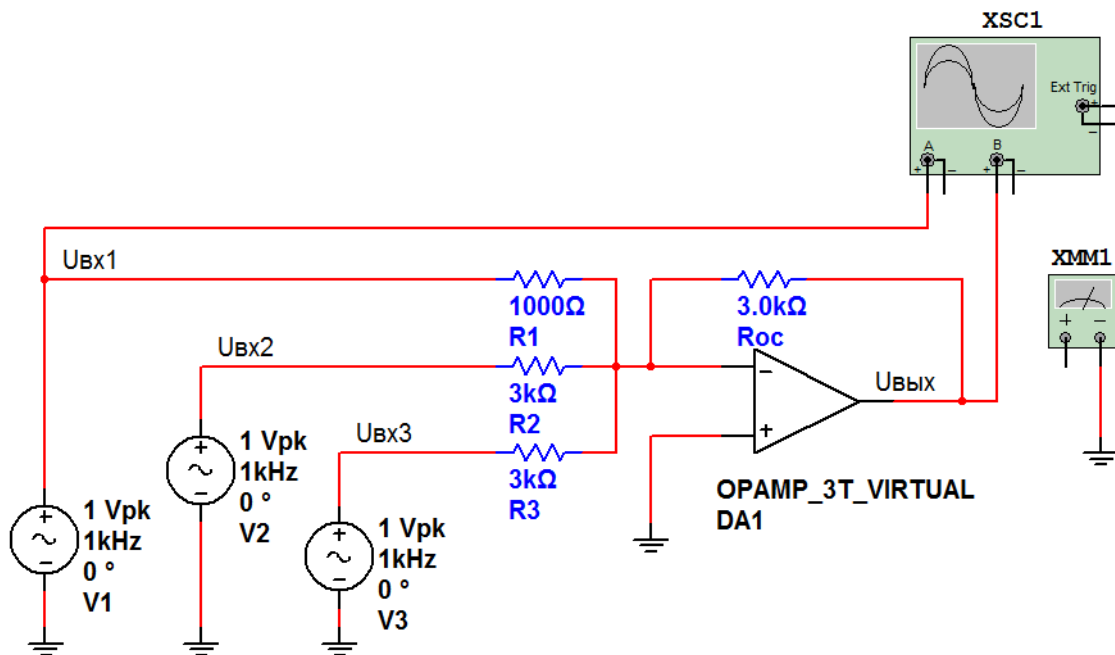


Рисунок 10.3 – Схема для исследования инвертирующего сумматора переменных напряжений на ОУ в Multisim

Рассчитайте  $U_{вых}$  по формуле (10.1), подставив в неё параметры, указанные на рисунке 10.3.

Включите моделирование. Через канал А осциллографом XSC1 регистрируется сигнал  $U_{вх1}$  (сигналы  $U_{вх2}$  и  $U_{вх3}$  по параметрам такие же, как и  $U_{вх1}$ ). Через канал В – сигнал  $U_{вых}$ . Почему сигналы  $U_{вх1}$  и  $U_{вых}$  на экране осциллографа находятся в противофазе?

Определите с помощью осциллографа амплитуду  $U_{вых}$  и сравните полученное значение с расчетным.

Измерьте выходное напряжение сумматора  $U_{вых}$  вольтметром ХММ1. Сравните его показания с расчетным. Почему они отличаются?

Сделайте замену R1 на 3 кОм. Повторите расчет  $U_{вых}$  и моделирование. Почему изменились результаты расчета и эксперимента?

### ***Содержание отчета***

Отчет о проделанной работе должен содержать: название работы; цель работы; схему сумматора; временные диаграммы сигналов; расчетные формулы; результаты расчетов и экспериментов; выводы по работе.

### ***Контрольные вопросы***

1 Параметры каких элементов влияют на коэффициенты усиления входов сумматора на ОУ?

2 Каким образом можно изменить коэффициент усиления сумматора на ОУ по каждому входу?

3 Как можно получить сумму входных сигналов без усиления?

## **11 Лабораторная работа № 11. Исследование работы стабилизатора напряжения**

***Цель работы:*** исследование работы стабилизаторов напряжения.

### ***11.1 Основные теоретические положения***

Для питания многих электронных устройств требуются источники со стабильным напряжением, не зависящим от изменения напряжения питающей сети и от тока нагрузки. Его получают путем включения между выпрямителем и нагрузкой специального устройства, называемого электронным стабилизатором напряжения.

Неизменным напряжение на нагрузке можно получить путем его стабилизации с помощью стабилитрона. Схема подключения стабилитрона и нагрузки к источнику ЭДС показана на рисунке 11.1. Такой стабилизатор называют параметрическим.

Параметрический стабилизатор обеспечивает поддержание выходного напряжения за счет собственной нелинейности используемого полупроводникового элемента – стабилитрона.



Колебания входного напряжения или тока нагрузки приводят к изменению тока через стабилитрон, однако напряжение на стабилитроне, подключенном параллельно нагрузке, изменяется незначительно.

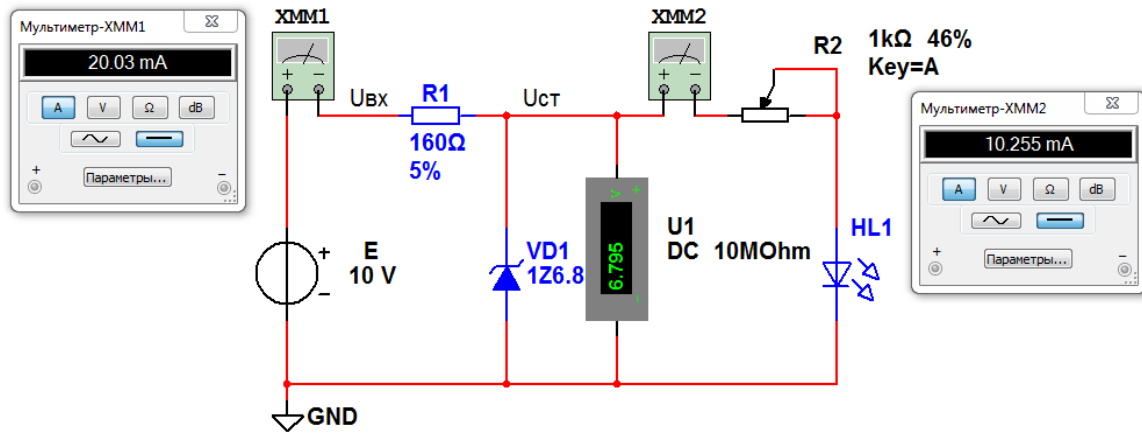


Рисунок 11.1 – Схема в Multisim для исследования параметрического стабилизатора напряжения

Входное напряжение распределяется между ограничивающим резистором  $R_1$  и стабилитроном  $VD1$ :

$$E = U_{R1} + U_{cm},$$

где  $U_{R1} = (I_{cm} + I_H)R_1$ .

Так как напряжение на стабилитроне  $U_{cm}$  в соответствии с вольт-амперной характеристикой почти не зависит от тока стабилитрона в пределах участка от  $I_{cm.min}$  до  $I_{cm.max}$  (см. рисунок 4.1), то приращение входного напряжения  $\Delta U_{вх}$  равно приращению напряжения  $\Delta U_{Rогр}$ . Если ток нагрузки  $I_H = U_H / R_H = U_{cm} / R_H$  остается при этом неизменным, то

$$\Delta U_{вх} = \Delta U_{R1} = \Delta I_{cm} R_1,$$

т. е. при изменении входного напряжения на значение  $\Delta U_{вх}$  ток стабилитрона изменяется на значение  $\Delta U_{вх} / R_1$ .

При изменении тока нагрузки изменяется и ток стабилитрона в противоположном направлении, т. к. при неизменном входном напряжении сохраняется постоянство входного тока  $I_{вх} = I_{cm} + I_H = \text{const}$ .

Сопротивление ограничивающего резистора рассчитывается по формуле

$$R_1 = \frac{E_{cp} - U_{cm}}{I_{cm.cp} + I_H},$$

где  $E_{cp}$  и  $I_{cm.cp}$  – средние значения ЭДС входного источника напряжения  $E$  и тока стабилизации соответственно.

Мощность, рассеиваемую на этом резисторе, рассчитывают для случая, когда через него будет протекать наибольший ток (при  $E = E_{\max}$ ):

$$P_{R_1} = \frac{(E_{\max} - U_{cm})^2}{R_1}.$$

Широко используются в электронных устройствах компенсационные стабилизаторы напряжения. Принцип их работы состоит в том, что в процессе стабилизации с помощью измерительного устройства (ИУ) осуществляется сравнение выходного напряжения с опорным, вырабатываемым источником опорного напряжения (ИОН), например, стабилитроном (рисунок 11.2).

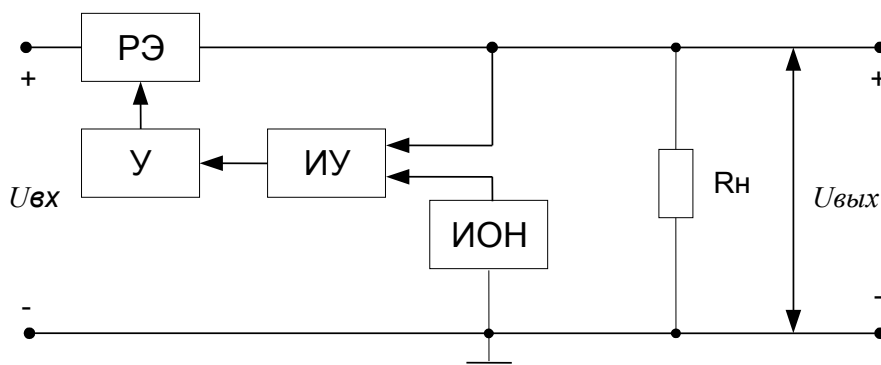


Рисунок 11.2 – Структурная схема компенсационного стабилизатора напряжения

Разностное напряжение усиливается усилителем (У) и подается на регулирующий элемент (РЭ), изменяя его сопротивление так, чтобы выходное напряжение оставалось неизменным.

В данной работе исследуется компенсационный стабилизатор напряжения в интегральном исполнении LM338K (рисунок 11.3).

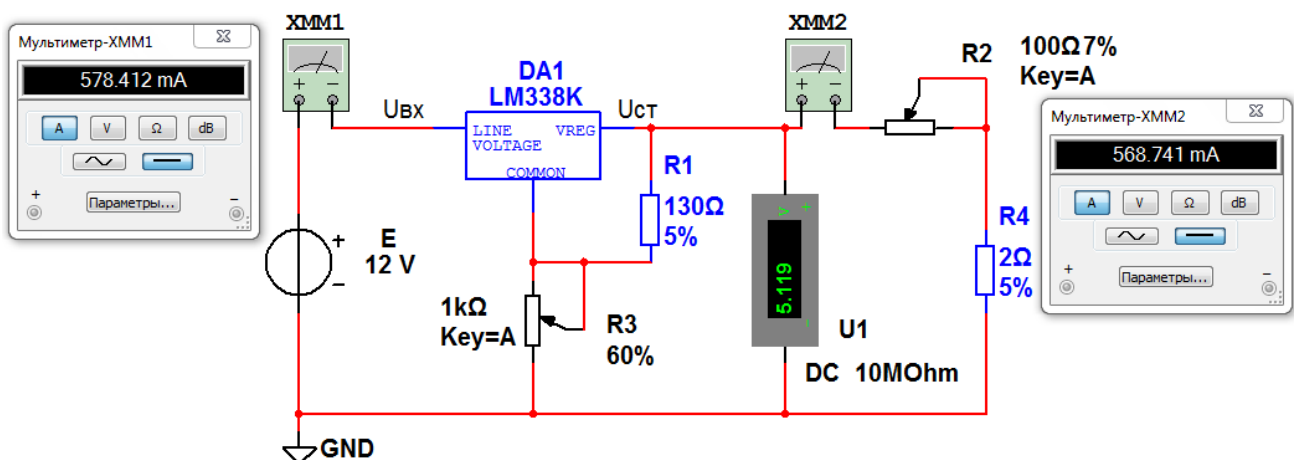


Рисунок 11.3 – Схема в Multisim для исследования компенсационного стабилизатора напряжения



Необходимое значение выходного напряжения устанавливается с помощью регулируемых делителей R1, R3. Резистором R2 регулируется ток нагрузки, измеряемый мультиметром ХММ2. Напряжение  $U_{ст}$  на выходе стабилизатора измеряется вольтметром U1. Ток, потребляемый от источника  $E$ , измеряется мультиметром ХММ1.

Основным параметром стабилизаторов напряжения является коэффициент стабилизации

$$K_{ст} = \frac{U_{вых\max} - U_{вых\min}}{U_{выхст1} - U_{выхст2}}. \quad (11.1)$$

## 11.2 Порядок выполнения работы

11.2.1 Составьте схему в среде Multisim в соответствии с рисунком 11.1.

11.2.2 Параметры стабилитрона 1Z6.8 возьмите из электронного справочника и запишите в отчет в виде таблицы 11.1.

Таблица 11.1 – Параметры стабилитрона 1Z6.8

Тип стабилитрона	Параметры стабилитрона (справочные)						
	Ист. ном, мА	Uст. ном, В	$I(U)_{ст. \min}$ , мА(В)	$I(U)_{ст. \max}$ , мА(В)	ТКН	$R_{диф}$ , Ом	$P_{рас}$ , Вт
1Z6.8							

11.2.3 Включите моделирование. Изменяя ЭДС источника  $E$  в диапазоне 8...12 В, запишите показания приборов. Рассчитайте  $K_{ст}$  по результатам моделирования.

11.2.4 Составьте схему в среде Multisim в соответствии с рисунком 11.3.

11.2.5 Параметры микросхемы стабилизатора напряжения LM338K возьмите из электронного справочника и запишите в отчет в виде таблицы 11.2.

Таблица 11.2 – Параметры микросхемы стабилизатора напряжения LM338K

Тип микросхемы	Параметры						
	$U_{ex.\min}$ , В	$U_{ex.\max}$ , В	$I_{н.\min}$ , мА	$I_{н.\max}$ , А	$I_{ADJ}$ , мкА	$t_{раб}$ , °С	$K_{ст}$ , %
LM338K							

11.2.6 Включите моделирование. Изменяя ЭДС источника  $E$  в диапазоне 12...20 В для тока в нагрузке 0,5 А, затем 5 А, запишите показания приборов. Рассчитайте  $K_{ст}$  по результатам моделирования. Какой ток потребляет микросхема стабилизатора напряжения DA1?

## **Содержание отчета**

Отчет о проделанной работе должен содержать: название работы; цель работы; схемы электрические принципиальные исследуемых стабилизаторов напряжения; таблицы; результаты экспериментальных данных; выводы.

### **Контрольные вопросы**

1 По какому принципу работают параметрические стабилизаторы напряжения?

2 По какому принципу работают компенсационные стабилизаторы напряжения?

3 Какой полупроводниковый элемент используется для стабилизации напряжения?

4 В каком диапазоне регулируется  $U_{ст DA1}$ ?

## **12 Лабораторная работа № 12. Исследование работы логических элементов**

**Цель работы:** исследование работы логических элементов.

### **12.1 Основные теоретические положения**

Логические элементы предназначены для выполнения логических операций: логическое сложение ИЛИ (дизъюнкция), логическое умножение И (конъюнкция), логическое отрицание НЕ (инверсия) (таблица 12.1). Приведенные в таблице 12.1 логические элементы являются базовыми, в таблице 12.2 – комбинированными.

Для описания логических операций используется алгебра логики. Она широко применяется в теории цифровой техники, в которой используются устройства, имеющие два устойчивых состояния. При этом одно из состояний, соответствующее, например, высокому уровню напряжения, обозначается единицей (1), а соответствующее низкому уровню напряжения – нулем (0). Уровень выходного напряжения логического элемента зависит от уровня входных напряжений. Для наглядности выполнение логических операций описывают с помощью таблиц истинности для каждого логического элемента.

Следует отметить, что выполнение логических функций И, И-НЕ, ИЛИ, ИЛИ-НЕ подразумевает количество входных сигналов не менее двух, но их может быть и больше (например, 3, 4, 8).

К разновидностям логических микросхем, используемых на практике, относятся ТТЛ (TTL, транзисторно-транзисторная логика) и КМОП (CMOS, комплементарная Металл-Оксид-Полупроводник).



Таблица 12.1 – Формы описания базовых логических функций

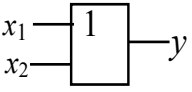
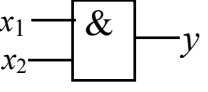
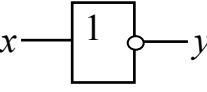
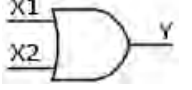
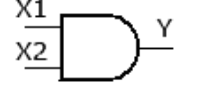
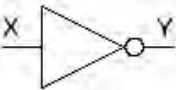
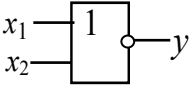
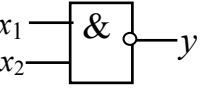
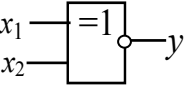
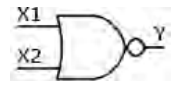
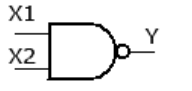
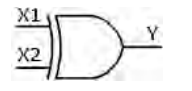
Функция	Дизъюнкция	Конъюнкция	Инверсия																																				
Текстовая	ИЛИ (OR)	И (AND)	НЕ (NOT)																																				
Условная графическая																																							
На зарубежных схемах																																							
Аналитическая	$y = x_1 + x_2$	$y = x_1 \cdot x_2$	$y = \bar{x}$																																				
Табличная (истинности)	<table border="1" data-bbox="419 678 683 882"> <thead> <tr><th><math>x_1</math></th><th><math>x_2</math></th><th><math>y</math></th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	$x_1$	$x_2$	$y$	0	0	0	0	1	1	1	0	1	1	1	1	<table border="1" data-bbox="754 678 1018 882"> <thead> <tr><th><math>x_1</math></th><th><math>x_2</math></th><th><math>y</math></th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	$x_1$	$x_2$	$y$	0	0	0	0	1	0	1	0	0	1	1	1	<table border="1" data-bbox="1121 701 1369 815"> <thead> <tr><th><math>x</math></th><th><math>y</math></th></tr> </thead> <tbody> <tr><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td></tr> </tbody> </table>	$x$	$y$	0	1	1	0
$x_1$	$x_2$	$y$																																					
0	0	0																																					
0	1	1																																					
1	0	1																																					
1	1	1																																					
$x_1$	$x_2$	$y$																																					
0	0	0																																					
0	1	0																																					
1	0	0																																					
1	1	1																																					
$x$	$y$																																						
0	1																																						
1	0																																						

Таблица 12.2 – Формы описания комбинированных логических функций

Функция	Функция Пирса	Функция Шеффера	Сложение по модулю 2																																													
Текстовая	ИЛИ-НЕ (NOR)	И-НЕ (NAND)	ИСКЛЮЧАЮЩЕЕ ИЛИ (XOR)																																													
Условная графическая																																																
На зарубежных схемах																																																
Аналитическая	$y = \overline{x_1 + x_2}$	$y = \overline{x_1 \cdot x_2}$	$y = x_1 \oplus x_2$																																													
Табличная (истинности)	<table border="1" data-bbox="419 1518 683 1722"> <thead> <tr><th><math>x_1</math></th><th><math>x_2</math></th><th><math>y</math></th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	$x_1$	$x_2$	$y$	0	0	0	0	1	1	1	0	1	1	1	1	<table border="1" data-bbox="754 1518 1018 1722"> <thead> <tr><th><math>x_1</math></th><th><math>x_2</math></th><th><math>y</math></th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	$x_1$	$x_2$	$y$	0	0	0	0	1	0	1	0	0	1	1	1	<table border="1" data-bbox="1121 1518 1385 1722"> <thead> <tr><th><math>x_1</math></th><th><math>x_2</math></th><th><math>y</math></th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	$x_1$	$x_2$	$y$	0	0	0	0	1	1	1	0	1	1	1	0
$x_1$	$x_2$	$y$																																														
0	0	0																																														
0	1	1																																														
1	0	1																																														
1	1	1																																														
$x_1$	$x_2$	$y$																																														
0	0	0																																														
0	1	0																																														
1	0	0																																														
1	1	1																																														
$x_1$	$x_2$	$y$																																														
0	0	0																																														
0	1	1																																														
1	0	1																																														
1	1	0																																														

Достоинство КМОП-логики – малое потребление тока от источника питания, недостаток – низкое быстродействие. В ТТЛ используются биполярные транзисторы, а в КМОП – полевые комплементарные транзисторы с изолированным затвором.

Серии ТТЛ микросхем: К155 (74), К555 (74LS), К1531 (74F), К1533 (74LS).

Серии микросхем КМОП: К561 (CD4000В), К564, К1561 (CD4000В), К1564 (54НС).

## 12.2 Порядок выполнения работы

12.2.1 Составьте схему в среде Multisim в соответствии с рисунком 12.1. Включите моделирование. Изменяя положение клавиш J1 и J2, наблюдайте за состоянием индикаторов X1, X2, X3. При напряжении +5 В (высокий уровень) – индикатор светится, при напряжении 0 В (низкий уровень) – гаснет. Поочередно подавайте на входы исследуемого ЛЭ комбинации сигналов в соответствии с его таблицей истинности, приведенной в таблице 12.1, и наблюдайте за сигналом на его выходе. Запишите в отчет получившуюся таблицу истинности.

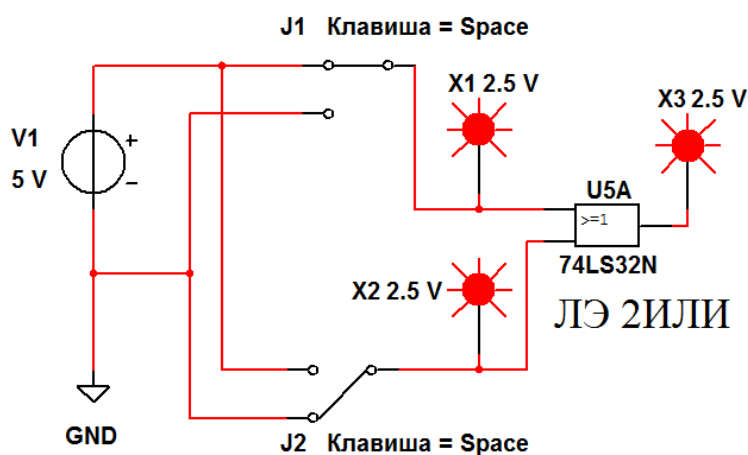


Рисунок 12.1 – Схема в Multisim для исследования логического элемента 2ИЛИ

12.2.2 Составьте схему в среде Multisim в соответствии с рисунком 12.2. Включите моделирование. Изменяя положение клавиш J1 и J2, наблюдайте за состоянием индикаторов X1, X2, X3. Поочередно подавайте на входы исследуемого ЛЭ комбинации сигналов в соответствии с его таблицей истинности, приведенной в таблице 12.1, и наблюдайте за сигналом на его выходе. Запишите в отчет получившуюся таблицу истинности.

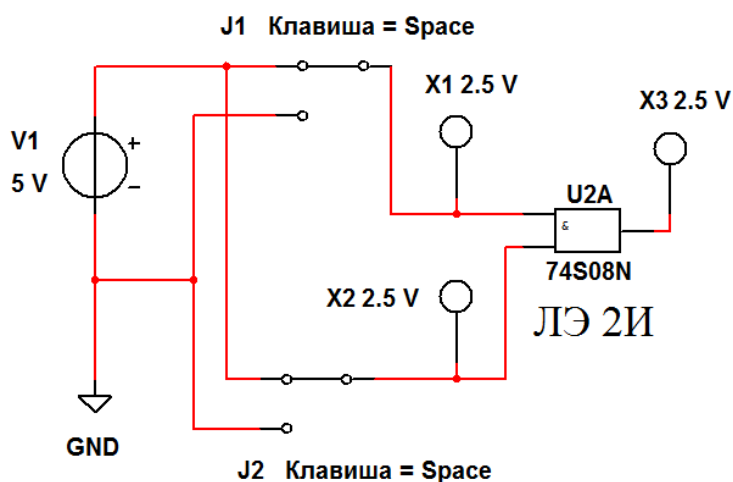


Рисунок 12.2 – Схема в Multisim для исследования логического элемента 2И

12.2.3 Составьте схему в среде Multisim в соответствии с рисунком 12.3. Включите моделирование. Изменяя положение клавиши J1, наблюдайте за состоянием индикаторов X1 и X2. Поочередно подавайте на входы исследуемого ЛЭ сигналы в соответствии с его таблицей истинности, приведенной в таблице 12.1, и наблюдайте за сигналом на его выходе. Запишите в отчет получившуюся таблицу истинности.

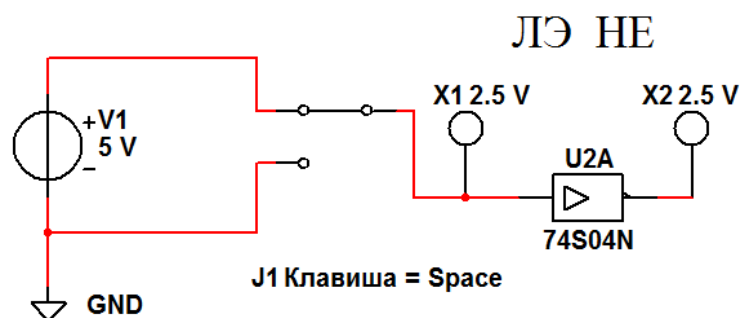


Рисунок 12.3 – Схема в Multisim для исследования логического элемента НЕ

12.2.4 Составьте схему в среде Multisim в соответствии с рисунком 12.4. Включите моделирование. Изменяя положение клавиш J1 и J2, наблюдайте за состоянием индикаторов X1, X2, X3. Поочередно подавайте на входы исследуемого ЛЭ комбинации сигналов в соответствии с его таблицей истинности, приведенной в таблице 12.2, и наблюдайте за сигналом на его выходе. Запишите в отчет получившуюся таблицу истинности.

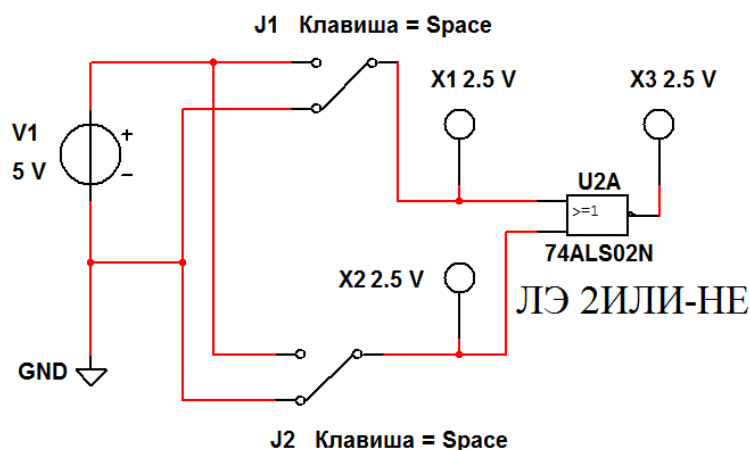


Рисунок 12.4 – Схема в Multisim для исследования логического элемента 2ИЛИ-НЕ

12.2.5 Составьте схему в среде Multisim в соответствии с рисунком 12.5. Включите моделирование. Изменяя положение клавиш J1 и J2, наблюдайте за состоянием индикаторов X1, X2, X3. Поочередно подавайте на входы исследуемого ЛЭ комбинации сигналов в соответствии с его таблицей истинности, приведенной в таблице 12.2, и наблюдайте за сигналом на его выходе. Запишите в отчет получившуюся таблицу истинности.

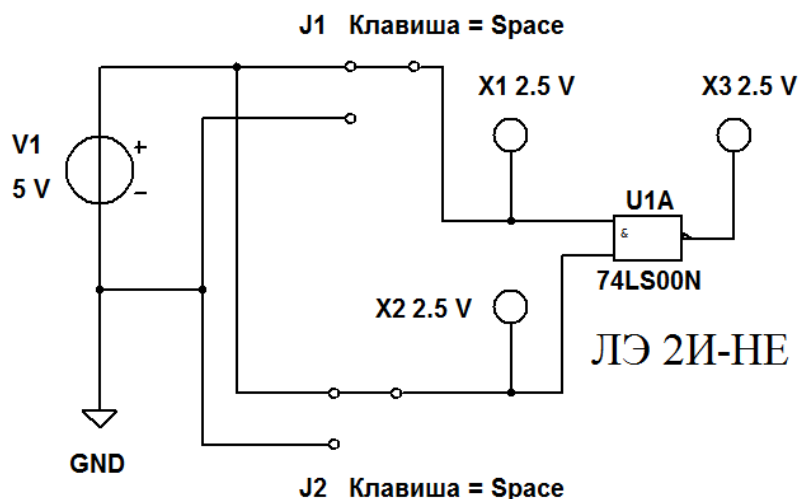


Рисунок 12.5 – Схема в Multisim для исследования логического элемента 2И-НЕ

12.2.6 Составьте схему в среде Multisim в соответствии с рисунком 12.6. Включите моделирование. Изменяя положение клавиш J1 и J2, наблюдайте за состоянием индикаторов X1, X2, X3. Поочередно подавайте на входы исследуемого ЛЭ комбинации сигналов в соответствии с его таблицей истинности, приведенной в таблице 12.2, и наблюдайте за сигналом на его выходе. Запишите в отчет получившуюся таблицу истинности.

12.2.7 Составьте схему в среде Multisim в соответствии с рисунком 12.7. Включите моделирование. Изменяя положение клавиш J1 и J2, наблюдайте за состоянием индикаторов X1, X2, X3, X4. Поочередно подавайте на входы исследуемого ЛЭ комбинации сигналов в соответствии с его таблицей истинности, приведенной в таблице 12.1, и наблюдайте за сигналом на его выходе. Запишите в отчет получившуюся таблицу истинности.

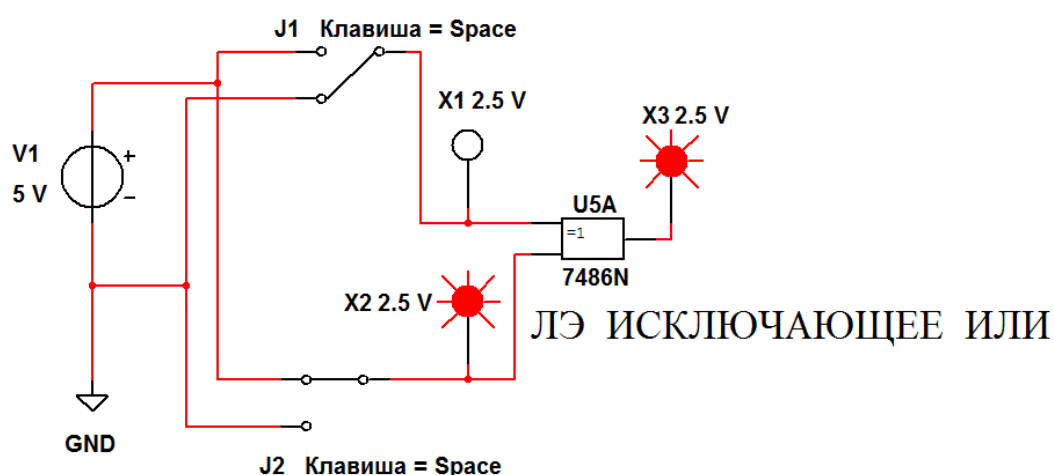


Рисунок 12.6 – Схема в Multisim для исследования ЛЭ ИСКЛЮЧАЮЩЕЕ ИЛИ

## ЛЭ НЕ на основе ЛЭ 2И-НЕ, 2ИЛИ-НЕ

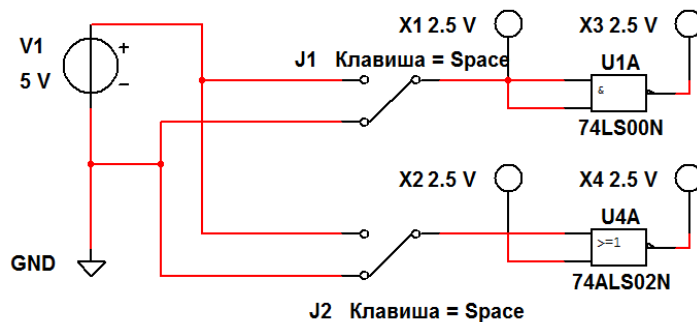


Рисунок 12.7 – Схема в Multisim для исследования ЛЭ И-НЕ, ИЛИ-НЕ, преобразованных в ЛЭ НЕ

### Содержание отчета

Отчет о проделанной работе должен содержать: название работы; цель работы; условные обозначения исследованных ЛЭ, их математические модели; таблицы истинности; выводы.

### Контрольные вопросы

- 1 Какие ЛЭ являются базовыми?
- 2 Какие ЛЭ являются комбинированными?
- 3 Какое напряжение обозначают «1»?
- 4 Какое напряжение обозначают «0»?
- 5 Что такое таблица истинности?
- 6 Как работает ЛЭ ИСКЛЮЧАЮЩЕЕ ИЛИ?

## 13 Лабораторная работа № 13. Исследование работы RS- и D-триггеров

**Цель работы:** исследование работы RS- и D-триггеров.

### 13.1 Основные теоретические положения

Триггером называется устройство, обладающее двумя состояниями устойчивого равновесия и способное под воздействием внешнего управляющего сигнала переходить скачком из одного состояния в другое.

В цифровых устройствах триггеры используются в качестве:

- запоминающей ячейки в устройствах электронной памяти для хранения одного бита информации;
- элемента деления на два в импульсных счетчиках и делителях частоты;
- устройства для расширения (увеличения длительности) импульсов;
- устройства, восстанавливающего форму прямоугольного импульса.



Как правило, триггер имеет два выхода: прямой  $Q$  и инверсный  $\bar{Q}$ . Состояние триггера определяется по прямому выходу  $Q$ . Если  $Q = 1$ , то триггер находится в единичном состоянии, или говорят, что триггер установлен. Если  $Q = 0$ , то триггер находится в нулевом состоянии, или говорят, что триггер сброшен. Сигналы на выходах триггера всегда должны быть противоположными. При совпадении выходных сигналов устройство перестает работать в качестве триггера.

Число входов и их обозначение зависят от типа триггера и выполняемой функции:

- $S, J$  – входы установки триггера в единичное состояние;
- $R, K$  – входы установки триггера в нулевое состояние;
- $T$  – счетный вход;
- $D$  – вход приема одного бита информации;
- $C$  – вход синхронизации;
- $V$  – вход разрешения/запрета работы триггера.

По способу записи информации триггеры делятся на асинхронные и синхронные. В асинхронных триггерах информация, записанная в триггер, может изменяться в любой момент времени при изменении входных сигналов. В синхронных триггерах информация на выходе может изменяться только в определенные моменты времени, задаваемые дополнительным синхронизирующим сигналом, поступающим на вход синхронизации  $C$ . Синхронные триггеры делятся на одноступенчатые и двухступенчатые. В одноступенчатых триггерах запись информации происходит по фронту синхроимпульса, в двухступенчатых – по срезу.

Различают следующие типы триггеров:

- асинхронные RS-триггеры;
- синхронные RS-триггеры;
- D-триггеры;
- JK-триггеры;
- T-триггеры.

Все типы триггеров базируются на основном (базовом) асинхронном RS-триггере. Он может быть построен на двух логических элементах 2И-НЕ (рисунок 13.1) или 2ИЛИ-НЕ (рисунок 13.2).

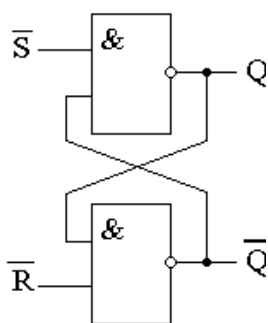


Рисунок 13.1 – Асинхронный RS-триггер на логических элементах 2И-НЕ





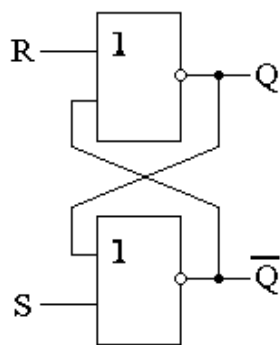


Рисунок 13.2 – Асинхронный RS-триггер на логических элементах 2ИЛИ-НЕ

На рисунке 13.3 приведена схема синхронного RS-триггера на логических элементах 2И-НЕ. Аналогичную схему имеет синхронный RS-триггер на логических элементах 2ИЛИ-НЕ.

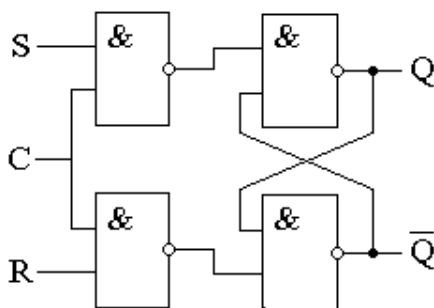


Рисунок 13.3 – Синхронный RS-триггер на логических элементах 2И-НЕ

Схема D-триггера изображена на рисунке 13.4.

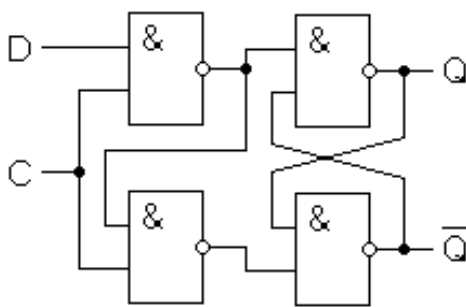


Рисунок 13.4 – D-триггер на логических элементах 2И-НЕ

На рисунке 13.5 приведена схема JK-триггера на логических элементах И-НЕ. На этом рисунке показаны уровни сигналов на входах JK-триггера, при которых в него записывается «1». JK-триггеры, в случае  $J = K = 1$ , инвертируют хранимую в них информацию (переключаются в противоположное состояние). Но при этом работают нестабильно, входят в режим генерации, если синхроимпульс по продолжительности больше времени срабатывания триггера. По этой причине обычно используются двухступенчатые JK-триггеры.

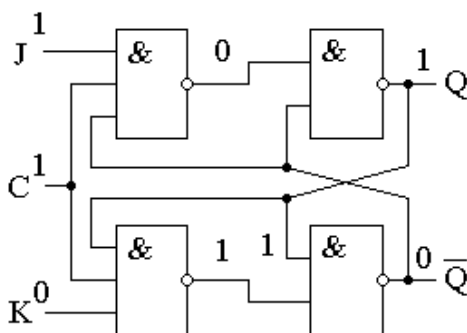


Рисунок 13.5 – JK-триггер на логических элементах И-НЕ

На рисунке 13.6 изображена схема двухступенчатого RS-триггера. Он состоит из двух одинаковых синхронных RS-триггеров, причем импульс синхронизации на вход второго триггера подается через инвертор (логический элемент НЕ).

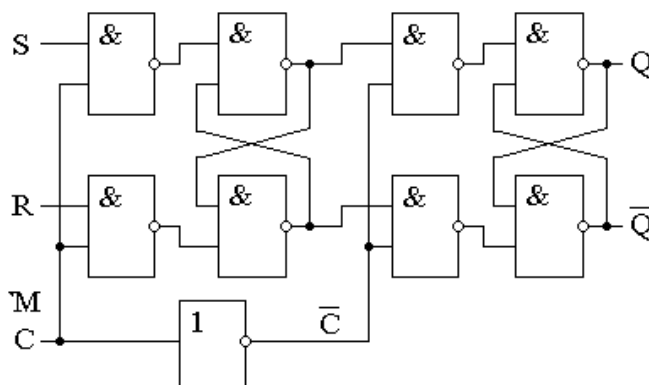


Рисунок 13.6 – Двухступенчатый RS-триггер

По фронту сигнала на входе C происходит запись в первый RS-триггер. Второй RS-триггер до окончания импульса синхронизации находится в режиме хранения, а по срезу синхросигнала принимает и записывает информацию от первого RS-триггера. Схемы двухступенчатых D- и JK-триггеров строятся аналогично.

## 13.2 Порядок выполнения работы

13.2.1 Составьте схему в среде Multisim в соответствии с рисунком 13.7. Включите моделирование. С помощью клавиш J1 и J2 поочередно подавайте на входы исследуемого асинхронного RS-триггера комбинации сигналов в соответствии с его таблицей истинности, приведенной в таблице 13.1, и наблюдайте за сигналами на его выходах с помощью индикаторов X3 и X4 и осциллографа XCS1. Запишите в отчет получившуюся таблицу истинности.

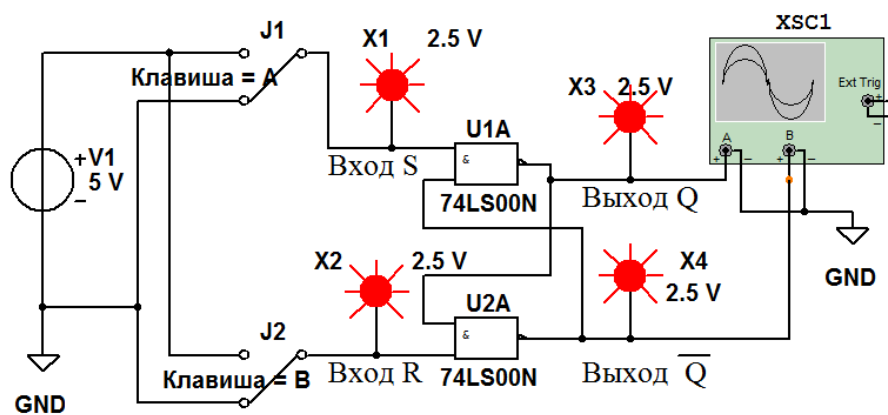


Рисунок 13.7 – Схема в Multisim для исследования асинхронного RS-триггера на логических элементах 2И-НЕ

Таблица 13.1 – Таблица истинности асинхронного RS-триггера на логических элементах 2И-НЕ

Вход		Выход		Выполняемая функция
S	R	$Q_{t+1}$	$\bar{Q}_{t+1}$	
1	1	$Q_t$	$\bar{Q}_t$	Хранение
0	1			Запись «1»
1	0			Запись «0»
0	0			Триггер не работает

В ячейках таблицы  $Q_t$  означает состояние триггера до подачи управляющих сигналов,  $Q_{t+1}$  – состояние триггера после подачи управляющих сигналов.

13.2.2 Составьте схему в среде Multisim в соответствии с рисунком 13.8.

Включите моделирование. Изменяя положение клавиш J1, J2 и J3, поочередно подавайте на входы исследуемого синхронного RS-триггера комбинации сигналов в соответствии с его таблицей истинности, приведенной в таблице 13.2, и наблюдайте за сигналами на его выходах с помощью индикаторов X1 и X2 и осциллографа XCS1. В ячейках таблицы X означает любой сигнал: либо «0», либо «1». Запишите в отчет получившуюся таблицу истинности.

Таблица 13.2 – Таблица истинности синхронного RS-триггера на логических элементах 2И-НЕ

Вход			Выход		Выполняемая функция
S	R	C	$Q_{t+1}$	$\bar{Q}_{t+1}$	
0	X	X	$Q_t$	$\bar{Q}_t$	Хранение
1	0	0	$Q_t$	$\bar{Q}_t$	Хранение
1	1	0			Запись «1»
1	0	1			Запись «0»
1	1	1			Триггер не работает



а в открывшемся окне – команду «Текст», оформите обозначения входов IO1, IO2, IO3 и выхода IO4 в виде букв D, C, R и Q.

Таблица 13.3 – Таблица истинности D-триггера на логических элементах 2И-НЕ

Вход		Выход		Выполняемая функция
C	D	$Q_{t+1}$	$\bar{Q}_{t+1}$	
0	X	$Q_t$	$\bar{Q}_t$	Хранение
1	1			Запись «1»
1	0			Запись «0»

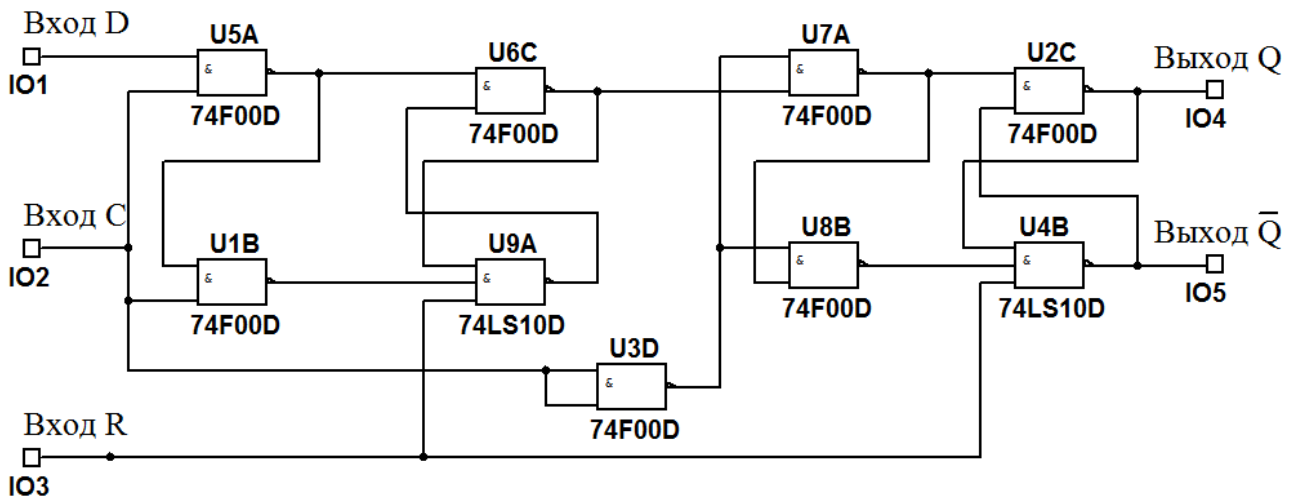


Рисунок 13.10 – Схема в Multisim двухступенчатого D-триггера на логических элементах И-НЕ с дополнительным входом R для асинхронного сброса триггера

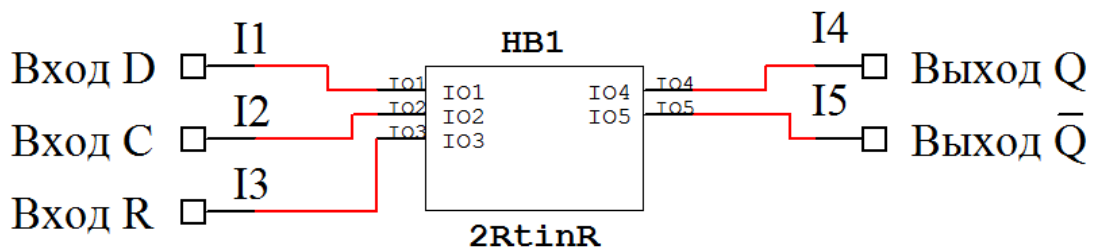


Рисунок 13.11 – Преобразование в Multisim двухступенчатого D-триггера в иерархический блок (модуль)

13.2.6 Составьте схему в среде Multisim в соответствии с рисунком 13.12.

13.2.7 Включите моделирование. Изменяя положение клавиш J1, J2 и J3, поочередно подавайте на входы исследуемого двухступенчатого D-триггера комбинации сигналов в соответствии с его таблицей истинности, приведенной в таблице 13.4, и наблюдайте за сигналом на его прямом выходе. Запишите в отчет получившуюся таблицу истинности.

Запись 1/0 в ячейках таблицы означает, что триггер срабатывает при переходе сигнала на входе C из единицы в нуль (по срезу импульса).

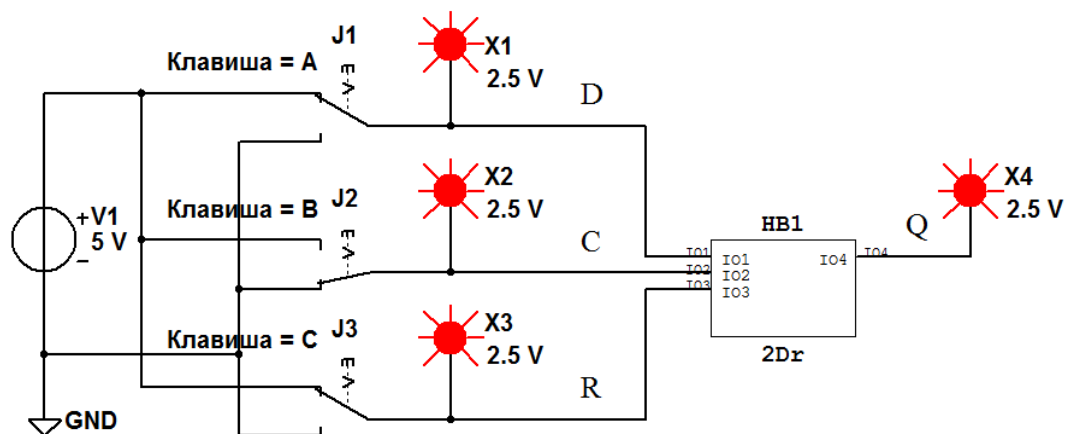


Рисунок 13.12 – Схема в Multisim для исследования двухступенчатого D-триггера, представленного иерархическим блоком

Таблица 13.4 – Таблица истинности двухступенчатого D-триггера с дополнительным входом R для асинхронного сброса триггера

Вход			Выход	Выполняемая функция
C	D	R	$Q_{t+1}$	
0	X	1	$Q_t$	Хранение
1/0	1	1		Запись «1»
1/0	0	1		Запись «0»
X	X	0		Запись «0»

### Содержание отчета

Отчет о проделанной работе должен содержать: название работы; цель работы; схемы исследованных триггеров, их таблицы истинности; выводы.

### Контрольные вопросы

- 1 На основе каких ЛЭ строятся триггеры?
- 2 Какие типы триггеров вы знаете?
- 3 Каково назначение входа синхронизации?
- 4 Какие триггеры называют двухступенчатыми?
- 5 Как обозначаются выходы триггеров?
- 6 Как преобразовать схему в Multisim в иерархический блок?

## 14 Лабораторная работа № 14. Исследование работы JK-триггера

**Цель работы:** исследование работы JK-триггера.

### 14.1 Основные теоретические положения

Повторите подраздел 13.1 к лабораторной работе № 13.

## 14.2 Порядок выполнения работы

### 14.2.1 Составьте схему в среде Multisim в соответствии с рисунком 14.1.

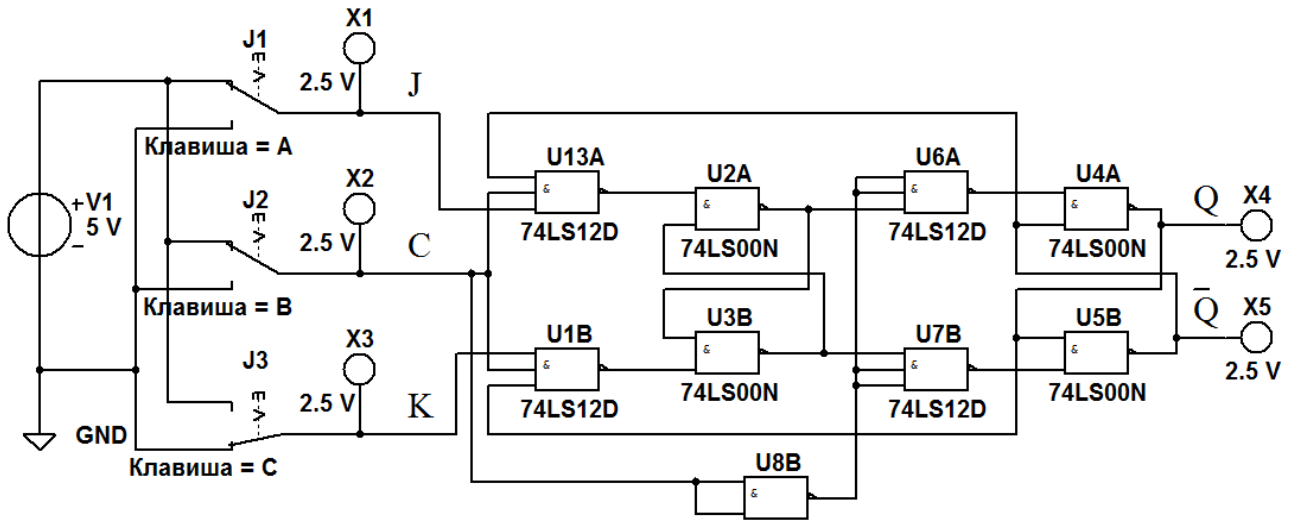


Рисунок 14.1 – Схема в Multisim двухступенчатого JK-триггера на логических элементах И-НЕ

Включите моделирование. Изменяя положение клавиш J1, J2 и J3, поочередно подавайте на входы исследуемого триггера комбинации сигналов в соответствии с его таблицей истинности, приведенной в таблице 14.1, и наблюдайте за сигналами на его выходах с помощью индикаторов X4 и X5. Запишите в отчет получившуюся таблицу истинности.

Таблица 14.1 – Таблица истинности двухступенчатого JK-триггера

Вход			Выход		Выполняемая функция
C	J	K	$Q_{t+1}$	$\bar{Q}_{t+1}$	
0	X	X	$Q_t$	$\bar{Q}_t$	Хранение
1/0	1	0			Запись «1»
1/0	0	1			Запись «0»
1/0	1	1			Переключение

### 14.2.2 Составьте схему в среде Multisim в соответствии с рисунком 14.2.

Включите моделирование. С помощью осциллографа XCS1 получите временные диаграммы сигналов на входе T JK-триггера и на его прямом выходе Q. Зарисуйте их в отчете. Определите с помощью осциллографа XCS1 периоды следования входных и выходных импульсов  $T_{вх}$  и  $T_{вых}$ . Рассчитайте частоту следования входных и выходных импульсов:  $F_{вх} = 1/T_{вх}$ ,  $F_{вых} = 1/T_{вых}$ .

### Содержание отчета

Отчет о проделанной работе должен содержать: название работы; цель работы; схемы исследованных триггеров, их таблицы истинности; временные диаграммы; выводы.

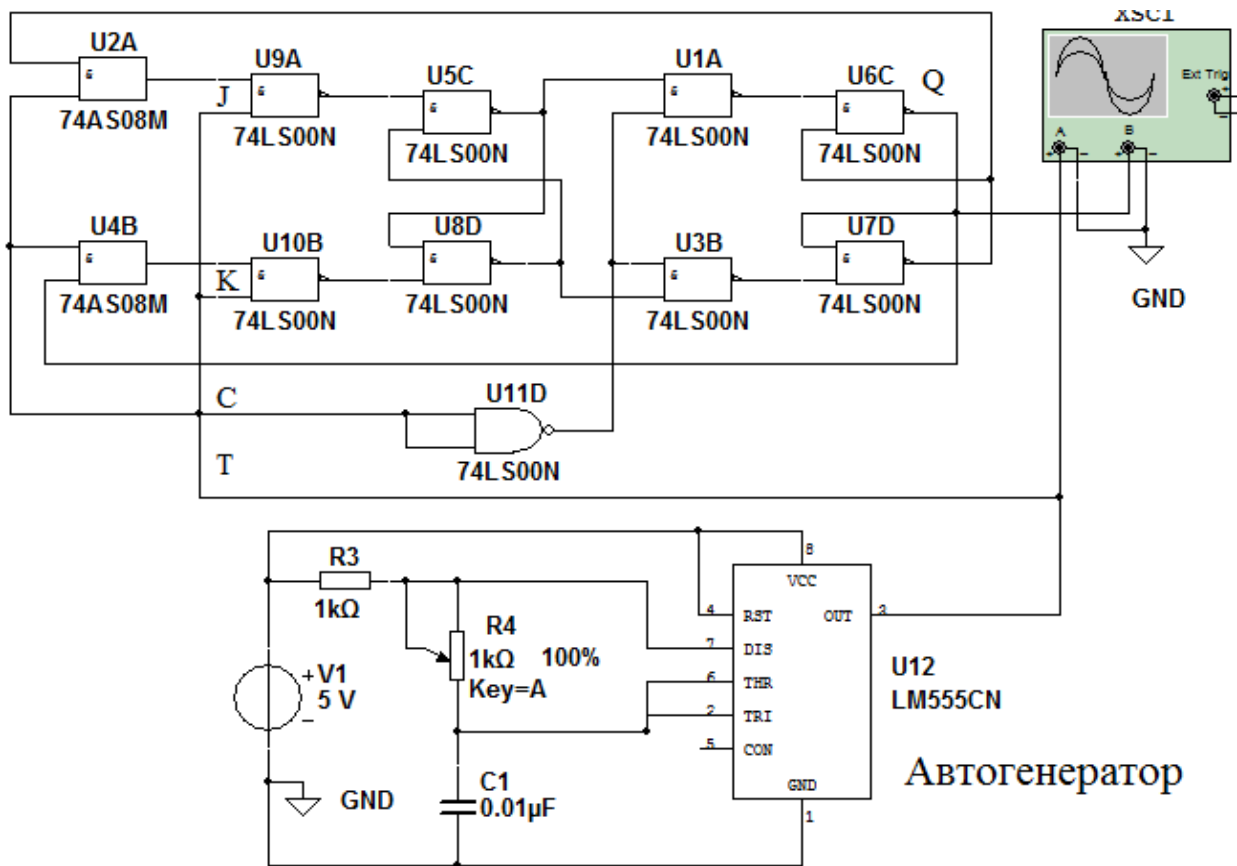


Рисунок 14.2 – Схема в Multisim двухступенчатого JK-триггера, работающего в качестве делителя частоты входных импульсов на два

### Контрольные вопросы

- 1 На основе каких ЛЭ строятся JK-триггеры?
- 2 Какие типы триггеров вы знаете?
- 3 Каково назначение входов J, K?
- 4 Какие триггеры называют двухступенчатыми?
- 5 Какие триггеры называют Т-триггерами?

## 15 Лабораторная работа № 15. Исследование работы цифровых счетчиков в интегральном исполнении

**Цель работы:** исследование работы цифровых счетчиков в интегральном исполнении.

### 15.1 Основные теоретические положения

Счетчиком называют цифровое устройство, обеспечивающее подсчет числа электрических импульсов. Коэффициент пересчета счетчика  $K_{сч}$  равен минимальному числу импульсов, поступивших на вход счетчика, после которых состояния на выходе счетчика начинают повторяться. Счетчик называют суммирующим, если после каждого очередного импульса цифровой



код на выходе счетчика увеличивается на единицу. В вычитающем счетчике после каждого импульса на входе счетчика цифровой код на выходе уменьшается на единицу. Счетчики, в которых возможно переключение с режима суммирования на режим вычитания, называют реверсивными.

Любой счетчик с модулем  $K_{сч}$  может быть использован как делитель частоты входных сигналов с коэффициентом деления  $K_{сч}$ .

Счетчики могут быть с предварительной установкой. В таких счетчиках информация с входов предварительной установки передается на выходы счетчика по сигналу на специальном входе предварительной установки.

По способу переключения триггеров во время счета счетчики делятся на асинхронные и синхронные. Первые называются еще счетчиками с последовательным переносом, т. к. переход каждого триггера из одного состояния в противоположное происходит последовательно во времени. Входной переключающий сигнал непосредственно воздействует лишь на первый триггер, и каждый триггер вырабатывает переключающий сигнал для следующего соседнего триггера.

Синхронные счетчики называются еще счетчиками с параллельным переносом, т. к. в них входной переключающий сигнал непосредственно воздействует на все триггеры счетчика, что обеспечивает одновременность переходов триггеров.

Счетчик называется двоичным, если  $K_{сч} = 2^m$ , где  $m$  – целое число,  $m > 0$ , и десятичным, если  $K_{сч} = 10^p$ , где  $p$  – целое число,  $p > 0$ .

Счетчики с коэффициентами пересчета, отличающимися от двоичных и десятичных, могут быть построены путем введения дополнительных связей в двоичные счетчики.

Существуют общие методы построения счетчиков с любым заданным  $K_{сч}$ . Один из этих методов заключается в немедленном сбросе в 0 счетчика, установившегося в комбинацию, соответствующую числу  $K_{сч}$ . Другой метод построения счетчика с заданным  $K_{сч}$  основан на использовании начальной установки. Этот метод заключается в том, что счет каждый раз начинается не с нуля, как обычно, а с некоторого числа. Оно и определяет  $K_{сч}$ .

## 15.2 Порядок выполнения работы

15.2.1 Преобразуйте в среде Multisim двухступенчатый D-триггер, показанный на рисунке 13.10, в T-триггер, соединив его инверсный выход с входом D. Вход С автоматически становится счетным входом Т (рисунок 15.1).

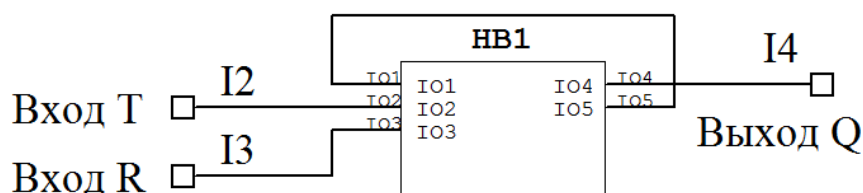


Рисунок 15.1 – Модуль в Multisim T-триггера на основе двухступенчатого D-триггера

15.2.2 Создайте четыре таких модуля, соедините их последовательно, подключив к получившейся цепочке Т-триггеров клавиши J1, J2 и индикаторы, переименовав их так, как показано на рисунке 15.2.

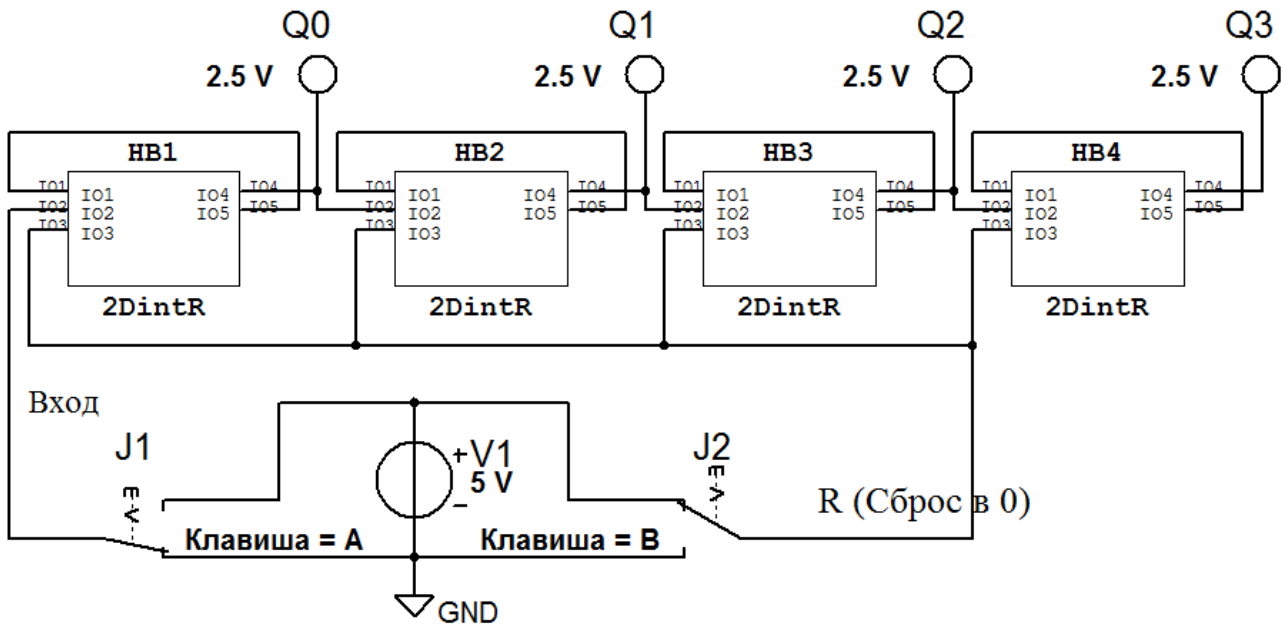


Рисунок 15.2 – Схема в Multisim четырехразрядного двоичного счетчика на основе Т-триггеров

15.2.3 Нарисуйте в отчете таблицу в соответствии с приведенной (таблица 15.1), указав в ней все строки с номерами импульсов от 0 до 18.

Таблица 15.1 – Таблица соответствия сигналов на выходах  $Q_i$  четырехразрядного двоичного счетчика с номером поступившего на его вход импульса

Номер импульса на входе	Прямой выход триггеров				Десятичное число
	$Q_3$	$Q_2$	$Q_1$	$Q_0$	
0	0	0	0	0	0
1					
2					
...	...	...	...	...	...
17					
18					

15.2.4 Включите моделирование. Выполните сброс в 0 всех триггеров, нажав клавишу J2. С помощью клавиши J1 подавайте на вход исследуемого счетчика одиночные импульсы и наблюдайте с помощью индикаторов за сигналами на прямых выходах  $Q_0$ ,  $Q_1$ ,  $Q_2$ , и  $Q_3$  триггеров. Получившиеся на выходах сигналы (нули и единицы) впишите в таблицу 15.1. Сделайте перевод полученных двоичных чисел в десятичные и впишите в таблицу.

15.2.5 Из электронного справочника запишите в отчет паспортные данные микросхемы 7490N (K155ИЕ2), изучите назначение выводов этой микросхемы и режимы работы. Как они задаются?

15.2.6 Нарисуйте в отчете таблицу в соответствии с приведенной (таблица 15.2), указав в ней все строки с номерами импульсов от 0 до 12.

15.2.7 Загрузите схему (рисунок 15.3) в Multisim (файл прилагается). Включите моделирование. Обнулите счетчик клавишей J2.

Таблица 15.2 – Таблица соответствия сигналов на выходах микросхемы 7490N (K155ИЕ2) с номером поступившего на её вход импульса

Номер импульса на входе	Выход счетчика				Десятичное число
	$Q_3$	$Q_2$	$Q_1$	$Q_0$	
0	0	0	0	0	0
1					
2					
...	...	...	...	...	...
11					
12					

Генератор одиночного импульса

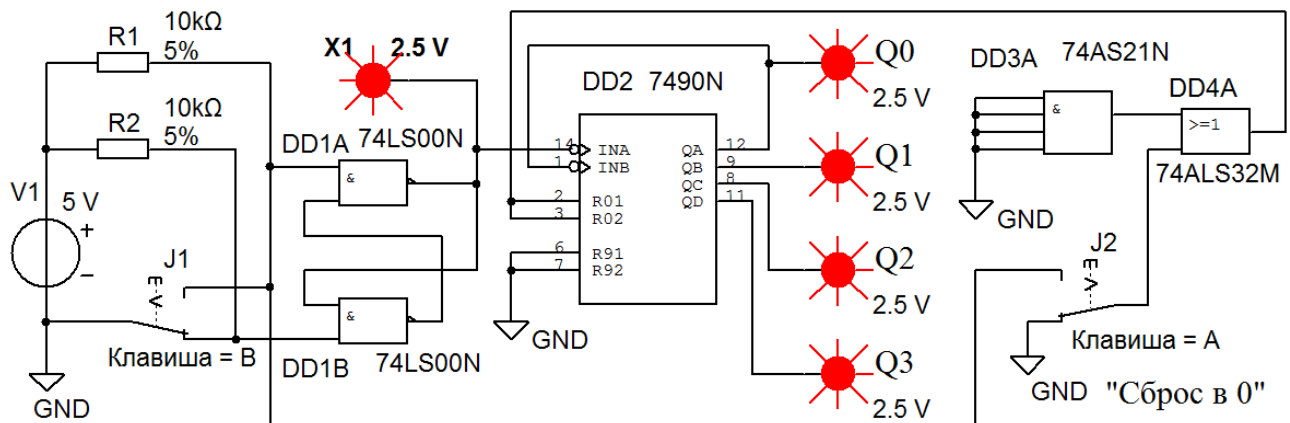


Рисунок 15.3 – Схема для исследования в Multisim работы четырехразрядного двоично-десятичного счетчика на основе микросхемы 7490N (K155ИЕ2)

С помощью генератора одиночных импульсов (ГОИ) (используя клавишу J1) подайте на вход исследуемого счетчика двенадцать импульсов. После каждого поданного импульса наблюдайте с помощью индикаторов  $Q_0$ ,  $Q_1$ ,  $Q_2$ ,  $Q_3$  за сигналами на выходах счетчика. Получившиеся на выходах сигналы (нули и единицы) впишите в таблицу 15.2. Сделайте перевод полученных двоичных чисел в десятичные и впишите в таблицу.

15.2.8 Подключите выходы микросхемы DD2 к входам микросхемы DD3A, как показано на рисунке 15.4. Включите моделирование. Обнулите счетчик клавишей J2. С помощью ГОИ подайте на вход исследуемого счетчика двенадцать импульсов. После каждого поданного импульса наблюдайте

с помощью индикаторов  $Q_0, Q_1, Q_2, Q_3$  за сигналами на выходах счетчика. Получившиеся на выходах сигналы (нули и единицы) впишите в таблицу, аналогичную таблице 15.2. Сделайте перевод полученных двоичных чисел в десятичные и впишите в эту таблицу. Сделайте выводы по полученным результатам.

15.2.9 Из электронного справочника запишите в отчет паспортные данные микросхемы 74LS193D (K155IE7), изучите назначение выводов этой микросхемы и режимы работы. Как они задаются?

15.2.10 Загрузите схему (рисунок 15.5) в Multisim (файл прилагается). Выполните сброс в 0 счетчика клавишей J1.

Генератор одиночного импульса

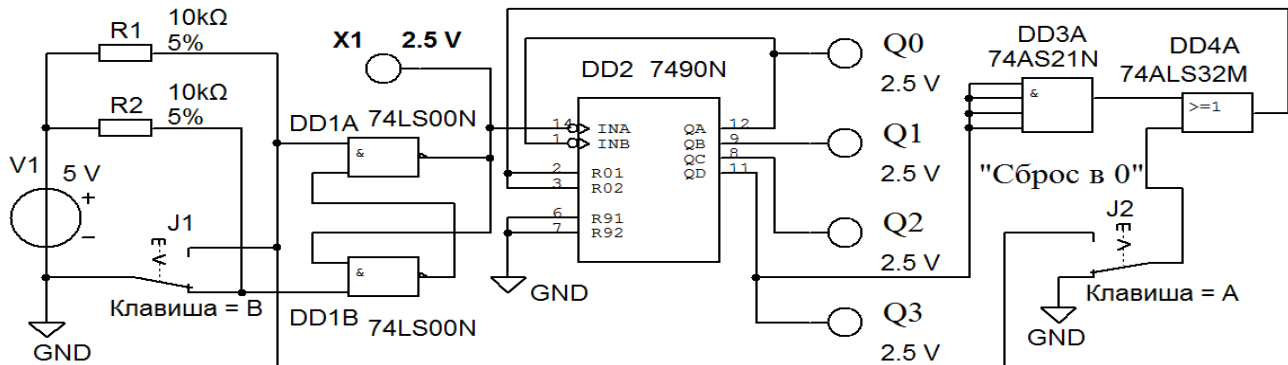


Рисунок 15.4 – Схема для исследования в Multisim работы четырехразрядного двоично-десятичного счетчика на основе микросхемы 7490N (K155IE2) с ограничением  $Kсч$

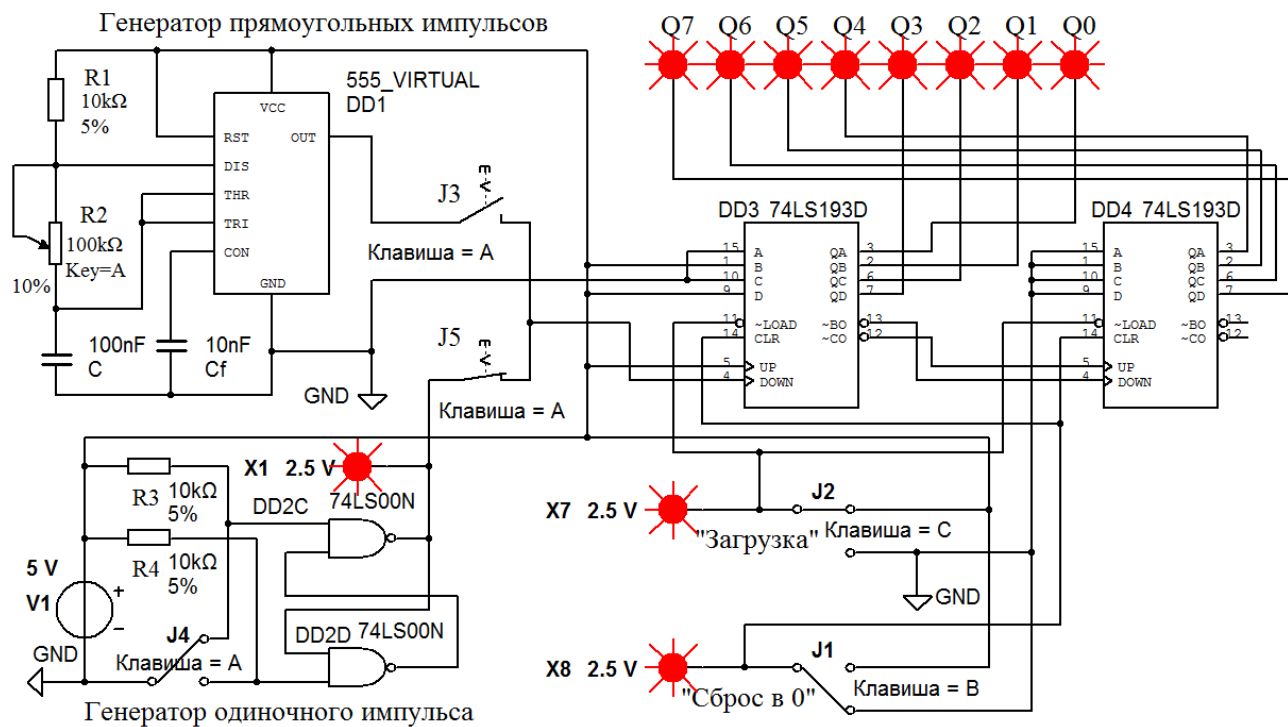


Рисунок 15.5 – Схема для исследования работы в Multisim восьмиразрядного реверсивного двоичного счетчика с предварительной загрузкой на основе двух микросхем 74LS193D (K155IE7), работающих в режиме суммирования

С помощью клавиши J5 подключите выход ГОИ к входу счетчика и подайте на вход исследуемого счетчика восемнадцать импульсов с помощью клавиши J4. После каждого поданного импульса наблюдайте с помощью индикаторов  $Q_0$ ,  $Q_1$ ,  $Q_2$ ,  $Q_3$  и  $Q_4$  за сигналами на выходах счетчика и сопоставьте полученные данные с записанными ранее в таблицу 15.1. Сделайте выводы по полученным результатам.

15.2.11 Выполните сброс в 0 счетчика, нажав клавишу J1. С помощью клавиши J2 загрузите в счетчик число, выставленное на входах А, В, С, D микросхем DD4 и DD4. Определите, какое это число, используя составленную таблицу. Как его можно изменить схемотехнически? Подайте на вход исследуемого счетчика восемь импульсов с помощью клавиши J4.

После каждого поданного импульса наблюдайте с помощью индикаторов  $Q_0$ ,  $Q_1$ ,  $Q_2$ ,  $Q_3$  и  $Q_4$  за сигналами на выходах счетчика и сопоставьте полученные данные с результатами предыдущего эксперимента. Сделайте выводы по полученным результатам.

15.2.12 Выполните сброс в 0 счетчика, нажав клавишу J1. С помощью клавиши J5 отключите выход ГОИ к входу счетчика. С помощью клавиши J5 подключите выход генератора прямоугольных импульсов (ГПИ) к входу счетчика. Частоту поступающих на счетчик импульсов можно регулировать с помощью потенциометра R2. Наблюдайте с помощью индикаторов  $Q_0...Q_7$  за сигналами на выходах счетчика и сопоставьте полученные данные с записанными ранее в таблицу 15.1. Сделайте выводы по полученным результатам.

15.2.13 Переведите счетчик в режим вычитания, поменяв подключение входов UP и DOWN микросхемы DD3, как показано на рисунке 15.6.

15.2.14 Выполните сброс в 0 счетчика, нажав клавишу J1. С помощью клавиши J2 загрузите в счетчик число, выставленное на входах А, В, С, D микросхем DD4 и DD4. Подайте на вход исследуемого счетчика десять импульсов с помощью ГОИ (клавиша J4). После каждого поданного импульса наблюдайте с помощью индикаторов  $Q_0...Q_7$  за сигналами на выходах счетчика. Как изменяется содержимое счетчика? По результатам эксперимента в отчете заполните таблицу в соответствии с приведенной (таблица 15.3).

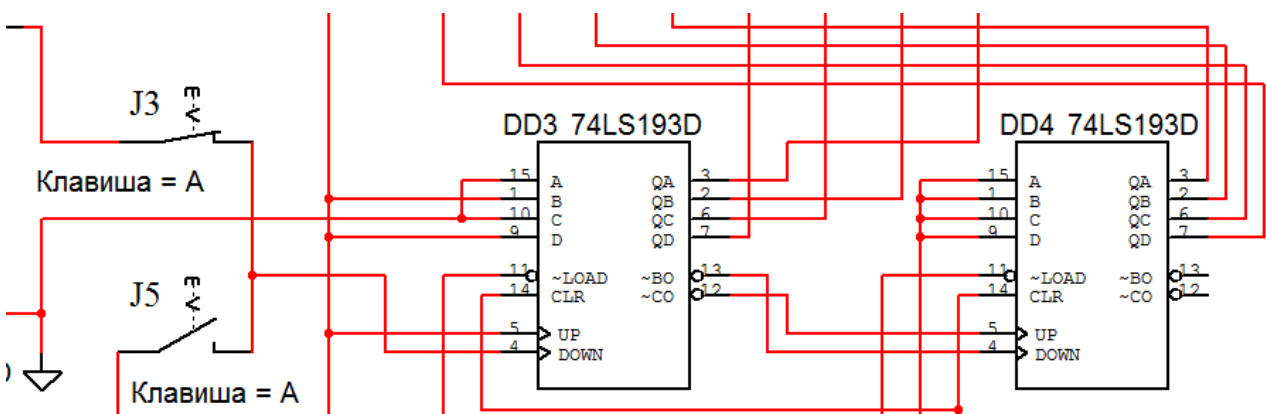


Рисунок 15.6 – Изменения в схеме восьмиразрядного реверсивного двоичного счетчика на основе двух микросхем 74LS193D (К155ИЕ7) для работы в режиме вычитания

Таблица 15.3 – Таблица соответствия сигналов на выходах  $Q_i$  восьмиразрядного двоичного счетчика, работающего в режим вычитания, с номером поступившего на его вход импульса

Номер импульса на входе	Выход счетчика								Десятичное число
	$Q_7$	$Q_6$	$Q_5$	$Q_4$	$Q_3$	$Q_2$	$Q_1$	$Q_0$	
Предварительная загрузка									
	0	0	0	0	1	0	1	0	10
1									
2									
...	...	...	...	...	...	...	...	...	...
9									
10	0	0	0	0	0	0	0	0	0
11									
...	...	...	...	...	...	...	...	...	...
15									

Сделайте перевод полученных восьмиразрядных двоичных чисел в десятичные и впишите в таблицу 15.3. Сделайте выводы по полученным результатам.

### **Контрольные вопросы**

- 1 Какой диапазон счета  $Kсч$  получится, если соединить две микросхемы 7490N (K155ИЕ2) последовательно?
- 2 Какие счетчики называют двоичными?
- 3 Какие счетчики называют десятичными?
- 4 Какие счетчики называют реверсивными?
- 5 Какой диапазон счета  $Kсч$  получится, если соединить две микросхемы 74LS193D (K155ИЕ7) последовательно?
- 6 Как задать  $Kсч$ , отличающийся от двоично-десятичного?

## **16 Лабораторная работа № 16. Исследование работы оперативного запоминающего устройства**

**Цель работы:** исследование работы оперативного запоминающего устройства.

### **16.1 Основные теоретические положения**

Оперативное запоминающее устройство (ОЗУ) (Random Access Memory – RAM) – память с произвольным доступом. Это означает, что прочитать/записать данные можно из любой ячейки ОЗУ в любой момент времени.

ОЗУ состоит их ячеек, каждая из которых имеет свой собственный адрес. Все ячейки содержат одинаковое число бит. Обычно в одной ячейке хранится восьмиразрядное двоичное число – 1 байт информации (8 бит).





Соседние ячейки имеют последовательные адреса. Адреса ячеек памяти так же, как и данные, выражаются в двоичных числах.

По принципам хранения информации ОЗУ можно разделить на статические и динамические.

В статических ОЗУ (Static RAM – SRAM) ячейки построены на различных вариантах триггеров. После записи бита в такую ячейку она может сохранять его сколь угодно долго – необходимо только наличие питания. Отсюда и название памяти – статическая, т.е. пребывающая в неизменном состоянии. Достоинством статической памяти является ее быстродействие, а недостатками – высокое энергопотребление и низкая удельная плотность данных, поскольку одна триггерная ячейка состоит из нескольких транзисторов и, следовательно, занимает на кристалле много места.

В динамических ОЗУ (Dynamic RAM – DRAM) элементарная ячейка представляет собой конденсатор, выполненный по КМОП-технологии. Такой конденсатор способен в течение нескольких миллисекунд сохранять электрический заряд, наличие которого можно ассоциировать с информационным битом. При записи логической единицы в ячейку памяти конденсатор заряжается, при записи нуля – разряжается. При считывании данных конденсатор разряжается, и если его заряд был ненулевым, то на выходе схемы считывания устанавливается единичное значение. Процесс считывания (обращения к ячейке) сочетается с восстановлением (регенерацией) заряда. Если обращения к ячейке не происходит в течение длительного времени, то конденсатор за счет токов утечки разряжается и информация теряется. Для компенсации утечки заряда периодически циклически обращаются к ячейкам памяти, т. к. каждое обращение восстанавливает прежний заряд конденсатора. К достоинствам динамической памяти относятся высокая плотность размещения данных и низкое энергопотребление, а к недостаткам – низкое быстродействие по сравнению со статической памятью.

К основным параметрам ОЗУ относятся: информационная ёмкость, потребляемая мощность, время хранения, быстродействие.

*Информационная ёмкость* – это объём памяти, т. е. количество кодов  $k$ , которые могут в ней храниться, и разрядность этих кодов ( $m$ ). Информационная ёмкость  $N$  определяется выражением  $N = k \cdot m$ .

Для обозначения количества ячеек памяти используются следующие специальные единицы измерения:

1К – это 1024, то есть  $2^{10}$  (читается «кило-»);

1М – это 1048576, то есть  $2^{20}$  (читается «мега-»);

1Г – это 1073741824, то есть  $2^{30}$  (читается «гига-»).

Принцип организации памяти записывается следующим образом: сначала пишется количество ячеек, а затем через знак умножения (косой крест) пишется разрядность кода, хранящегося в одной ячейке. Например, организация памяти 64Кх8 означает, что память имеет 64К, то есть 65536 ячеек и каждая ячейка – восьмиразрядная. Информационная ёмкость  $N = 65536 \cdot 8 = 524288$  бит.

*Потребляемая мощность* – мощность, потребляемая ОЗУ в установившемся режиме работы.



*Время хранения* – интервал времени, в течение которого ОЗУ сохраняет информацию в заданном режиме.

*Быстродействие* – промежуток времени, необходимый для записи или считывания информации.

В общем случае ОЗУ изготавливаются в виде микросхем, которые имеют следующие информационные выводы:

– *адресные*  $A_0 \dots A_n$  (входные), образующие *шину адреса* памяти. Код на адресных линиях представляет собой двоичный номер ячейки памяти, к которой происходит обращение в данный момент. Количество адресных разрядов определяет количество ячеек памяти: при количестве адресных разрядов  $n$  количество ячеек памяти равно  $2^n$ ;

– *данных*  $D_0 \dots D_m$  (выходные), образующие *шину данных* памяти. Код на линиях данных представляет собой содержимое той ячейки памяти, к которой производится обращение в данный момент. Количество разрядов данных определяет количество разрядов всех ячеек памяти (обычно оно бывает равным 1, 4, 8, 16);

– *управляющие* (входные), которые определяют режим работы микросхемы. В большинстве случаев у микросхем памяти имеется вход выбора микросхемы CS (их может быть несколько, объединенных по функции И).

В данной лабораторной работе исследуется работа статического ОЗУ с емкостью 16384 бита и организацией 2048x8. Ячейки ОЗУ, в которых записываются и хранятся до следующей записи двоичные числа (данные), подаваемые на входы  $D_0 \dots D_8$ , выбираются по шине адреса  $A_0 \dots A_{11}$  (рисунок 16.1).

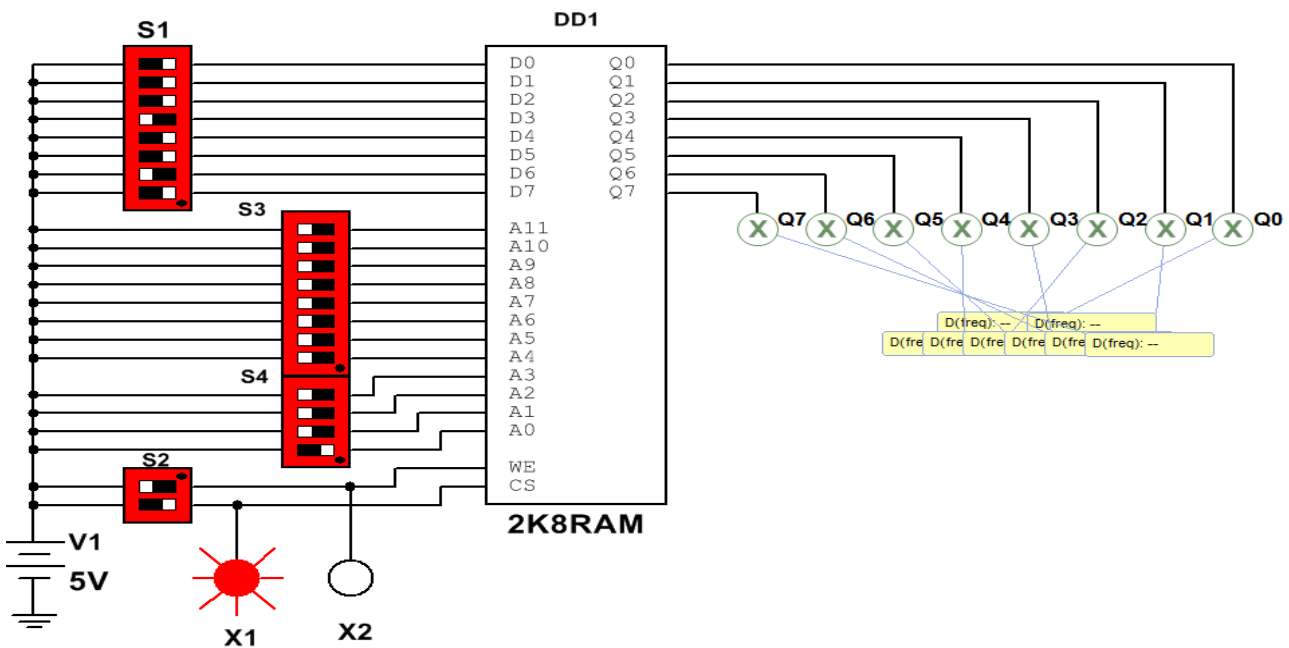


Рисунок 16.1 – Схема для исследования работы в Multisim ОЗУ



Для записи данных в ячейку после их фиксации на входах D0... D8, на адресных входах A1...A4 надо установить  $WE = 1$  и  $\overline{CS} = 1$ . Для считывания данных из ОЗУ необходимо зарегистрировать сигналы на адресных входах A1...A11 и на вход WE подать напряжение низкого уровня, а на вход  $\overline{CS}$  – высокого. При выборе режима работы ОЗУ можно руководствоваться данными, приведенными в таблице 16.1.

Таблица 16.1 – Режимы работы ОЗУ

Режим работы	Вход			Выход Q
	$\overline{CS}$	WE	Dm	
Запись	1	1	0	0
Считывание	1	0	1	1
Запрет записи и считывания	0	X	0	$Q_t$
	0	X	1	$Q_t$

В ячейках таблицы  $Q_t$  означает последнее состояние выходов до подачи управляющего сигнала  $\overline{CS} = 1$ .

## 16.2 Порядок выполнения работы

16.2.1 Составьте схему в среде Multisim в соответствии с рисунком 16.1.

Включите моделирование. Изменяя положение переключателей в блоке S1, сформируйте байт данных на входах D0...D7 ОЗУ DD1, указанный в первой строке таблицы 16.2. С помощью переключателей в блоках S3 и S4 сформируйте адрес на входах A0...A11 ячейки ОЗУ DD1, в которую должны быть записаны эти данные. С помощью нижнего переключателя в блоке S2 подайте на вход CS DD1 «1» (индикатор X1 должен засветиться). С помощью верхнего переключателя в блоке S2 выполните запись сформированных на входах D0 – D7 данных в выбранную ячейку, подав на вход WE DD1 сначала «1», затем «0» (индикатор X2 должен засветиться и погаснуть). Записанное в ячейку число должно появиться на индикаторах Q0...Q7. Прodelайте аналогичные операции с другими данными, указанными в таблице 16.2.

16.2.2 Выполните чтение содержимого ячеек ОЗУ, выставляя их адреса, указанные в таблице 16.2, с помощью переключателей в блоках S3 и S4 в произвольной последовательности. Считываемые данные из выбранной ячейки будут отображаться на индикаторах Q0...Q7. Сравните их с данными, ранее записанными в эту ячейку. Запишите в отчет получившуюся таблицу.

16.2.3 С помощью нижнего переключателя в блоке S2 подайте на вход CS DD1 «0» (индикатор X1 должен погаснуть). Убедитесь, что при таком сигнале на входе CS DD1 операции записи и чтения данных в ОЗУ не выполняются.

Таблица 16.2 – Примеры заполнения ячеек ОЗУ данными

Байт данных								Адрес ячейки ОЗУ											
D7	D6	D5	D4	D3	D2	D1	D0	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0
0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	0	1	0	0	0
0	0	0	0	0	1	1	1	0	0	0	0	0	0	0	1	0	0	0	0

### *Содержание отчета*

Отчет о проделанной работе должен содержать: название работы; цель работы; схему подключения исследуемого ОЗУ; назначение выводов; таблицу состояния ОЗУ в различных режимах работы; таблицу с примерами заполнения ячеек ОЗУ данными.

### *Контрольные вопросы*

- 1 Какие функции может выполнять ОЗУ?
- 2 Какова информационная ёмкость исследуемой в лабораторной работе ОЗУ?
- 3 Какова организация исследуемой в лабораторной работе ОЗУ?
- 4 Из каких более простых устройств состоит ОЗУ?

## **17 Лабораторная работа № 17. Исследование работы аналого-цифрового преобразователя**

**Цель работы:** исследование работы аналого-цифрового преобразователя, встроенного в контроллер.

### *17.1 Основные теоретические положения*

Большинство датчиков, от которых получают измерительную информацию о физических величинах, имеют аналоговые выходные сигналы. Теоретически аналоговые сигналы могут иметь бесконечное число значений в пределах некоторого диапазона.

Современные компьютеры не могут оперировать с бесконечным числом десятичных разрядов для аналогового значения, потому что их объем памяти и производительность ограничены. Соединить аналоговый датчик с компьютером позволяет аналого-цифровой преобразователь (АЦП), который преобразует аналоговые значения в цифровые с заданной точностью.

При таком преобразовании осуществляется квантование аналогового сигнала, т. е. мгновенные значения аналогового сигнала ограничиваются определенными уровнями, называемыми уровнями квантования.



Характеристика идеального квантования имеет вид, приведенный на рисунке 17.1.

Квантование представляет собой округление аналоговой величины до ближайшего уровня квантования, т. е. максимальная погрешность квантования равна  $\pm 0,5h$  ( $h$  – шаг квантования).

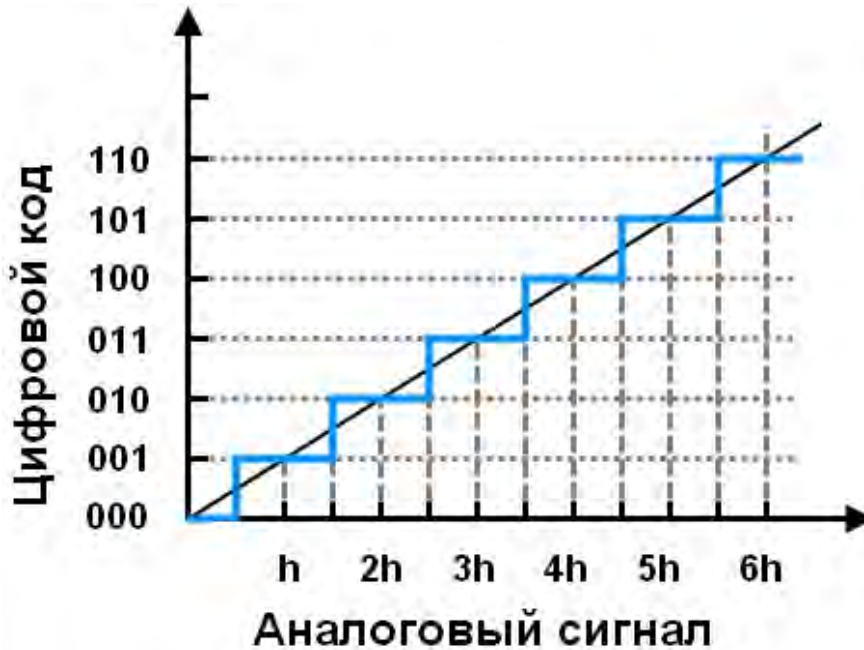


Рисунок 17.1 – Идеальное квантование аналогового сигнала

К основным характеристикам АЦП относят число разрядов, время преобразования  $t_{пр}$ , величину опорного напряжения  $U_{оп}$ , величину напряжения питания  $U_{п}$ , нелинейность и др. Число разрядов – количество разрядов кода, связанного с аналоговой величиной, которое может вырабатывать АЦП. Часто говорят о разрешающей способности АЦП, которую определяют величиной, обратной максимальному числу кодовых комбинаций на выходе АЦП. Так, 10-разрядный АЦП имеет разрешающую способность  $(2^{10} = 1024)^{-1}$ , т. е. при шкале АЦП, соответствующей 5 В, абсолютное значение шага квантования не превышает 5 мВ. Время преобразования  $t_{пр}$  – интервал времени от момента заданного изменения сигнала на входе АЦП до появления на его выходе соответствующего устойчивого кода.

Опорное напряжение определяет максимальное напряжение на входе АЦП, его значение соответствует коду 1023 для 10-разрядного АЦП. Например, при  $U_{оп} = 5$  В и нулевом входном напряжении 10-разрядное АЦП выдаст на выходе 0, при входном напряжении 2,5 В на выходе будет значение 512 (половина от 1023), при входном напряжении 5 В выходной код будет равен 1023.

При  $U_{оп} = 2,5$  В и нулевом входном напряжении 12-разрядное АЦП выдаст при нулевом входном напряжении на выходе 0, при входном напряжении 1,25 В на выходе будет значение 2048 (половина от 4095), при входном напряжении 2,5 В выходной код будет равен 4095. Очевидно, что чем выше разрядность АЦП и меньше  $U_{оп}$ , тем меньше шаг квантования.

В данной лабораторной работе исследуется 10-разрядный АЦП, встроенный в контроллер ATmega 328 и расположенный на плате Arduino Uno с  $U_{оп} = 5$  В. Следовательно, этот АЦП может присвоить 1024 значения от 0 до 1023 напряжению, непрерывно изменяющемуся в диапазоне от 0 до 5 В.

## 17.2 Порядок выполнения работы

17.2.1 Присоедините три провода, припаянные к потенциометру, к плате Arduino в соответствии со схемой, приведенной на рисунке 17.2.

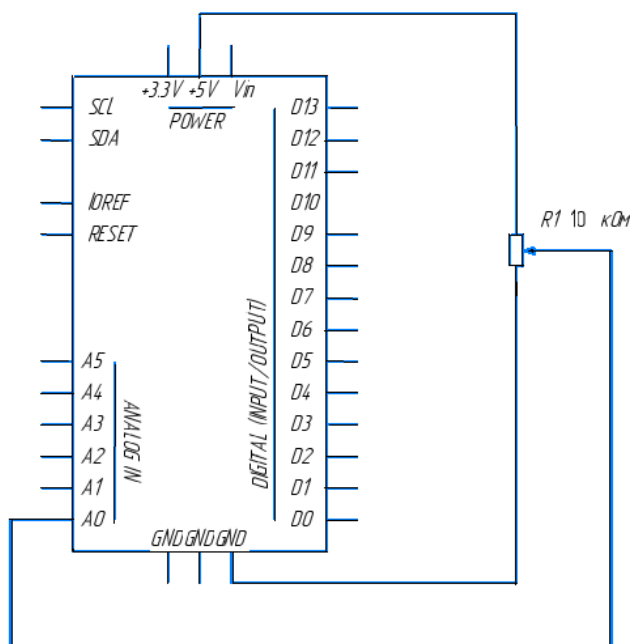


Рисунок 17.2 – Схема подключения потенциометра к контроллеру Arduino

Для этого один из крайних выводов потенциометра соедините с выводом GND Arduino, второй – с выводом 5V Arduino, средний вывод потенциометра соедините с аналоговым входом A0 Arduino.

При вращении вала потенциометра R1 напряжение на центральном выводе будет изменяться от 0 до 5 В. Это напряжение является аналоговым сигналом, подаваемым на вход исследуемого АЦП.

Если ручка потенциометра повернута до упора в одну сторону, то на вход АЦП подается 0 В и результат преобразования равен 0. Если ручка потенциометра повернута до упора в другую сторону, то на вход АЦП подается 5 В и результат преобразования равен 1023. В промежуточных положениях ручки потенциометра АЦП возвращает число между 0 и 1023, которое пропорционально напряжению на его среднем выводе.

17.2.2 Подключите плату Arduino к ЭВМ через USB-порт.

17.2.3 Запишите программу ReadAnalogVoltage в память контроллера Arduino, переслав её из ЭВМ. В данной программе в функции установки

необходимо начать последовательную передачу между Arduino и ЭВМ со скоростью 9600 бит в секунду командой

**Serial.begin(9600).**

Далее в основном цикле программы следует создать переменную для хранения значения напряжения (которая может изменяться от 0 до 1023, лучше всего подойдет тип int), которое приходит с потенциометра.

**int sensorValue = analogRead(A0).**

Данная информация отразится на мониторе в виде десятичных (DEC) значений. Можно сделать это, используя команду Serial.Println(), с помощью следующей строки кода:

**Serial.println(sensorValue, DEC).**

Открыв Serial Monitor в среде Arduino, можно увидеть поток цифр от нуля до 1023, соответствующих положению ручки потенциометра. Если повернуть ручку, эти показания изменятся почти мгновенно.

### *Полный текст программы*

```

/*
  AnalogReadSerial
  Считывает аналоговые значения с вывода 0, выводит значения на монитор.
*/
// установки:
void setup()
{
  // инициализируем последовательную передачу данных со скоростью
  9600 бит в секунду:
  Serial.begin(9600);
}
// основной цикл:
void loop()
{
  // читаем значение на аналоговом входе 0:
  int sensorValue = analogRead(A0);
  // выводим на монитор считанное значение:
  Serial.println(sensorValue);
  delay(1); // задержка в промежутке между считываниями для стабильности:
}

```

17.2.4 Вращая ручку потенциометра, наблюдайте на экране дисплея ЭВМ поток цифр от 0 до 1023, соответствующих положению ручки потенциометра.



## **Содержание отчета**

Отчет о проделанной работе должен содержать: название работы; цель работы; схему подключения потенциометра к встроенному в Arduino; АЦП; выводы по результатам экспериментальных исследований.

## **Контрольные вопросы**

- 1 Какова разрядность встроенного в контроллер Arduino АЦП?
- 2 В каком диапазоне изменяется напряжение на выходе потенциометра?
- 3 В каком диапазоне формируется результат преобразования на выходе АЦП?
- 4 На какую величину должно измениться напряжение на входе АЦП, чтобы результат преобразования на выходе АЦП изменился на единицу младшего разряда?

## **Список литературы**

- 1 **Иванов, В. Н.** Электроника и микропроцессорная техника : учебник / В. Н. Иванов, И. О. Мартынова. – Москва : Академия, 2011. – 288 с.
- 2 **Титов, В. С.** Проектирование аналоговых и цифровых устройств : учебное пособие / В. С. Титов, В. И. Иванов, М. В. Бобырь. – Москва : ИНФРА-М, 2011. – 143 с.
- 3 **Миленина, С. А.** Электротехника, электроника и схемотехника : учебник и практикум для академ. бакалавриата / С. А. Миленина ; под ред. Н. К. Миленина. – Москва : Юрайт, 2015. – 399 с.
- 4 **Бладыко, Ю. В.** Электроника. Практикум: учебное пособие / Ю. В. Бладыко. – Минск: ИВЦ Минфина, 2011. – 190 с.: ил.
- 5 **Horowitz, P.** The art of electronics. Third Edition / P. Horowitz, W. Hill. – New York, Cambridge: University Press, 2015. – 1192 с.